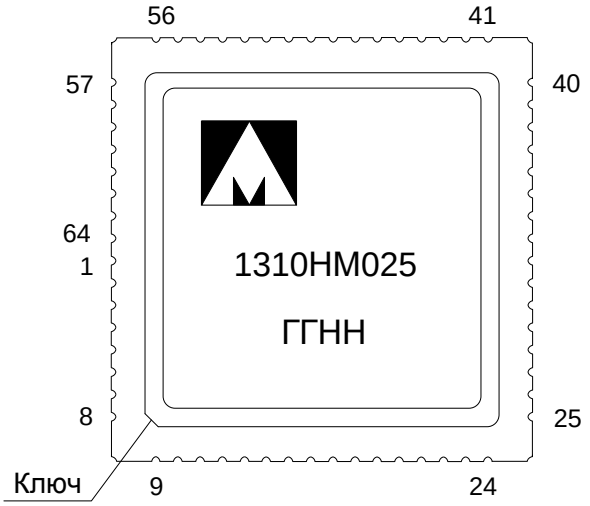
Микросхема преобразователя сигналов датчиков перемещения 1310НМ025, К1310НМ025, К1310НМ025К



ГГ – год выпуска
НН – неделя выпуска

Основные характеристики микросхемы:

- Напряжение цифрового и аналогового питания 3,0 – 5,5 В;
- Разрядность преобразователя координаты настраивается пользователем от 8 до 16 бит;
- Частота возбуждения датчиков от 0 до 20 кГц;
- Генератор опорного сигнала с частотой от 20 Гц до 20 кГц;
- Возможно одновременное подключение двух датчиков СКВТ или ЛРДТ;
- Температурный диапазон:

Обозначение	Диапазон
1310НМ025	минус 60 – 125 °С
К1310НМ025	минус 60 – 125 °С
К1310НМ025К	0 – 70°С

Тип корпуса:

– 64-х выводной металлокерамический корпус МК 5153.64-1.

Области применения микросхемы

Микросхемы интегральные 1310НМ025 (далее – микросхемы) предназначены для измерения угла поворота вала датчиков типа сельсин и СКВТ (синусно-косинусный вращающийся трансформатор) и координат датчиков линейного перемещения – ЛРДТ (линейный регулируемый дифференциальный трансформатор). Микросхема содержит программируемый генератор возбуждающего напряжения и два следящих контура производящих вычисление угла поворота вала или перемещения сердечника ЛРДТ.

1 Структурная блок-схема микросхемы

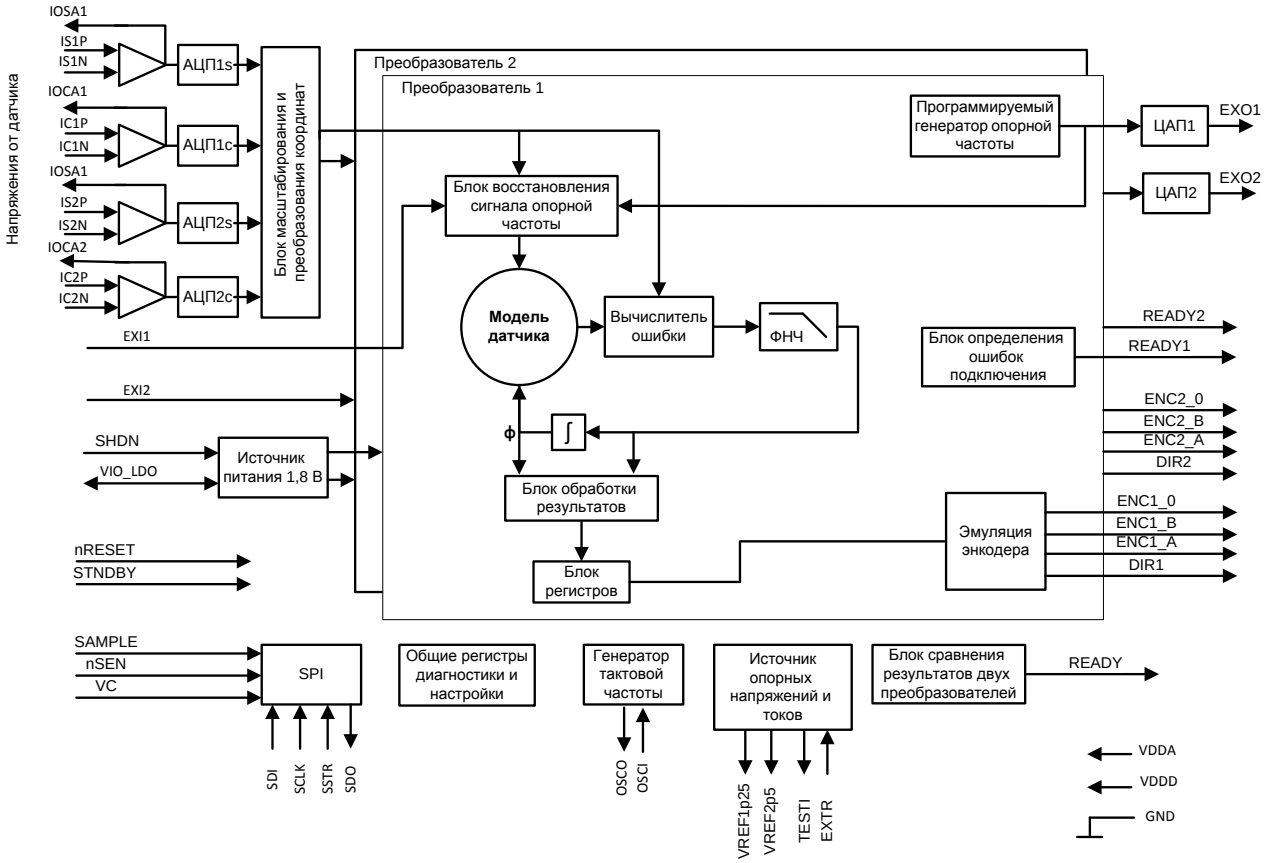


Рисунок 1 – Структурная блок-схема микросхемы

2 Условное графическое обозначение

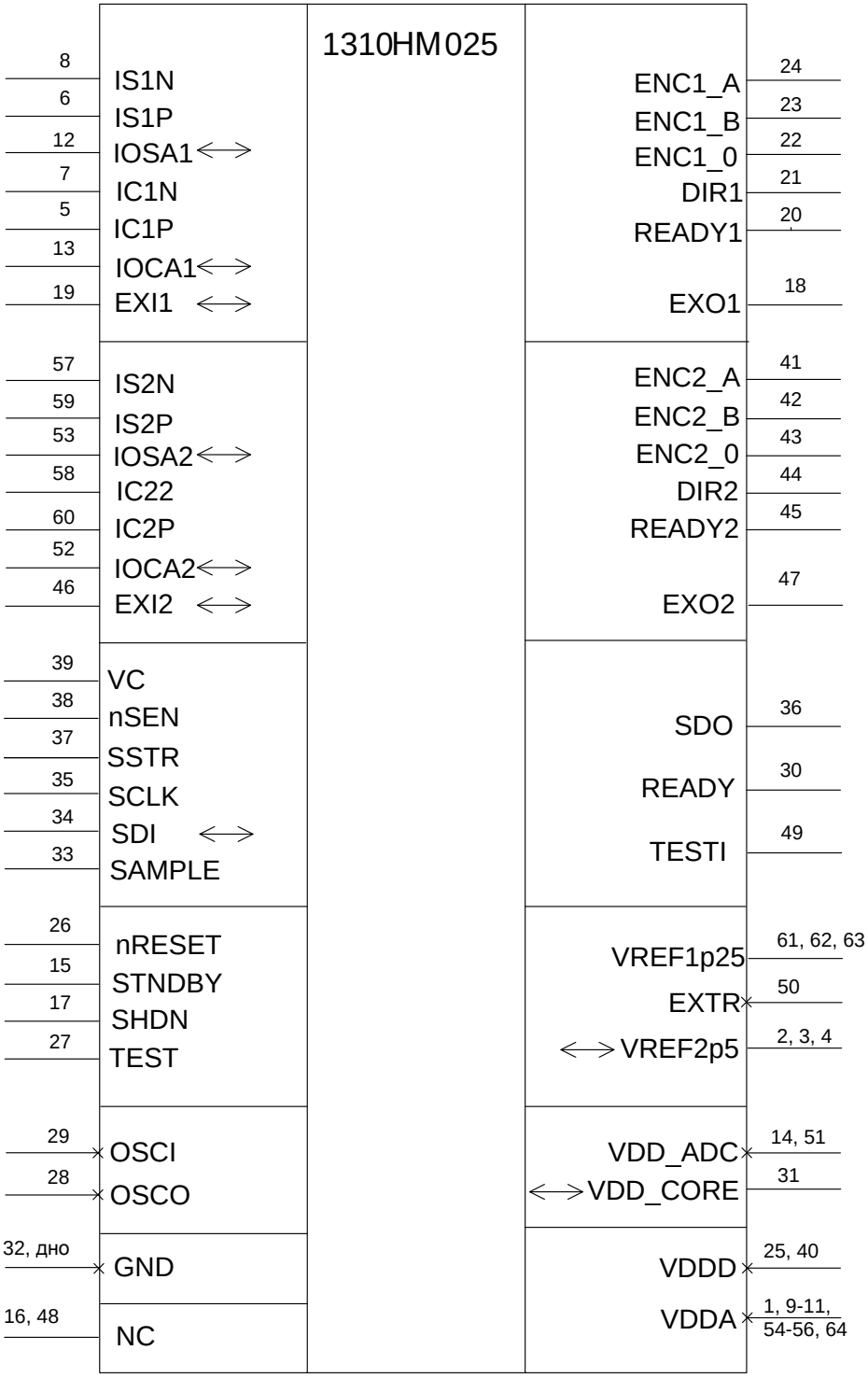


Рисунок 2 – Условное графическое обозначение

3 Описание выводов

Таблица 1 – Описание выводов

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
1	2	VDDA	PWR	Питание аналоговой части
2	5, 6	VREF2p5	AIO	Вход-выход источника опорного напряжения 2,5 В. Задает опорное напряжение АЦП. Конденсатор на GND
3	7, 8			
4	9, 10			
5	13	IC1P	AI	Прямой вход усилителя датчика 1 cos
6	14	IS1P	AI	Прямой вход усилителя датчика 1 sin
7	15	IC1N	AI	Инверсный вход усилителя датчика 1 cos
8	16	IS1N	AI	Инверсный вход усилителя датчика 1 sin
9	17, 18	VDDA	PWR	Питание аналоговой части
10	19, 20			
11	23, 24			
12	25	IOSA1	AIO	Выход обратной связи усилителя датчика 1 sin. Вход АЦП датчика 1 sin
13	26	IOCA1	AIO	Выход обратной связи усилителя датчика 1 cos. Вход АЦП датчика 1 cos
14	29, 30	VDD_ADC	PWR	Питание цифровой части АЦП. Подключить к выводу 31. Конденсатор на GND
15	32	STNDBY	I	Режим пониженного энергопотребления
16	–	–	–	NC
17	35	SHDN	I	Выключение встроенного источника питания цифровой части. При SHDN = 1 питание цифровой части 1,8 В должно подаваться на выводы VDD_ADC
18	36	EXO1	AO	Выход генератора опорного сигнала, датчик 1
19	37	EXI1	AIO	Вход опорного напряжения, датчик 1 при Ex_source== 1, Выход опорного напряжения, датчик 1 при Ex_source!= 1
20	38	READY1	O	Выход отсутствия ошибок преобразования, датчик 1: Логическая «1» – ошибки отсутствуют
21	39	DIR1	O	Выход направления движения, датчик 1: 0 – положительное приращение координаты, 1 – отрицательное приращение координаты
22	40	ENC1_0	O	Выход эмуляции квадратурного энкодера, датчик 1, канал ноль. Выход дополнительного канала SPI
23	41	ENC1_B	O	Выход эмуляции квадратурного энкодера, датчик 1, канал B. Выход дополнительного канала SPI
24	42	ENC1_A	O	Выход эмуляции квадратурного энкодера, датчик 1, канал A. Выход дополнительного канала SPI

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
25	44, 45	VDDD	PWR	Питание и опорное напряжение цифровых выводов
26	46	nRESET	I	Сброс микросхемы, активный 0. Вывод Pullup подтянут к напряжению VDDD внутри микросхемы
27	47	TEST	I	Включение тестового режима. Подключить к GND
28	50	OSCO	AO	Выход усилителя для подключения внешнего кварцевого резонатора
29	51	OSCI	AI	Вход сигналов тактовой синхронизации от кварцевого генератора / Вывод для подключения кварцевого резонатора или RC-цепочки
30	52	READY	O	Выход отсутствия ошибок в регистре Mode_Stat: Логическая «1» – ошибоки отсутствуют
31	53, 54	VDD_CORE	PWR/AO	Питание ядра при SHDN = 1. Выход линейного регулятора LDO при SHDN = 0. Конденсатор на GND
32	-	GND	PWR	Крышка микросхемы, соединить с GND
33	60	SAMPLE	I	Строб сэмплирования координаты и скорости для SPI
34	61	SDI	I	Вход данных SPI
35	62	SCLK	I	Тактовый сигнал SPI
36	63	SDO	O	Выход данных SPI
37	64	SSTR	I	Строб SPI
38	67	nSEN	I	Выбор микросхемы. Активный 0
39	68	VC	I	В режиме прямой передачи угла выбирает угол или скорость
40	69, 70	VDDD	PWR	Питание и опорное напряжение цифровых выводов
41	72	ENC2_A	O	Выход эмуляции квадратурного энкодера, датчик 2, канал А. Выход дополнительного канала SPI
42	73	ENC2_B	O	Выход эмуляции квадратурного энкодера, датчик 2, канал В. Выход дополнительного канала SPI
43	74	ENC2_0	O	Выход эмуляции квадратурного энкодера, датчик 2, канал ноль. Выход дополнительного канала SPI
44	75	DIR2	O	Выход направления движения, датчик 2: 0 – положительное приращение координаты, 1 – отрицательное приращение координаты
45	76	READY2	O	Выход отсутствия ошибок преобразования, датчик 2: Логическая «1» – ошибки отсутствуют
46	77	EXI2	IO	Вход опорного напряжения, датчик 2 при Ex_source== 1, Выход опорного напряжения, датчик 2 при Ex_source!= 1
47	78	EXO2	AO	Выход генератора опорного сигнала, датчик 2
48	–	–	–	NC

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
49	81	TESTI	AO	Вывод для тестирования источника опорных токов. Не подключать.
50	82	EXTR	AO	Задание опорного тока 10 мкА. Подключить токозадающий резистор 140 кОм на VREF2p5
51	84, 85	VDD_ADC	PWR	Питание цифровой части АЦП. Подключить к выводу 31. Конденсатор на GND
52	88	IOCA2	AIO	Выход обратной связи усилителя датчика 2 cos. Вход АЦП датчика 2 cos
53	89	IOSA2	AIO	Выход обратной связи усилителя датчика 2 sin. Вход АЦП датчика 2 sin
54	90, 91	VDDA	PWR	Питание аналоговой части
55	94, 95			
56	96, 97			
57	98	IS2N	AI	Инверсный вход усилителя датчика 2 sin
58	99	IC2N	AI	Инверсный вход усилителя датчика 2 cos
59	100	IS2P	AI	Прямой вход усилителя датчика 2 sin
60	101	IC2P	AI	Прямой вход усилителя датчика 2 cos
61	104, 105	VREF1p25	AO	Выход источника опорного напряжения 1,25 В. Задает напряжение средней точки для входов АЦП. Конденсатор на GND
62	106, 107			
63	108, 109			
64	1	VDDA	PWR	Питание аналоговой части
дно	3, 4, 11, 12, 21, 22, 27, 28, 31, 33, 34, 43, 48, 49, 55, 56, 57, 58, 59, 65, 66, 71, 79, 80, 83, 86, 87, 92, 93, 102, 103, 110, 111	GND	PWR	Общий

Примечание – Обозначение типов выводов:

PWR – вывод «Питание» и «Общий»;
I – цифровой вход;
O – цифровой выход;
IO – цифровой вход/выход;
AI – аналоговый вход;
AO – аналоговый выход;
AIO – аналоговый вход/выход.

Таблица 2 – Назначение выводов по блокам

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
Датчик 1				
5	13	IC1P	AI	Прямой вход усилителя датчика 1 cos
6	14	IS1P	AI	Прямой вход усилителя датчика 1 sin
7	15	IC1N	AI	Инверсный вход усилителя датчика 1 cos
8	16	IS1N	AI	Инверсный вход усилителя датчика 1 sin
12	25	IOSA1	AIO	Выход обратной связи усилителя 1 sin. Вход АЦП 1 sin
13	26	IOCA1	AIO	Выход обратной связи усилителя 1 cos. Вход АЦП 1 cos
18	36	EXO1	AO	Выход генератора опорного сигнала, датчик 1
19	37	EXI1	IO	Вход опорного напряжения, датчик 1 при Ex_source== 1, Выход опорного напряжения, датчик 1 при Ex_source!= 1
20	38	READY1	O	Выход отсутствия ошибок преобразования, датчик 1: Логическая «1» – ошибки отсутствуют
21	39	DIR1	O	Выход направления движения, датчик 1: 0 – положительное приращение координаты, 1 – отрицательное приращение координаты
22	40	ENC1_0	O	Выход эмуляции квадратурного энкодера, датчик 1, канал ноль. Выход дополнительного канала SPI
23	41	ENC1_B	O	Выход эмуляции квадратурного энкодера, датчик 1, канал B. Выход дополнительного канала SPI
24	42	ENC1_A	O	Выход эмуляции квадратурного энкодера, датчик 1, канал A. Выход дополнительного канала SPI
Датчик 2				
41	72	ENC2_A	O	Выход эмуляции квадратурного энкодера, датчик 2, канал A Выход дополнительного канала SPI
42	73	ENC2_B	O	Выход эмуляции квадратурного энкодера, датчик 2, канал B Выход дополнительного канала SPI
43	74	ENC2_0	O	Выход эмуляции квадратурного энкодера, датчик 2, канал ноль Выход дополнительного канала SPI
44	75	DIR2	O	Выход направления движения, датчик 2: 0 – положительное приращение координаты, 1 – отрицательное приращение координаты
45	76	READY2	O	Выход отсутствия ошибок преобразования, датчик 2: Логическая «1» – ошибки отсутствуют
46	77	EXI2	IO	Вход опорного напряжения, датчик 2 при Ex_source== 1, Выход опорного напряжения, датчик 2 при Ex_source!= 1
47	78	EXO2	AO	Выход генератора опорного сигнала, датчик 2

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
52	88	IOCA2	AIO	Выход обратной связи усилителя датчика 2 cos. Вход АЦП датчика 2 cos
53	89	IOSA2	AIO	Выход обратной связи усилителя датчика 2 sin. Вход АЦП датчика 2 sin
57	98	IS2N	AI	Инверсный вход усилителя датчика 2 sin
58	99	IC2N	AI	Инверсный вход усилителя датчика 2 cos
59	100	IS2P	AI	Прямой вход усилителя датчика 2 sin
60	101	IC2P	AI	Прямой вход усилителя датчика 2 cos
	SPI			
30	52	READY	O	Выход отсутствия ошибок в регистре Mode_Stat: Логическая «1» – ошибки отсутствуют
33	60	SAMPLE	I	Строб сэмплирования координаты и скорости для SPI
34	61	SDI	I	Вход данных SPI
35	62	SCLK	I	Тактовый сигнал SPI
36	63	SDO	O	Выход данных SPI
37	64	SSTR	I	Строб SPI
38	67	nSEN	I	Выбор микросхемы. Активный 0
39	68	VC	I	В режиме прямой передачи угла выбирает угол или скорость
	Источник опорного напряжения (ИОН)			
2	5, 6	VREF2p5	AIO	Вход-выход источника опорного напряжения 2,5 В. Задает опорное напряжение АЦП. Конденсатор на GND
3	7, 8			
4	9, 10			
49	–	–	–	NC
50	82	EXTR	AO	Задание опорного тока 10 мкА. Подключить токозадающий резистор 140 кОм на VREF2p5
61	104, 105	VREF1p25	AO	Выход источника опорного напряжения 1,25 В. Задает напряжение средней точки для входов АЦП. Конденсатор на GND
62	106, 107			
63	108, 109			
	Служебные			
15	32	STNDBY	I	Режим пониженного энергопотребления
17	35	SHDN	I	Выключение встроенного источника питания цифровой части. При SHDN = 1 питание цифровой части 1,8 В должно подаваться на выводы VDD_ADC
26	46	nRESET	I	Сброс микросхемы, активный 0. Вывод Pullup подтянут к напряжению VDDD внутри микросхемы
27	47	TEST	I	Включение тестового режима. Подключить к GND
	Подключение кварцевого резонатора			
28	50	OSCO	AO	Выход усилителя для подключения внешнего кварцевого резонатора
29	51	OSCI	AI	Вход сигналов тактовой синхронизации от кварцевого генератора / Вывод для подключения кварцевого резонатора или RC-цепочки

Номер вывода	Номер КП кристалла	Обозначение вывода	Тип вывода	Назначение и функции вывода
Питание, земля				
1, 9–11, 54–56, 64	2, 17–20, 23, 24	VDDA	PWR	Питание аналоговой части
25, 40	44, 45, 69, 70	VDDD	PWR	Питание и опорное напряжение цифровых выводов
14, 51	29, 30	VDD_ADC	PWR	Питание цифровой части АЦП. Подключить к выводу 31. Конденсатор на GND
31	53, 54	VDD_CORE	PWR/AO	Питание ядра при SHDN = 1. Выход линейного регулятора LDO при SHDN=0. Конденсатор на GND
32	–	GND	PWR	Крышка микросхемы, соединить с GND
дно корпуса	3, 4, 11, 12, 21, 22, 27, 28, 31, 33, 34, 43, 48, 49, 55-59, 65, 66, 71, 79, 80, 83, 86, 87, 92, 93, 102, 103, 110, 111	GND	PWR	Общий

Примечание – Обозначение типов выводов:
PWR – вывод «Питание» и «Общий»;
I – цифровой вход;
O – цифровой выход;
IO – цифровой вход/выход;
AI – аналоговый вход;
AO – аналоговый выход;
AIO – аналоговый вход/выход.

4 Указания по применению и эксплуатации

Вывод 32 микросхемы («Общий») электрически соединен с крышкой корпуса.

При ремонте аппаратуры и измерении параметров микросхем замену микросхем необходимо проводить только при отключенных источниках питания.

Инструмент для пайки (сварки) и монтажа не должен иметь потенциал, превышающий 0,3 В относительно шины «Общий».

Для снижения энергопотребления микросхемы неиспользуемые цифровые входы следует подключать к шине «Общий» через резистор номиналом 100 кОм.

Неиспользуемые аналоговые входы при подключении одного датчика из двух должны оставаться неподключенными.

5 Описание функционирования микросхемы

5.1 Типы подключаемых датчиков

5.1.1 Датчики типа СКВТ (Resolver)

Синусно-косинусный вращающийся трансформатор (далее – СКВТ) – вращающаяся электрическая машина обычно с одной первичной обмоткой (ротором) и двумя вторичными обмотками (статорами), расположенными под углом 90 ° друг относительно друга.

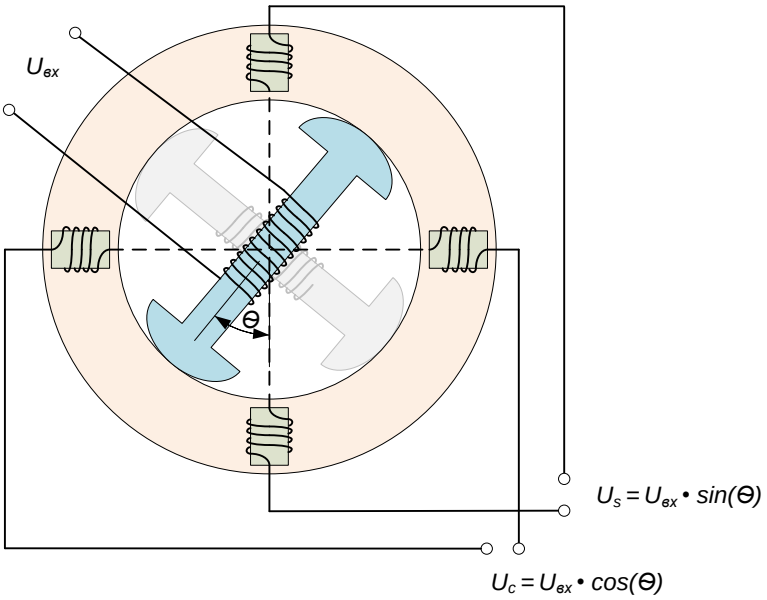


Рисунок 3 – Принцип действия СКВТ

Микросхема преобразует сигналы СКВТ в угол. При подаче переменного напряжения возбуждения ***Uвх*** на первичную обмотку в СКВТ создается электромагнитное поле перпендикулярное ротору, которое наводит ЭДС во вторичных обмотках СКВТ. Амплитуда напряжения во вторичных обмотках зависит от угла положения ротора ***Θ*** относительно каждой из вторичных обмоток и определяется по формулам:

$$U_s = k \cdot U_{вх} \cdot sin(\theta), \quad (1)$$

$$U_c = k \cdot U_{вх} \cdot cos(\theta). \quad (2)$$

Напряжение $U_{вх}$ должно быть синусоидальной формы с частотой, лежащей в полосе пропускания СКВТ, известной из спецификации.

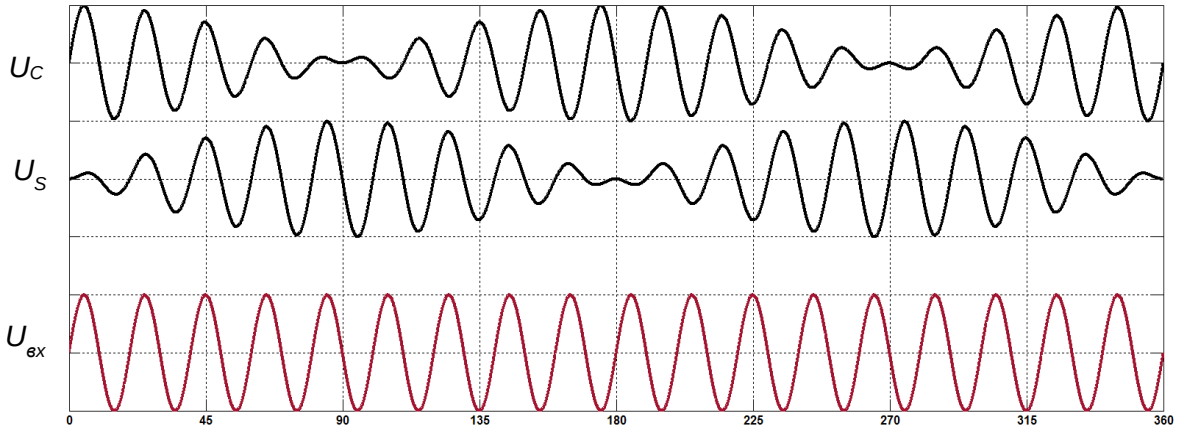


Рисунок 4 – Вид сигналов СКВТ в зависимости от угла поворота вала

Микросхема может преобразовывать сигналы от одного или двух датчиков СКВТ одновременно. Для каждого датчика СКВТ преобразование производится независимо.

5.1.2 Датчики типа сельсин (Synchro)

Сельсин – вращающаяся электрическая машина обычно с одной первичной обмоткой (ротор) и тремя вторичными обмотками (статор) расположенными под углом 120 ° по отношению друг к другу.

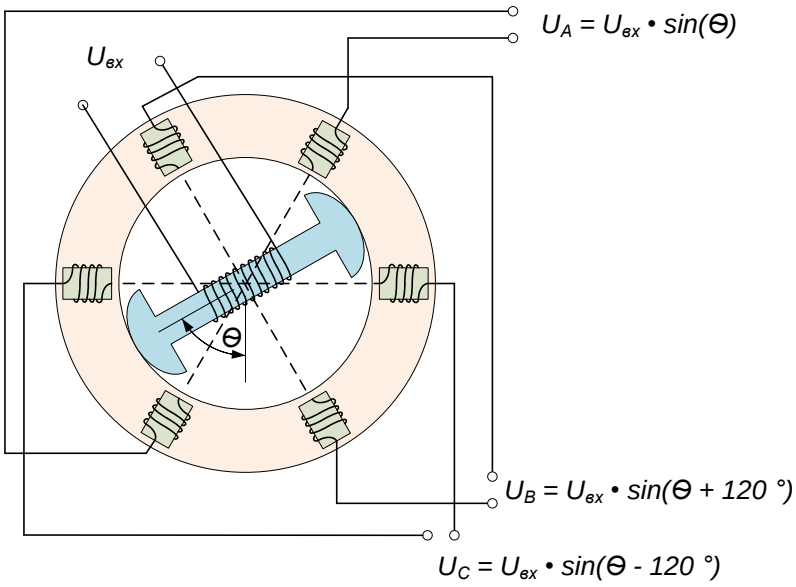


Рисунок 5 – Принцип действия сельсина

При подаче переменного напряжения возбуждения $U_{вх}$ на первичную обмотку сельсина в машине создается электромагнитное поле перпендикулярное ротору, которое наводит ЭДС во вторичных обмотках сельсина. Амплитуда напряжения во вторичных обмотках зависит от угла положения ротора Θ относительно каждой из вторичных обмоток и определяется по формулам:

$$U_A = k \cdot U_{вх} \cdot sin(\theta), \qquad (3)$$

$$U_B = k \cdot U_{вх} \cdot sin(\theta + 120°), \quad (4)$$

$$U_C = k \cdot U_{вх} \cdot sin(\theta - 120°). \quad (5)$$

Напряжение ***$U_{вх}$*** синусоидальной формы с частотой, лежащей в полосе пропускания сельсина, известной из спецификации.

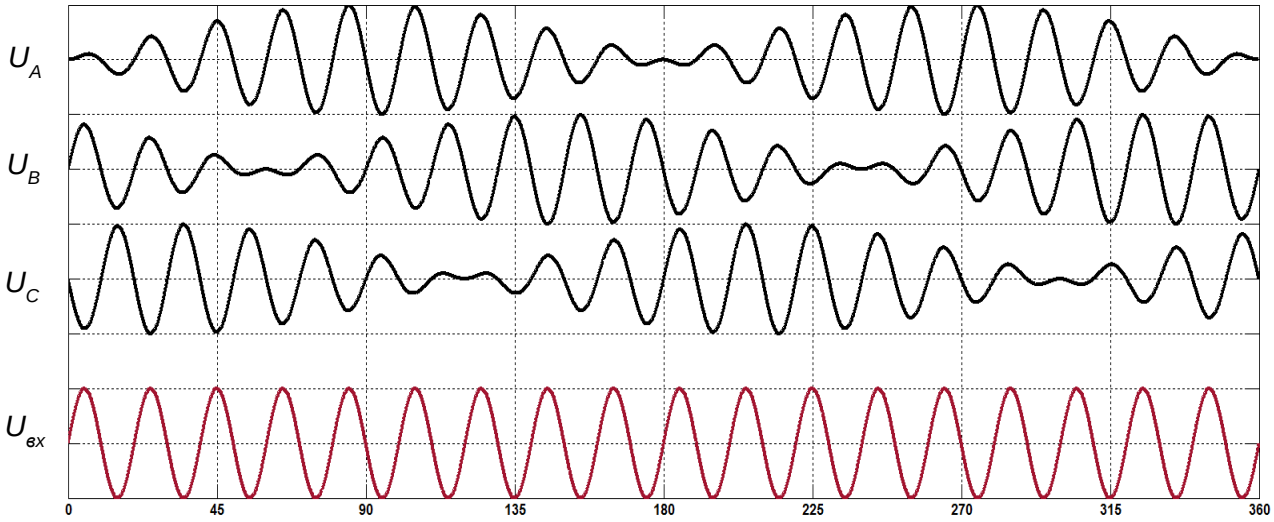


Рисунок 6 – Вид сигналов сельсина в зависимости от угла поворота вала

При подключении сельсина к микросхеме производится преобразование координат из 3-фазной в 2-фазную (alpha-betta-zero transformation). После преобразования полученные сигналы соответствуют сигналам, с которыми работает преобразователь в режиме СКВТ.

При использовании встроенного преобразователя координат к микросхеме можно подключить один сельсин. Если требуется подключить два сельсина одновременно, пользователь должен реализовать преобразование координат схемотехнически на плате, а микросхему включать в режиме СКВТ.

5.1.3 Датчики типа ЛРДТ (LVDT)

Линейный регулируемый дифференциальный трансформатор – электрическая машина обычно с одной первичной обмоткой и двумя вторичными обмотками, расположенными на одной линии. ЛРДТ используются в качестве датчиков перемещений.

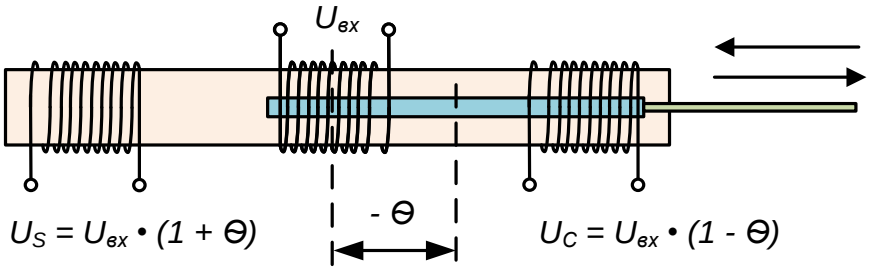


Рисунок 7 – Принцип действия ЛРДТ

При подаче сигнала переменного напряжения ***$U_{вх}$*** на первичную обмотку ЛРДТ в машине создается электромагнитное поле, которое наводит ЭДС во вторичных

обмотках ЛРДТ. Амплитуда напряжения во вторичных обмотках зависит от смещения сердечника ***Θ*** относительно вторичных обмоток и определяется по формулам:

$$U_S = k \cdot U_{вх} \cdot (1 + \theta), \quad (6)$$

$$U_C = k \cdot U_{вх} \cdot (1 - \theta), \quad (7)$$

Напряжение ***Uвх*** синусоидальной формы с частотой, лежащей в полосе пропускания ЛРДТ, известной из спецификации.

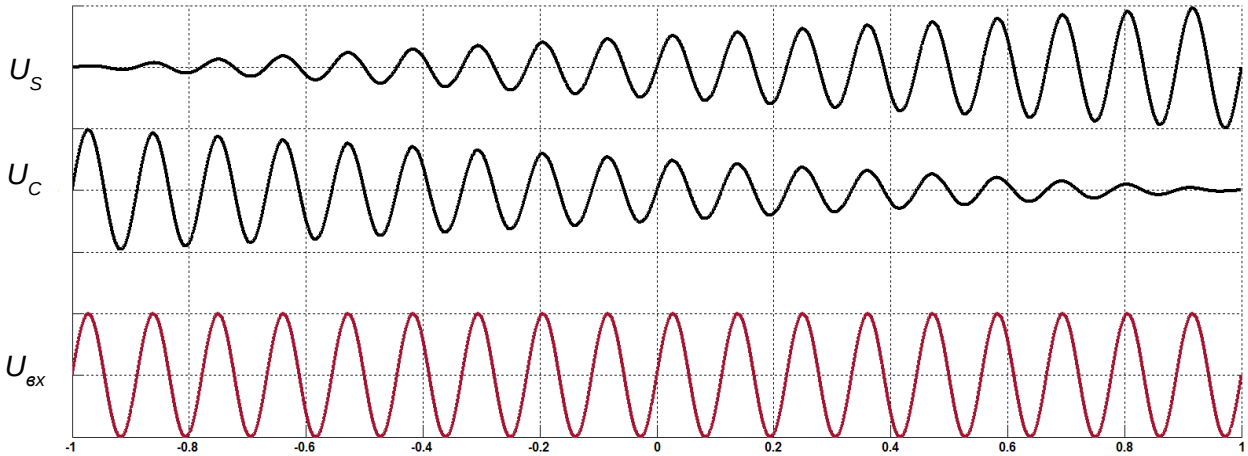


Рисунок 8 – Вид сигналов ЛРДТ в зависимости от координаты при включении по 5-ти проводной схеме

Часто используется последовательное соединение вторичных обмоток ЛРДТ. При этом происходит сложение сигналов ***UA*** и ***UB*** в противофазе. При таком включении сигналы на входе микросхемы, имеют зависимость, которая задается по формулам:

$$U_S = k \cdot U_{вх} \cdot \theta, \quad (8)$$

$$U_C = k \cdot U_{вх} \cdot 1, \quad (9)$$

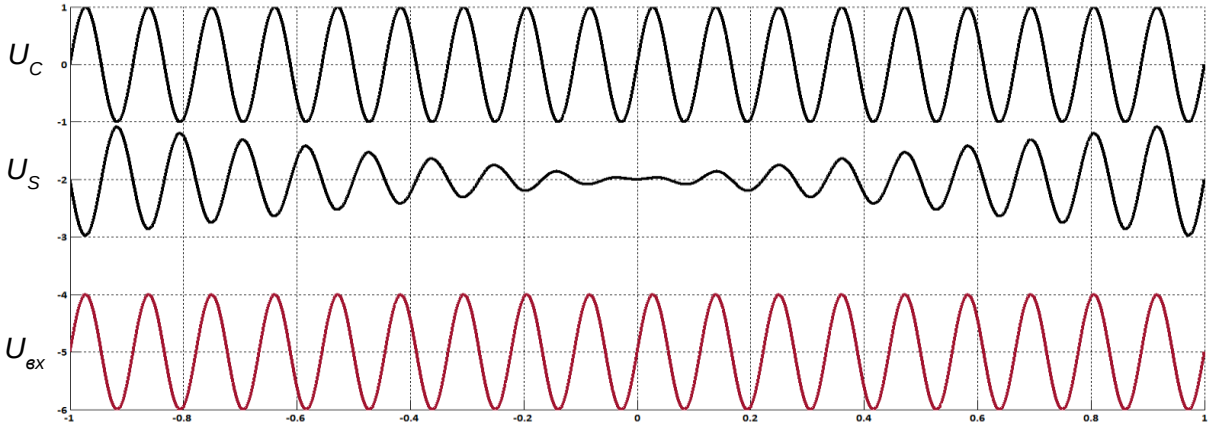


Рисунок 9 – Вид сигналов ЛРДТ в зависимости от координаты при последовательном соединении вторичных обмоток

К микросхеме можно подключить один или два датчика типа ЛРДТ одновременно.

5.2 Архитектура и принцип действия

Микросхема содержит два независимых блока преобразователя координата/код (далее “преобразователь 1” и “преобразователь 2”), которые могут использоваться как независимо, так и совместно для повышения точности или надежности преобразования. В обозначении регистров, принадлежащих каждому преобразователю, используется префикс “С1” и “С2“ соответственно. Каждый блок преобразователя реализует следящий принцип измерения.

Для подачи возбуждающего напряжения на датчик микросхема содержит два генератора сигналов возбуждения датчиков. Сигналы с вторичных обмоток датчика преобразуются в цифровую форму и подаются на вход преобразователя, который осуществляет нахождение координаты, используя виртуальную модель датчика и контур с обратной связью.

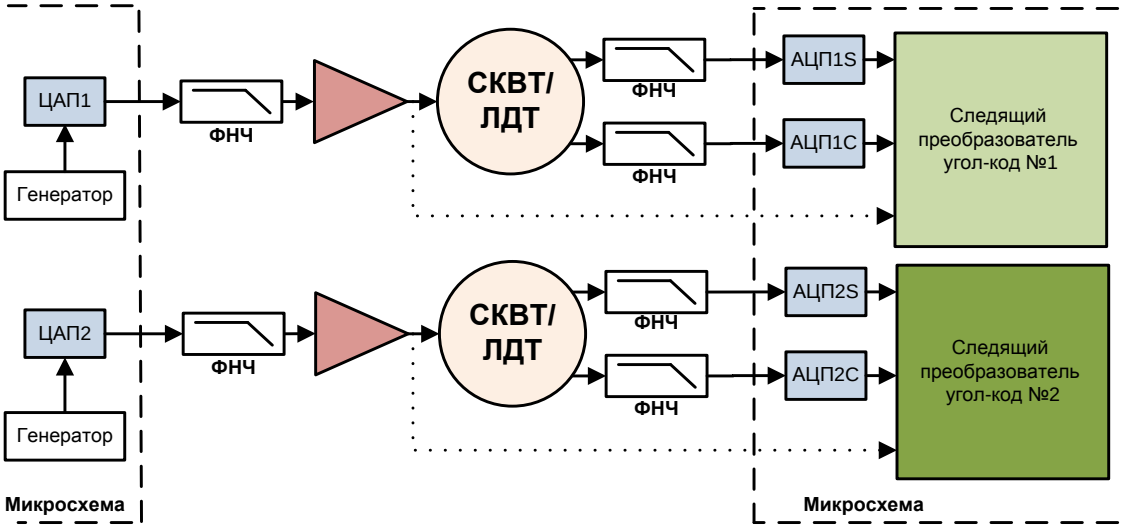


Рисунок 10 – Подключение двух СКВТ или ЛРДТ

При подключении сельсина сначала производится преобразование сигналов в цифровую форму, а затем преобразование сигналов из 3-х фазной системы координат в декартовую (alpha-beta-zero transformation). При этом используются три входа микросхемы, и возможно подключение только одного сельсина.

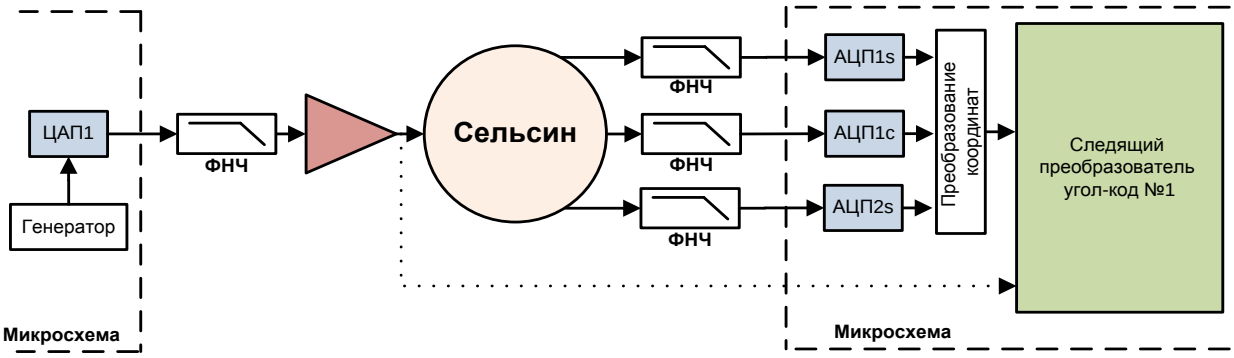


Рисунок 11 – Подключение сельсина

5.3 Программируемый генератор

Микросхема содержит два независимых, программируемых генератора синусоидальных сигналов возбуждения датчиков. Генерация синусоидальных сигналов осуществляется в цифровой форме, после чего производится цифро-аналоговое преобразование (прямой цифровой синтез). Частота сигналов задается в регистрах приращения угла ***C1EXInc***, ***C2EXInc*** относительно тактовой частоты преобразователя f_{clk}. Частота сигналов на выходе программируемых генераторов f_{ex1}, f_{ex2} задается по формулам

$$f_{\mathrm{ex1}} = \frac{\mathrm{C1EXInc}}{1048576} f_{clk}, \qquad (10)$$

$$f_{\mathrm{ex2}} = \frac{\mathrm{C2EXInc}}{1048576} f_{clk} \qquad (11)$$

Частоты f_{ex1}, f_{ex2} выбираются исходя из спецификации датчика. Пользователь осуществляет восстановление (фильтрацию) и усиление сигналов генераторов перед подачей на датчики.

Амплитуда сигналов генераторов задается битом Ex_amp в регистрах ***C1Cntrl, C2Cntrl.***

Для включения генераторов необходимо установить в состояния логической единицы бит ***Ex_on*** в регистрах ***C1Cntrl, C2Cntrl*** и биты ***DAC_en1*** и ***DAC_en2*** в регистре ***AFE_config.***

При ***DAC_en1==0*** ЦАП генератора 1 отключается, а выход *EXO1* находится в высокоимпедансном состоянии.

При ***DAC_en2==0*** ЦАП генератора 2 отключается, а выход *EXO2* находится в высокоимпедансном состоянии.

5.4 Следящий контур

Преобразование сигналов датчика в координату производится в следящем контуре с обратной связью. Контур содержит модель датчика, которая осуществляет преобразование вычисленной на предыдущем шаге координаты в виртуальные сигналы датчика. Сигнал ошибки $\Delta\varphi$ для следящего контура вычисляется через свертку сигналов реального датчика, полученных с АЦП с сигналами от модели датчика. По сигналу ошибки $\Delta\varphi$ в контуре обратной связи вычисляется новое значение координаты, поступающее на выход преобразователя. Для контура с обратной связью настраивается полоса пропускания, что позволяет получить необходимую разрядность преобразования. В условиях белого шума данный метод является оптимальным и позволяет максимизировать соотношение сигнал/шум на выходе микросхемы. Фильтр в контуре имеет опережение по фазе, что позволяет скомпенсировать запаздывания и получить нулевую ошибку при равномерном движении датчика.

Другими словами, микросхема с виртуальным датчиком образует линейную систему, обладающую астатизмом второго порядка (Type II tracking closed-loop). В данном типе систем за счет наличия двух интеграторов в контуре результат преобразования не имеет постоянной составляющей ошибки, а также запаздывания при движении вала датчика с постоянной скоростью. Погрешность преобразования возникает только при ускорении вала датчика. Размер данной погрешности зависит от выбранной полосы пропускания следящего контура преобразователя.

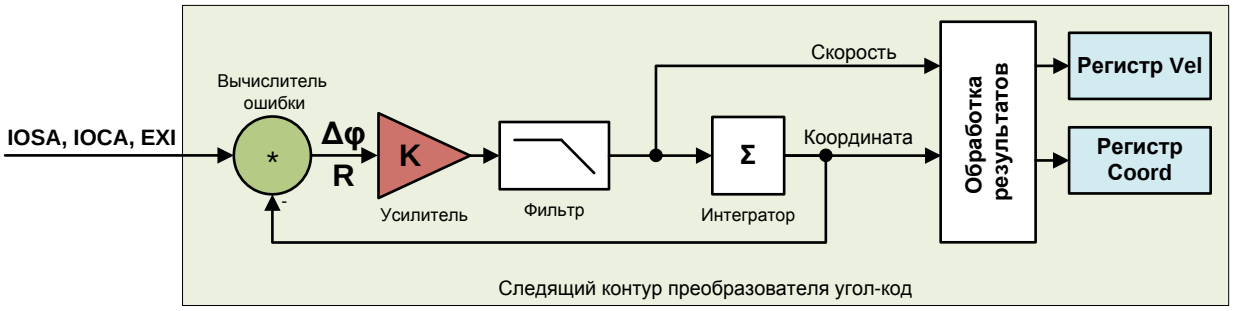


Рисунок 12 – Блок-схема контура

Контур содержит следующие элементы:

– вычислитель ошибки;
– усилитель;
– петлевой фильтр;
– интегратор угла.

Полоса пропускания контура настраивается пользователем путем установки значения в битах ***LBW*** регистров ***C1Cntrl, C2Cntrl***. Выбор значения ***LBW*** меняет коэффициенты петлевого фильтра таким образом, чтобы обеспечить переходной процесс близкий по форме к критическому при номинальных сигналах на входах микросхемы.

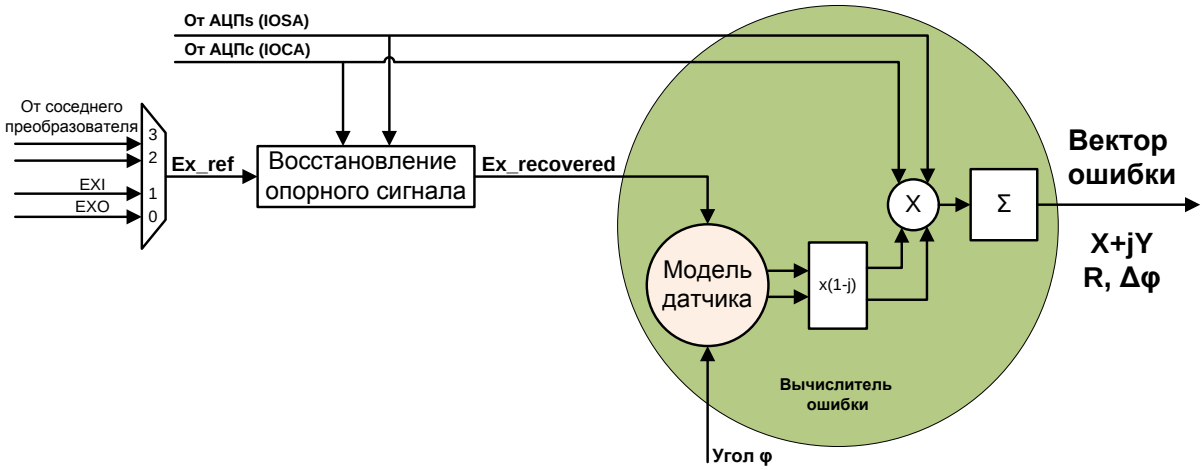


Рисунок 13 – Вычислитель ошибки

При выборе полосы пропускания контура **LBW** необходимо найти компромисс между требуемой разрядностью и динамикой преобразования. Чем уже полоса пропускания контура, тем большая ошибка возникает при ускорении вала, и тем длительнее переходной процесс первоначального нахождения угла. В то же время, чем шире полоса пропускания контура, тем меньшую разрядность можно получить на выходе преобразователя.

Значение полосы пропускания контура, записываемое в регистр **LBW,** выбирается из таблицы или настраивается экспериментально, в зависимости от используемой схемы подключения преобразователя, необходимой динамики преобразования и разрядности. Если частота цикла преобразования f_{clk} отличается от номинальной (1024 кГц), полоса пропускания контура меняется пропорционально изменению частоты.

Таблица 3 – Настройка полосы пропускания контура

LBW[4:0]	Полоса пропускания контура, Гц	Разрядность, бит (в лабораторных условиях, fex = 10 кГц)	Длительность переходного процесса при изменении угла скачком с 0 на 10 °, мс
3	5617	10	0,8
4	3984	12	1
5	2840	12	1,5
6	2015	12	2
7	1428	12	3
8	1011	14	4
9	716	14	6
10	507	14	8
11	358	14	12
12	253	14	16
13	179	14	24
14	127	16	32
15	89	16+	48
16	63	16+ (16 при f_{ex} = 400 Гц)	64
17	45	16+	96
18	32	16+	128
19	22,4	16+	192
20	15,9	16+ (16 при f_{ex} = 50 Гц)	256

При изменении **LBW** вид АЧХ и ФЧХ контура остается неизменным (Рисунок 14), изменяется полоса пропускания контура.

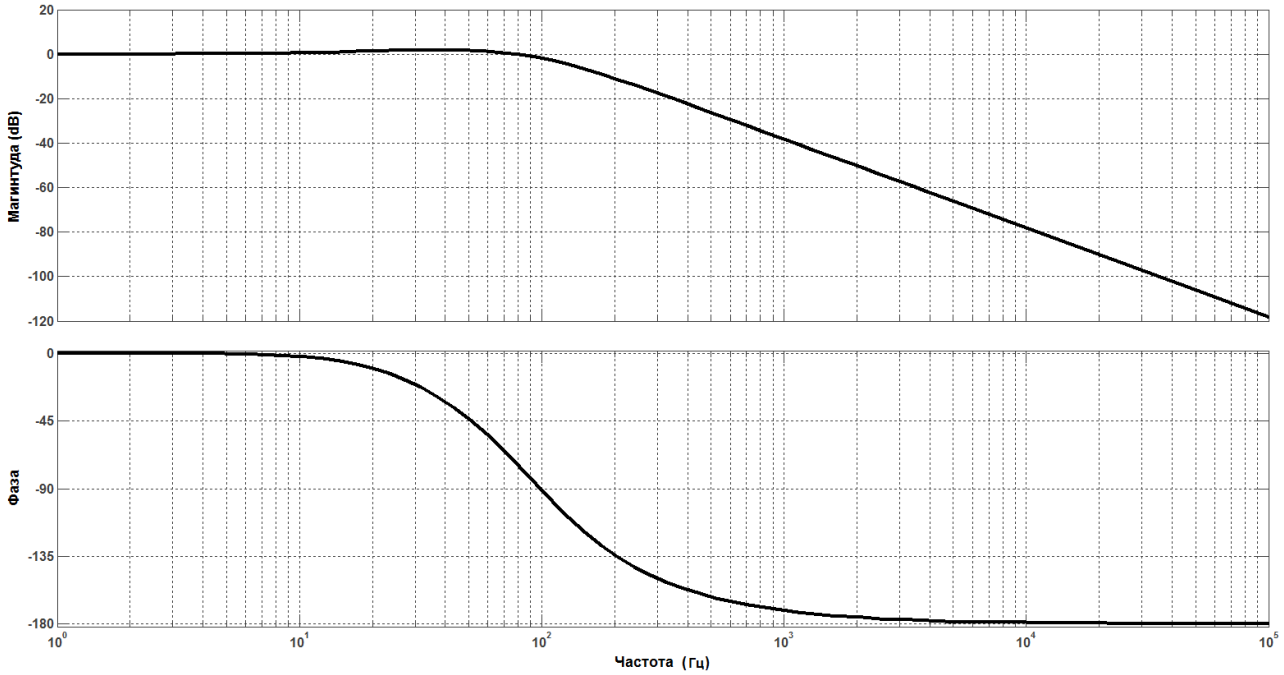


Рисунок 14 – Вид типичной АЧХ и ФЧХ контура (LBW=14)

Форма переходного процесса также остается постоянной (Рисунок 15), изменяется только время переходного процесса. Вид переходного процесса в контуре при номинальной амплитуде входного сигнала близок к критическому.

Передаточная функция открытого контура (с незамкнутой обратной связью) выражается следующей функцией:

$$G(z) = \frac{A_1 \cdot K_d}{(1-z^{-1})^2} \cdot \frac{(1-a \cdot z^{-1})}{(1-b \cdot z^{-1})} = \frac{A_1 \cdot \left[\frac{\pi}{2^{8+\mathrm{LBW}}}\right]}{(1-z^{-1})^2} \cdot \frac{\left(1-\left[\frac{2^{6+0.5\cdot\mathrm{LBW}-1}}{2^{6+0.5\cdot\mathrm{LBW}}}\right]\cdot z^{-1}\right)}{\left(1-\left[\frac{2^{6+0.5\cdot\mathrm{LBW}-10}}{2^{6+0.5\cdot\mathrm{LBW}}}\right]\cdot z^{-1}\right)}, \qquad (12)$$

где

LBW – значение, записанное в регистр ***LBW[4:0].***

A_1 принимает следующие значения:

A₁ = 1 при Sensor_mode==0;

A₁ = 6 ($\sim 4 \cdot \sqrt{2}$) при Sensor_mode==1;

A₁ = 3 ($\sim 2 \cdot \sqrt{2}$) в остальных случаях.

Если установлен бит DC_carrier, то:

A₁ = 0,75 ($\sim {}^{1}/_{\sqrt{2}}$) при Sensor_mode==0;

A₁ = 4 при Sensor_mode==1;

A₁ = 2 в остальных случаях.

Формула 12 верна для максимальной амплитуды сигнала на входах преобразователя ±0,8 (в микросхеме ±0,8 соответствует сигналу на входе микросхемы 2,0 В [пик-пик] и значениям в регистрах юстировки по умолчанию). Масштабирование сигналов осуществляется в блоке масштабирования и преобразования координат.

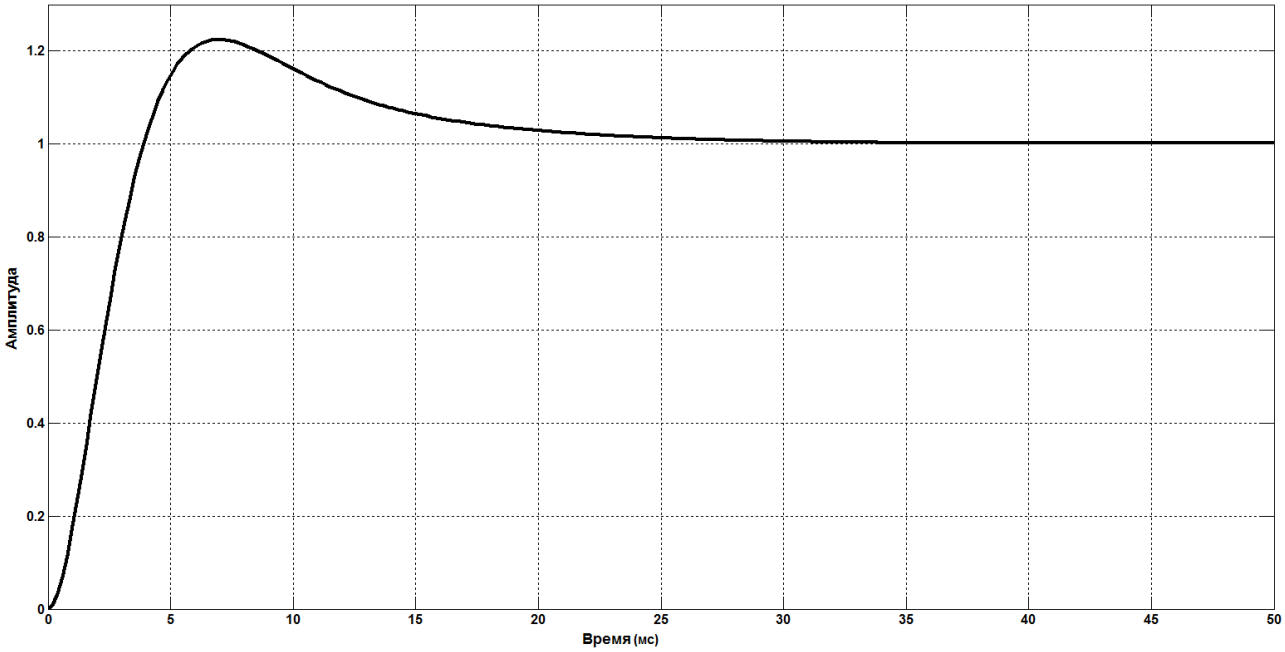


Рисунок 15 – Переходной процесс в замкнутом контуре
(размерность времени для LBW =14)

Преобразуя K_d из формулы (11) можно рассчитать максимальную ошибку при ускорении:

$$K_a = \frac{\text{Ускорение}\left({}^{\text{рад}}/_{\text{с}^2}\right)}{\text{Ошибка (рад)}} = \frac{A_1 \cdot K_d \cdot (f_{clk})^2}{10} = \frac{A_1 \cdot 2 \cdot \pi \cdot (f_{clk})^2}{10 \cdot 2^{8+LBW}} \left({}^{1}/_{\text{с}^2}\right), \qquad (13)$$

Полоса преобразователя выбирается пользователем в зависимости от соотношения сигнал/шум на входе микросхемы, максимальной допустимой ошибки при ускорении и времени переходных процессов. Например, при повышенном шуме и

помехах внешней схемы возможно получение необходимой разрядности путем настройки меньшей полосы пропускания контура. При этом время переходных процессов и ошибка при ускорении увеличиваются.

5.5 Блок модели датчика

В микросхеме используется настраиваемая модель датчика. Выбор типа модели осуществляется битами ***Sensor_mode***. В модели настраиваются следующие параметры:

- ***InDelay*** – групповая задержка сигналов в фильтрах АЦП на плате и в датчике;
- ***KbiasS***, ***KbiasC*** – постоянное смещение электрического начала координат относительно механического центра вращения;
- ***φbias*** – не ортогональность осей X и Y.

Модель датчика в режиме СКВТ и сельсин использует восстановленный сигнал опорной частоты Ex_recovered (см. подраздел 5.6 «Блок восстановления сигнала опорной частоты») и вычисленный угол φ для расчета сигналов по формулам:

$$\mathrm{U}_S = Ex\_recovered \cdot \left(\sin\left(\tilde{\varphi} + \boldsymbol{\varphi bias} \cdot \frac{\pi/2}{65536}\right) + \boldsymbol{KbiasS} \cdot \frac{0.25}{32768}\right), \qquad (14)$$

$$\mathrm{U}_C = Ex\_recovered \cdot (\cos(\tilde{\varphi} \qquad\qquad) + \boldsymbol{KbiasC} \cdot \frac{0.25}{32768}), \qquad (15)$$

где

KbiasS, ***KbiasC*** – коэффициенты смещения нуля по каналам sin и cos (знаковое число в дополнительном коде);

φbias – не ортогональность по осям sin и cos;

$\tilde{\varphi}$ – угол в диапазоне [0 ÷ 2•π], вычисленный на предыдущем шаге, задержанный на ***InDelay*** тактов f_{clk}.

Задание этих коэффициентов позволяет скомпенсировать погрешности подключенного к микросхеме датчика и внешней схемы, если они известны по результатам измерений. Если погрешности датчика и схемы не известны, регистры должны оставаться в значениях по умолчанию.

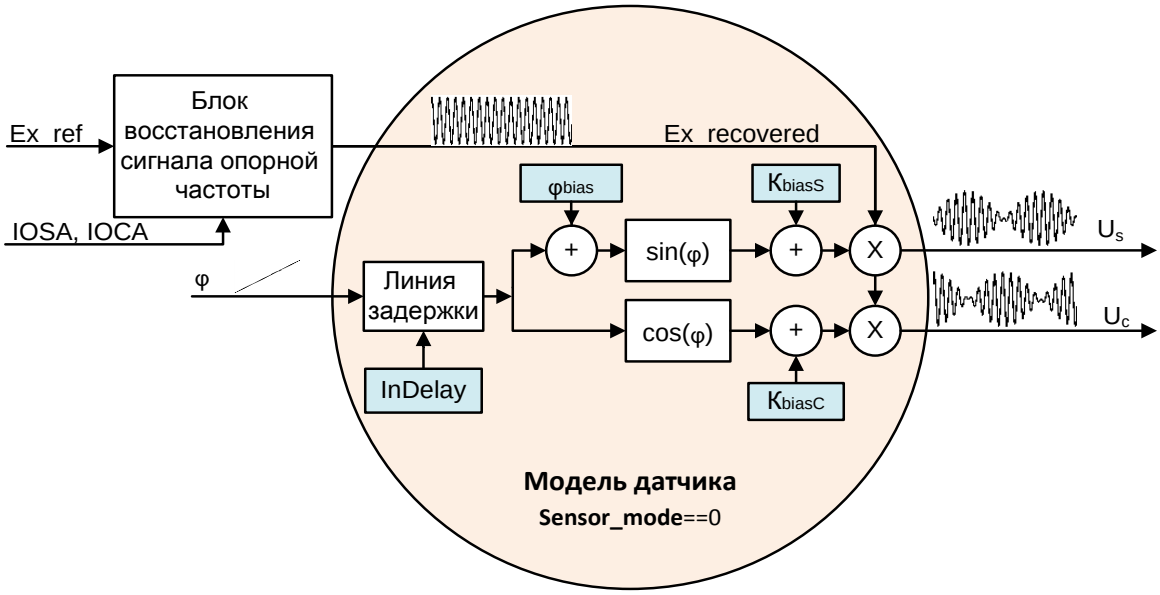


Рисунок 16 – Схема модели СКВТ/сельсин (*Sensor_mode*==0)

Групповая задержка сигнала $U_{вх}$ в фильтрах и датчике имитируется с помощью операции восстановления до Ex_recovered в блоке восстановления сигнала опорной частоты. Дополнительная погрешность, возникающая из-за задержки сигналов на плате может быть скомпенсирована заданием задержки в регистре ***InDelay***.

При подключении сельсина используется та же модель (***Sensor_mode***==0), сигналы сельсина преобразуются в декартовую систему координат, аналогичную СКВТ блоком масштабирования и преобразования координат.

При выборе модели линейного датчика с двумя выходами (***Sensor_mode***==1) модель соответствует рисунку . Данная модель предназначена для использования с датчиками типа пятипроводной ЛВДТ.

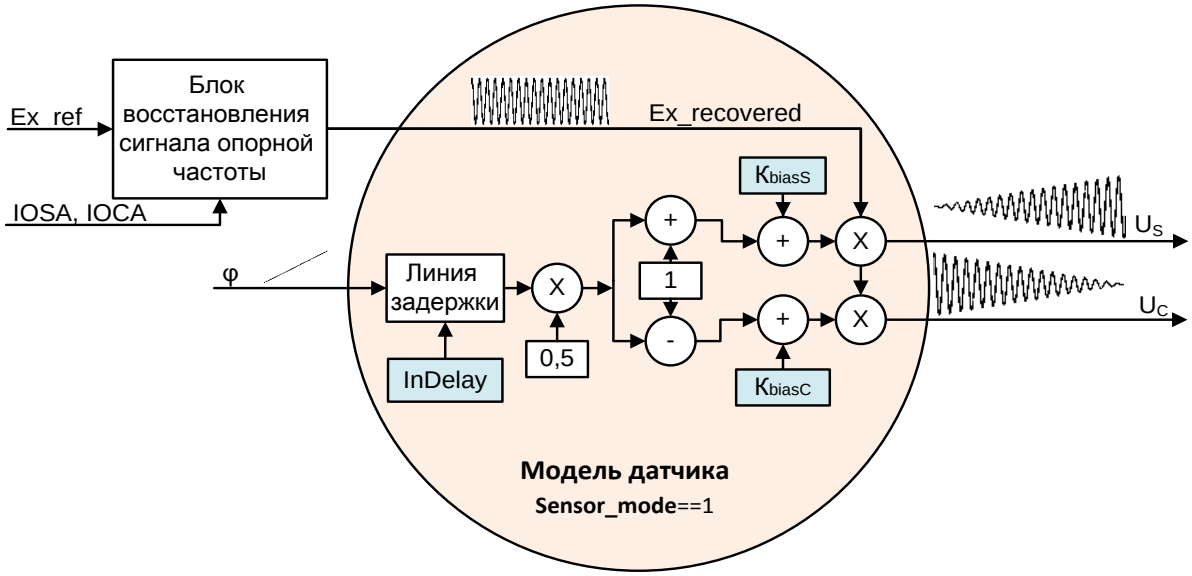


Рисунок 17 – Схема модели в режиме линейный датчик
с двумя выходами (*Sensor_mode*==1)

Модель датчика использует восстановленный (см. подраздел 5.6 «Блок восстановления сигнала опорной частоты») сигнал опорной частоты Ex_recovered и вычисленную координату $\boldsymbol{\varphi}$ для расчета сигналов по формулам:

$$U_S = Ex\_recovered \cdot \left(0.5 + \boldsymbol{KbiasS} \cdot \frac{0.25}{32768} + \frac{\tilde{\varphi}}{2}\right), \quad (16)$$

$$U_C = Ex\_recovered \cdot (0.5 - \boldsymbol{KbiasC} \cdot \frac{0.25}{32768} - \frac{\tilde{\tilde{\varphi}}}{2}), \quad (17)$$

где

KbiasS, ***KbiasC*** – коэффициенты смещения нуля по каналам S и C соответственно (знаковое число в дополнительном коде);

$\tilde{\boldsymbol{\varphi}}$ – координата в диапазоне (от -1 до +1), вычисленная на предыдущем шаге, задержанная на ***InDelay*** тактов $\boldsymbol{f_{clk}}$.

Задание этих коэффициентов позволяет скомпенсировать погрешности подключенного к микросхеме датчика и внешней схемы, если они известны по результатам измерений. Если погрешности датчика и схемы не известны, регистры должны оставаться в значениях по умолчанию.

При выборе модели для датчиков с одним выходом (***Sensor_mode***==2 или ***Sensor_mode***==3) модель соответствует рисунку .

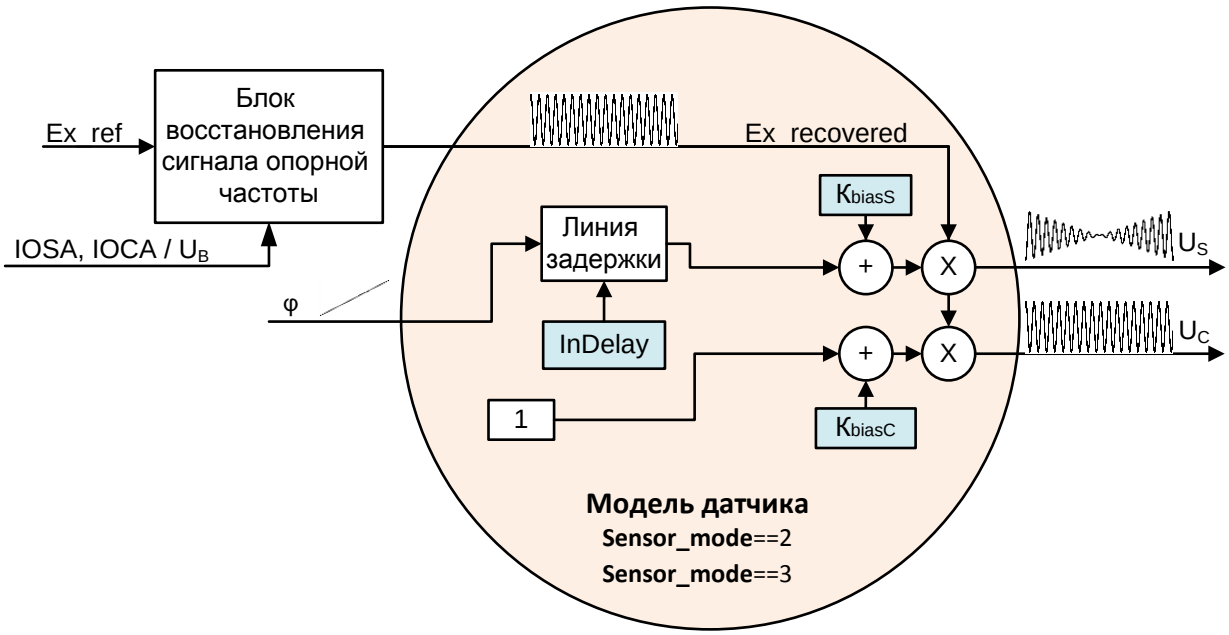


Рисунок 18 – Схема модели для датчиков с одним выходом
(*Sensor_mode*==2 или *Sensor_mode*==3)

Данная модель подходит для датчиков типа четырехпроводной ЛВДТ. Модель датчика использует восстановленный сигнал опорной частоты Ex_recovered (см. подраздел 5.6 «Блок восстановления сигнала опорной частоты») и вычисленную координату ***φ*** для расчета сигналов по формулам:

$$U_S = \mathrm{Ex}_{\mathrm{recovered}} \cdot \left(\tilde{\varphi} + \boldsymbol{KbiasS} \cdot \frac{0{,}25}{32768}\right), \qquad (18)$$

$$U_C = \mathrm{Ex\_recovered} \cdot \left(1 + \boldsymbol{Kbias}\mathrm{C} \cdot \frac{0{,}25}{32768}\right), \qquad (19)$$

где

KbiasS, ***KbiasC*** – коэффициенты смещения нуля по каналам A и B соответственно (знаковое число в дополнительном коде);

$\tilde{\varphi}$ – координата в диапазоне (от -1 до +1), вычисленная на предыдущем шаге, задержанная на ***InDelay*** тактов f_{clk}.

Задание этих коэффициентов позволяет скомпенсировать погрешности подключенного к микросхеме датчика и внешней схемы, если они известны по результатам измерений. Если погрешности датчика и схемы не известны, регистры должны оставаться в значениях по умолчанию.

При выборе **Sensor_mode**==2 датчик подключается к входам микросхемы *IOSA1/IOSA2* и *IOCA1/IOCA2*. Результат преобразования зависит от соотношения амплитуд на входах *IOSA1/IOSA2* и *IOCA1/IOCA2*. Кроме того, необходимо обеспечить совпадение фаз сигналов на входах *IOSA1/IOSA2* и *IOCA1/IOCA2*.

При выборе **Sensor_mode**==3 датчик подключается только к входу *IOSA1/IOSA2*, а вход *IOCA1/IOCA2* игнорируется микросхемой. Вместо сигнала с АЦП *IOCA1/IOCA2* используется сигнал U_C модели датчика. Амплитуда этого сигнала, а значит и масштаб результата преобразования может настраивается в регистре ***KampC*** (максимальное значение KampC в этом режиме 32768). В этом режиме подстройка фазы также необходима и должна осуществляться с помощью регистра ***ExPhShft.***

5.6 Блок восстановления сигнала опорной частоты

Сигнал возбуждения датчика *EXO1/EXO2*, выдаваемый с микросхемы, перед попаданием на датчик должен быть ограничен по частоте с помощью фильтра и усилен. Сигналы с вторичной обмотки датчика перед попаданием на микросхему должны быть отмасштабированы к входному диапазону микросхемы и могут быть пропущены через сглаживающий фильтр.

При прохождении через фильтры, усилители и сам датчик сигналы задерживаются, что приводит к значительному изменению фазы принимаемых сигналов *IOSA1/IOSA2* и *IOCA1/IOCA2* по сравнению с *EXO1/EXO2*. Изменение фазы сигналов имеет температурную зависимость и при изменении температуры вносит значительную погрешность в результат преобразования (при отключенном блоке восстановления сигнала опорной частоты).

Чтобы избавится от погрешности, вызванных этой задержкой, а также подавить квадратурные составляющие сигналов, возникающие при движении вала датчика, вместо сигнала возбуждения, микросхема использует в модели датчика восстановленный сигнал опорной частоты Ex_recovered. Сигнал Ex_recovered вычисляется из принимаемых сигналов *IOSA1/IOSA2*, *IOCA1/IOCA2* и вспомогательного сигнала Ex_ref. Схема восстановления сигнала опорной частоты использует сигнал Ex_ref для определения квадранта в котором находится СКВТ. Ex_ref является внутренним сигналом преобразователя, и может быть подан с входа *EXI1/EXI2* или внутри микросхемы с генератора *EXO1/EXO2*. Выбор источника сигнала производится битами ***Ex_Source*** в регистре ***C1Cntrl/C2Cntrl***.

Для корректной работы блока сдвиг фазы между сигналом Ex_ref и сигналами *IOSA1/IOSA2*, *IOCA1/IOCA2* должен находится в пределах одного квадранта (± 45 °). Сдвиг фаз сигналов в датчике имеет температурную зависимость, поэтому для обеспечения надежной работы преобразователя в широком диапазоне температур сдвиг фазы между Ex_ref и *IOSA1/IOSA2* и *IOCA1/IOCA2* рекомендуется устанавливать в пределах ± 20 °.

Таблица 4 – Полярность сигналов СКВТ в зависимости от угла поворота вала

Квадрант, в котором находится СКВТ/сельсин	***Знак сигнала IOSA1/IOSA2***	***Знак сигнала IOCA1/IOCA2***
I (0-90°)	Совпадает с Ex_ref	Совпадает с Ex_ref
II (90°-180°)	Совпадает с Ex_ref	Инверсный к Ex_ref
III (180°-270°)	Инверсный к Ex_ref	Инверсный к Ex_ref
IV (270°-360°)	Инверсный к Ex_ref	Совпадает с Ex_ref

При использовании внешнего генератора $U_{вх}$ на входы *EXI1/EXI2* необходимо подавать сигнал с цифровыми логическими уровнями:

1 – соответствует отрицательному полупериоду сигнала;

0 – положительному полупериоду сигнала.

При этом необходимо удостовериться, что сдвиг фазы сигналов на входах *IOSA1/IOSA2* и *IOCA1/IOCA2* относительно сигнала на входе *EXI1/EXI2* не превышает ± 45 °, либо использовать задержанный сигнал (например, с помощью фильтра аналогичного сигналам *IOSA1/IOSA2* и *IOCA1/IOCA2*).

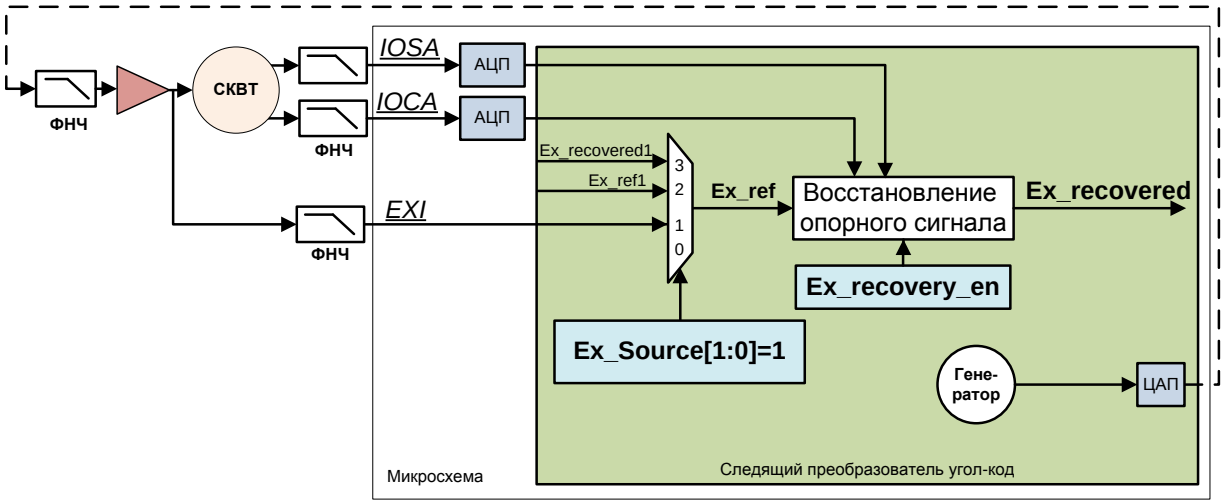


Рисунок 19 – Схема подключения преобразователя с внешним генератором сигнала возбуждения датчика

При использовании сигнала с внутреннего генератора в качестве источника Ex_ref пользователь может задать сдвиг по фазе для сигнала Ex_ref. Сигнал, сдвинутый по фазе, для контроля пользователем выдается на вывод EXI. Сдвиг задается в регистре ***ExPhShft*** как значение сдвига фазы между *EXI1/EXI2*, *IOSA1/IOSA2* и *IOCA1/IOCA2*, измеренное на выводах микросхемы.

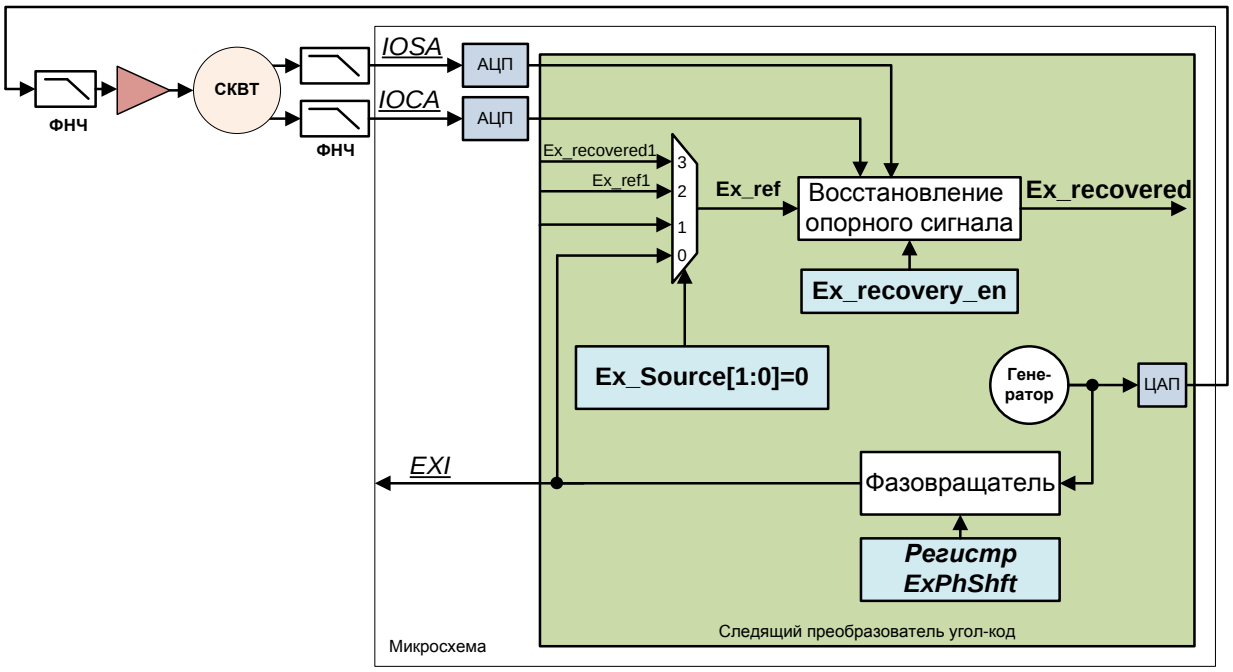


Рисунок 20 – Схема подключения преобразователя с встроенным генератором сигнала возбуждения датчика

При ***Ex_Source***==2 и ***Ex_Source***==3 сигнал Ex_ref подается с соседнего канала микросхемы. При использовании внутренних источников Ex_ref (***Ex_Source***!=1) вывод *EXI1/EXI2* становится выходом сигнала Ex_ref. Этот выход также может использоваться для работы нескольких микросхем от одного источника опорной частоты.

При установке бита ***DC_carrier*** сигнал Ex_recovered всегда равен 1.

Если частота вращения датчика больше $^1/_8$ от частоты опорного сигнала, схема восстановления должна быть отключена (***Ex_recovery_en=0***), и использован внешний или внутренний сигнал опорной частоты. При этом сдвиг фазы этого сигнала должен быть точно подогнан к фазе *IOSA1/IOSA2* и *IOCA1/IOCA2*. Остаточный сдвиг фазы влияет на шум преобразования, а также погрешность при движении датчика. Данный режим работы не рекомендуется использовать, т.к. возникает зависимость результата преобразования от температуры.

Внимание! При неправильной настройке блока восстановления опорного сигнала преобразователь может давать ошибку 180 °, при этом флаги ошибок будут сброшены (см. таблицу).

5.7 Блок масштабирования и преобразования координат

Блок масштабирования позволяет изменять масштаб сигналов после аналого-цифрового преобразования. Масштабирование предназначено для коррекции ошибки усиления АЦП и аналоговых цепей на плате, а также погрешностей датчика. Масштаб сигналов задается в регистрах ***C1KampS*** (вход *IOSA1*), ***C1KampC*** (вход *IOCA1*), ***C2KampS*** (вход *IOSA2*), ***C2KampC*** (вход *IOCA2*). Значения по умолчанию в этих регистрах предполагают сигнал на входе микросхемы амплитудой 2 В (пик-пик).

Блок производит преобразование координат из 3-х фазной системы координат в декартову систему координат для режима Сельсин. Выбор режима Сельсин производится установкой ***Mode[2:0]=3*** (регистр ***Mode_stat***). В данном режиме используются входы, приведенные в таблице .

Таблица 5 – Использование входов микросхемы в зависимости от режима преобразования

Вход	Режим Сельсин	Режим СКВТ
IOSA1	Вход преобразователя sin(Θ + 0°)	Вход 1-го преобразователя sin
IOCA1	Вход преобразователя sin(Θ + 120°)	Вход 1-го преобразователя cos
IOSA2	Вход преобразователя sin(Θ - 120°)	Вход 2-го преобразователя sin
IOCA2	Не используется	Вход 2-го преобразователя cos

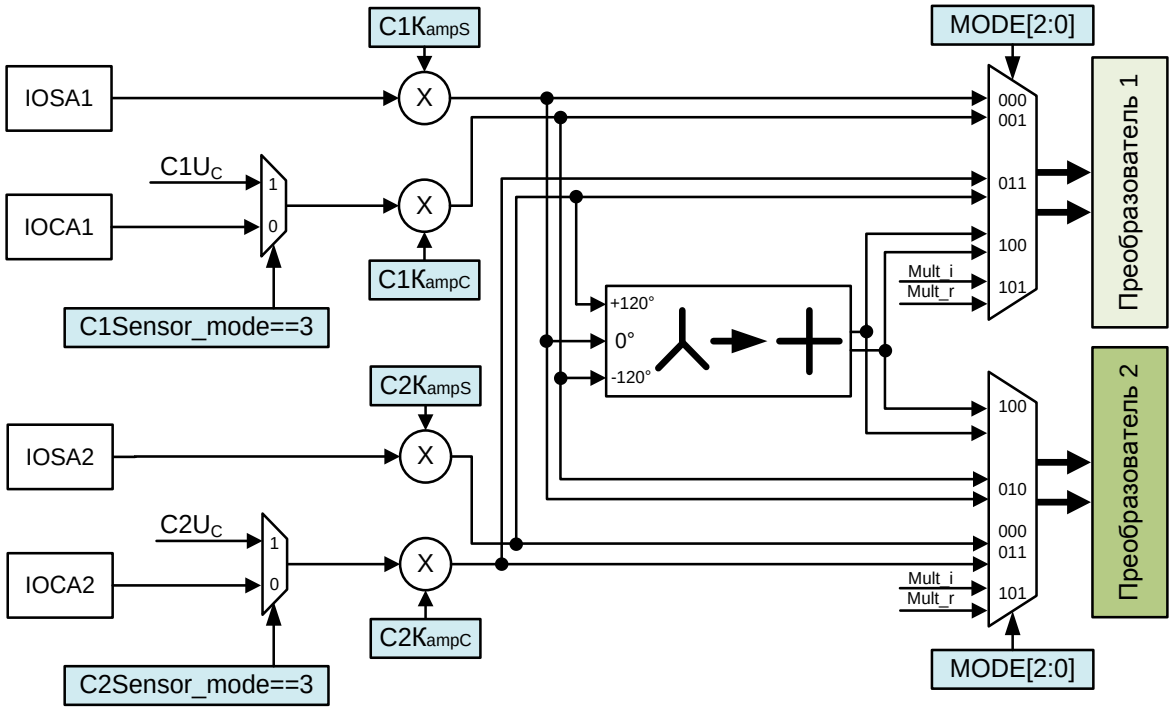


Рисунок 21 – Схема блока масштабирования и преобразования координат

5.8 Блок обработки результатов

Блок позволяет представить результат преобразования в формате удобном для пользователя.

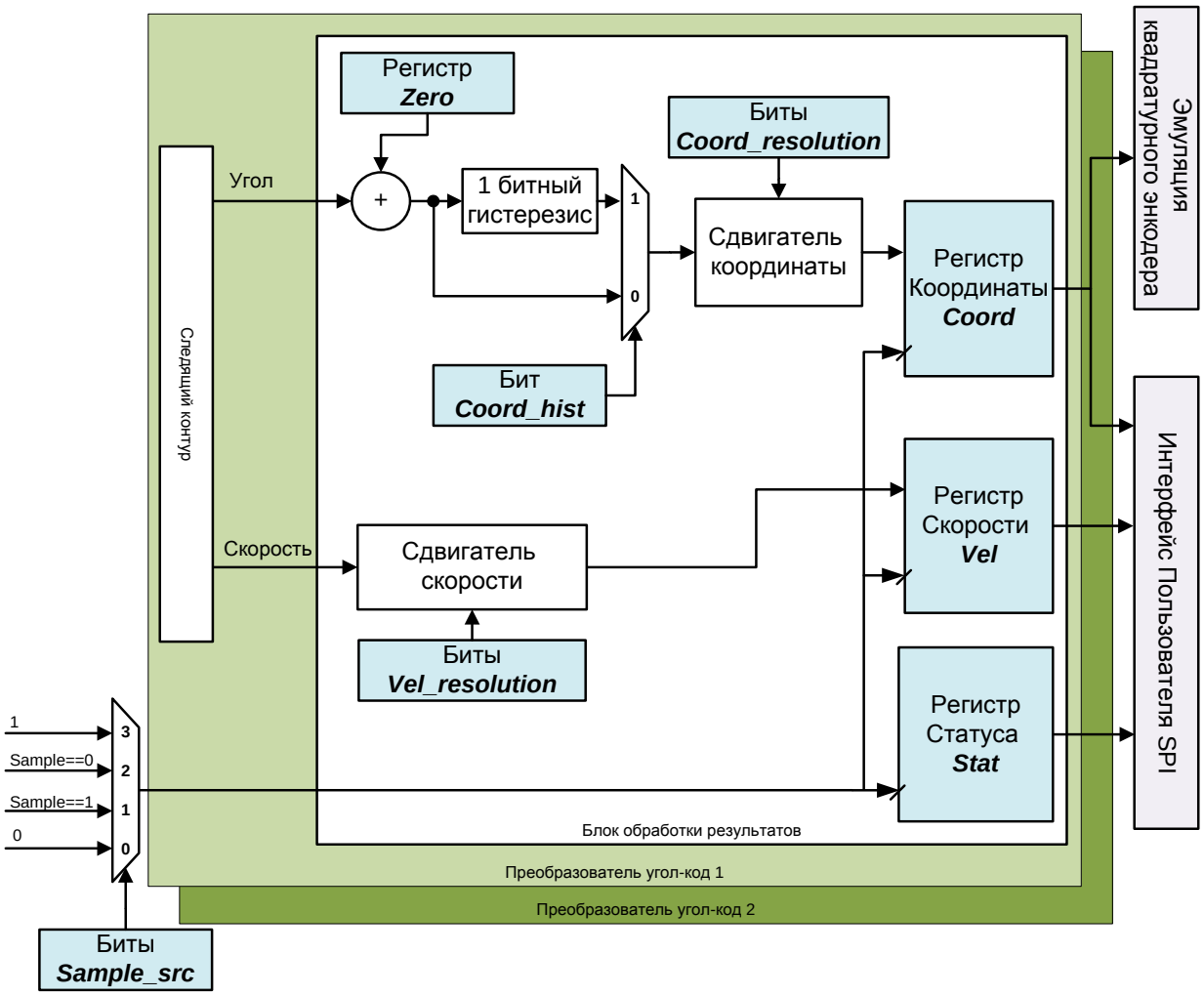


Рисунок 22 – Схема обработки результатов преобразования

При выборе ***Sensor_mode***==0 результат преобразования беззнаковый и соответствует углу от 0 до 2π. При выборе ***Sensor_mode***!=0 результат преобразования знаковый и соответствует координате от -1 до +1.

Координата, вычисляемая в следящем контуре, всегда имеет разрядность 18 бит. Выход преобразователя сдвигается вправо для получения меньшей разрядности, необходимой пользователю. Количество бит задается битами ***Coord_resolution*** в регистре ***ResCntrl***.

После выбора разрядности получившаяся координата может быть скорректирована на постоянную величину, задаваемую в регистре ***Zero***. Коррекция производится путем знакового сложения координаты, вычисленной в преобразователе с координатой и заданной в регистре ***Zero***.

Таблица 6 – Настройка разрядности выхода (координата)

Значение в регистре Coord_resolution[3:0]	Разрядность угла, бит	Количество отсчетов на 1 оборот вала	Значение младшего разряда, сек.	Рекомендуемая настройка полосы контура
2	16	65536	19,775	100 Гц (LBW=14)
4	14	16384	79,102	800 Гц (LBW=8)
6	12	4096	316,406	3200 Гц (LBW=4)
8	10	1024	1265,625	6400 Гц (LBW=2)
10	8	256	5062,5	25600 Гц (LBW=0)

Блок содержит схему отключаемого гистерезиса, позволяющую улучшить результат преобразования в статическом режиме. Включение производится установкой бита ***Coord_hist*** в регистре ***ResCntrl***.

При отключенной схеме гистерезиса, если координата датчика находится посредине между двумя значениями, гистограмма кодов будет содержать примерно одинаковое количество этих значений.

При включенной схеме гистерезиса границы переключения значения выхода координаты сдвигаются на ± 0,75 от предыдущего значения. Если отклонение нового значения координаты составило менее ± 0,75 от значения, вычисленного на предыдущем шаге, регистр ***Coord*** не меняется. Таким образом, при неподвижном датчике, и, если позволяет соотношение сигнал шум на входе преобразователя, значение в регистре ***Coord*** будет постоянным. Даже, если координата датчика находится на границе между соседними значениями, гистограмма кодов будет содержать только одно значение.

При использовании постобработки измеренной координаты (например, фильтрации) следует отключить схему гистерезиса, т.к. она является нелинейным элементом и уменьшает точность преобразования. При использовании результата преобразования “как есть” применение схемы гистерезиса может быть удобным.

Скорость вычисляется в следящем контуре как приращение координаты на каждом такте преобразования. Для перевода значения скорости из регистра ***Vel*** в герцы следует воспользоваться формулой (20):

$$V = \frac{\Delta\varphi}{\Delta t} = \frac{(2^{Vel\_resolution})}{4096} \cdot \boldsymbol{Vel} \cdot \boldsymbol{f_{clk}}\, {}^{LSB}/_{c} = \frac{(2^{Vel\_resolution})}{4096 \cdot 65536} \cdot \boldsymbol{Vel} \cdot \boldsymbol{f_{clk}}\ \text{Гц}, \qquad (20)$$

где

Δφ – приращение координаты на каждом такте преобразования;

f_{clk} – тактовая частота преобразователя.

Скорость, вычисляемая в контуре, всегда имеет разрядность 16 бит. Выход преобразователя сдвигается вправо для получения меньшей разрядности. Количество бит задается битами ***Vel_resolution*** в регистре ***ResCntrl***.

Таблица 7 – Настройка разрядности выхода (скорость) при тактовой частоте $\boldsymbol{f_{clk}}$ =1МГц

Значение в регистре Vel_resolution[3:0]	Максимальная скорость, Гц*	Значение младшего разряда, Гц	Рекомендуемая настройка полосы контура, Гц не более
3	±976	0,0298	100 (LBW=14)
5	±3904	0,1192	200 (LBW=12)
7	±5000	0,4768	400 (LBW=10)
9	±5000	1,9072	800 (LBW=8)
11	±5000	7,6288	1600 (LBW=6)
13	±5000	30,5152	3200 (LBW=4)

Значение скорости в регистре ***Vel*** может переполняться при превышении значений ± 32767. В этом случае выставляется флаг ошибки ***Vel_OVF***. При обнаружении флага ошибки ***Vel _OVF*** пользователь может получить корректное значение скорости, увеличив значение в регистре ***Vel_resolution.***

В зависимости от настройки битов ***Sample_src*** (регистр ***Mode_stat***) возможно запоминание вычисленных преобразователем значений координаты, скорости и флагов ошибок.

Таблица 8 – Настройка режима запоминания

***Значение битов Sample_src*[1:0]**	**Режим запоминания значений в регистрах Coord, Vel, Stat**
00	Сохраняются предыдущее значения
01	Вход ***Sample*** == 1 – защелкиваются новые значения Вход ***Sample*** == 0 – сохраняются предыдущее значения
10	Вход ***Sample*** == 1 – сохраняются предыдущее значения Вход ***Sample*** == 0 – защелкиваются новые значения
11 (по умолчанию)	Защелкивание в регистры происходит во время транзакции чтения по интерфейсу SPI

Биты ***Sample_src***[1:0] и вход Sample не оказывают влияния на блок эмуляции квадратурного энкодера, работающий на тактовой частоте микросхемы.

5.9 Блок определения ошибок подключения

Микросхема производит определение корректности подключения датчика и детектирование ошибок преобразования. Причина появления ошибки записывается в регистры ***C1Stat/ C2Stat***. При наличии ошибки в регистрах ***C1Stat/ C2Stat*** значения скорости и координаты могут принимать некорректные значения.

- Микросхема проверяет корректность сигналов на входе микросхемы. При превышении входных сигналов допустимой амплитуды выставляются флаги **CLIP_SIN** и **CLIP_COS**. При наличии в сигналах на входе микросхемы большой постоянной составляющей выставляется флаг **ADC_OVF**.
- При задании слишком больших коэффициентов C1KampS, C1KampC или C2KampS, C2KampC в блоке масштабирования и преобразования координат и вызванном этим переполнении внутри микросхемы выставляется флаг **CORR_OVF**.
- При большом сдвиге фазы между сигналами на входах микросхемы и сигналом Ex_ref выставляется флаг **EX_PH_OUTRANGE**.

Микросхема производит определение корректной амплитуды сигнала на входе следящего контура путем сравнения амплитуды входного сигнала, представленного в полярных координатах с порогами. В режиме Sensor_mode==0 амплитуда сигнала R, используемого для сравнения с порогами, вычисляется согласно рисунку по формуле:

$$R = \sqrt{Sin1^2 + Cos1^2}, \qquad (21)$$

где

Sin1 и Cos1 – сигналы на входе следящего контура (амплитудой от -1 до +1).

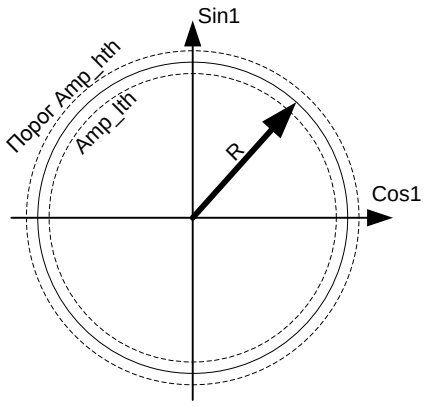


Рисунок 23 – Определение амплитуды и наличия сигналов на входе преобразователя в режиме Sensor_Mode=0

В режиме Sensor_mode==1 амплитуда сигнала R, используемого для сравнения с порогами, вычисляется согласно рисунку по формуле:

$$R = |Sin1 + Cos1|, \qquad (22)$$

где

Sin1 и Cos1 – сигналы на входе следящего контура (амплитудой от -1 до +1).

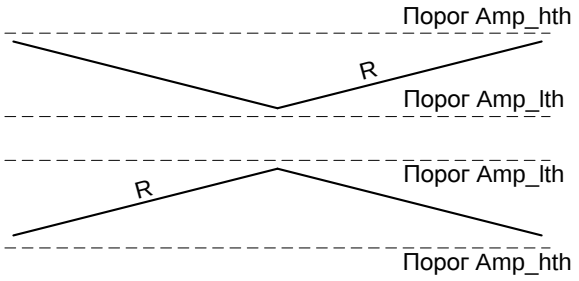


Рисунок 24 – Определение амплитуды и наличия сигналов на входе преобразователя в режимах Sensor_Mode=1, Sensor_Mode=2

При *R* > ***Amp_hth*** выставляется флаг UIN_HIGH = 1. При *R* < ***Amp_lth*** выставляется флаг UIN_LOW = 1. Данные флаги могут использоваться для определения пропадания сигналов на входе микросхемы, присутствия сигналов неправильной формы или амплитуды.

Флаг **NLock** выставляется в состояние логической единицы при сравнении разницы между сигналами преобразователя и сигналами внутренней модели с порогом, заданным в регистре ***Lock_th***. Флаг может использоваться для определения большого отклонения вычисленной координаты от координаты датчика (например, из-за ускорения вала).

Биты в регистре ***Mask*** маскируют соответствующие биты в регистре ***Stat.*** При записи логического нуля в один из битов регистра ***Mask*** вычисление соответствующего ему бита регистра ***Stat*** блокируется и принимается равным логическому нулю. При равенстве всех битов регистра ***Stat*** нулю выставляются сигналы Ready1 (преобразователь 1) и Ready2 (преобразователь 2), означающие отсутствие ошибок преобразователя.

5.10 Совместная работа двух преобразователей

Микросхема содержит два преобразователя, которые могут использоваться в нескольких режимах, приведенных в таблице .

Таблица 9 – Режимы совместной работы двух преобразователей

Режим	**Регистр *Mode[2:0]***	**Результаты преобразования**
Оба преобразователя включены и работают независимо. Первый преобразователь подключен к выводам *IOSA1*, *IOCA1*, *EXI1*. Второй преобразователь подключен к выводам *IOSA2*, *IOCA2*, *EXI2*.	000	Регистры *C1Coord*, *C1Vel*, *C1Stat*, бит *Ready 1* в регистре *Mode_Stat* Регистры *C2Coord*, *C2Vel*, *2Stat*, бит *Ready2* в регистре *Mode_Stat* бит *Not_Equal* в регистре *Mode_Stat* Режим по умолчанию, после включения микросхемы
Оба преобразователя включены и работают параллельно. Преобразователь 2 использует входы преобразователя 1 (*IOSA1*, *IOCA1*, *EXI1*).	010	Регистры *C1Coord*, *C1Vel*, *C1Stat*, бит *Ready 1* в регистре *Mode_Stat* Регистры *C2Coord*, *C2Vel*, *C2Stat*, бит *Ready2* в регистре *Mode_Stat* будут полностью повторять состояние регистров преобразователя 1 при одинаковых настройках (с точностью до временной неопределенности) бит *Not_Equal* в регистре *Mode_Stat*
Оба преобразователя включены и работают параллельно. Преобразователь 1 использует входы преобразователя 2 (*IOSA2*, *IOCA2*, *EXI2*).	011	Регистры *Coord C1Vel*, *C1Stat*, бит *Ready 1* в регистре *Mode_Stat* Регистры *C2Coord*, *C2Vel*, *C2Stat*, бит *Ready2* в регистре *Mode_Stat* будут полностью повторять состояние регистров преобразователя 1 при одинаковых настройках (с точностью до временной неопределенности) бит *Not_Equal* в регистре *Mode_Stat*

Режим	Регистр *Mode[2:0]*	Результаты преобразования
Режим Сельсин. Оба преобразователя включены и работают параллельно. На входы преобразователей подается сигнал со входов *IOSA1*, *IOCA1*, *IOSA2*, *EXI2*. Включено преобразование координат из 3х фазной в декартову.	100	Регистры *C1Coord*, *C1Vel*, *C1Stat*, бит *Ready 1* в регистре *Mode_Stat* Регистры *C2Coord*, *C2Vel*, *C2Stat*, бит *Ready2* в регистре *Mode_Stat* должны полностью повторять состояние регистров преобразователя 1 при одинаковых настройках (с точностью до временной неопределенности) бит *Not_Equal* в регистре *Mode_Stat*

При использовании двух преобразователей параллельно пользователь может задать в регистре ***CMP_th*** максимально допустимое различие между каналами. Если результаты двух преобразователей отличаются на величину большую, чем записана в регистр ***CMP_th***, выставляется бит ***Not_Equal*** в регистре ***Mode_Stat***. В зависимости от настройки в регистре ***Mask*** это также может установить в состояние логического нуля выход *Ready* микросхемы.

Для экономии энергии любой из преобразователей может быть отключен установкой битов ***CONV1_en***, ***CONV2_en*** в регистре ***Mode_stat*** в состояние логического нуля. При этом для корректной работы выхода *Ready* необходимо бит ***MSK_Not_Equal*** также установить в состояние логического нуля.

6 Подключение микросхемы

Типовая схема включения микросхемы приведена на рисунке .

Сигнал задающего генератора имеет синусоидальную форму с частотой от 0 до 40 кГц. Необходимая амплитуда возбуждающего сигнала для сельсина и СКВТ может достигать 130 В (действ.) и более.

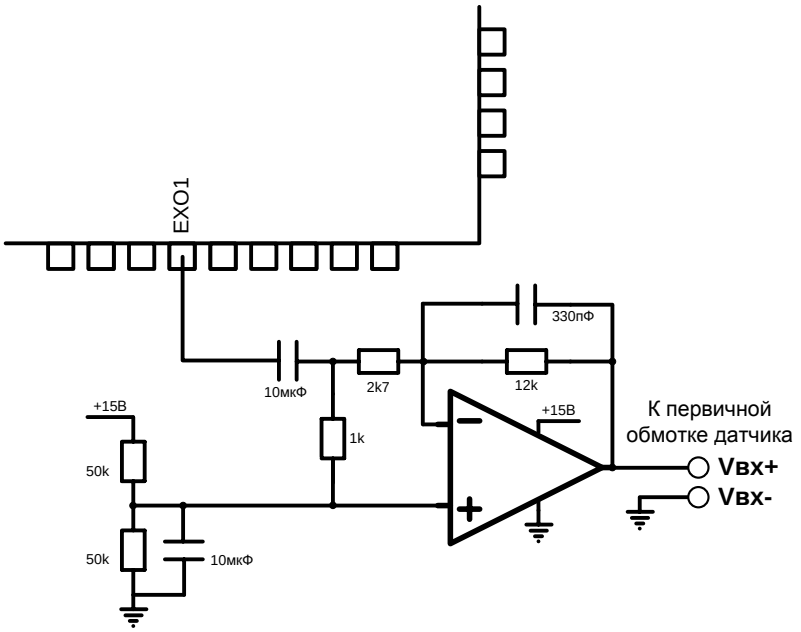


Рисунок 25 – Типовая схема усиления сигнала возбуждения

Далее приведены схемы подключения различных датчиков к преобразователю 1. Подключение к преобразователю 2 производится аналогично.

Схема подключения датчика должна обеспечить:

1 Номинальные параметры сигнала (амплитуду и постоянную составляющую) на входах АЦП (IOCA1, IOSA1, IOCA2, IOSA2). См таблицу

2 Сглаживающую (антиалиасинговую) фильтрацию. Частоту среза фильтра стоит выбирать из условия пропускания полезного сигнала (см. п. 1). В зависимости от соотношения частоты работы преобразователя и частоты возбуждения фильтр может быть первого и более высоких порядков. Критерием является обеспечение затухания не менее, чем

$$(6{,}02 \cdot \text{разрядность} + 1{,}76)\ dB \text{ на частоте } (2 \cdot f_{clk} - f_{ex}).$$

При экранированном кабеле датчика, отсутствии сильных помех, хорошей фильтрации напряжения возбуждения фильтр в схеме может отсутствовать.

На рисунке представлена одна из возможных схем усиления сигнала возбуждения датчика. Реальная схема зависит используемого датчика.

Необходимо учитывать групповую задержку/сдвиг фазы сигнала, вносимую фильтром (включить ***Ex_recovery_en***, задать ***ExPhShft*** и т.д.). При некорректном соотношении фаз сигналов возможна ошибка определения угла на 180 ° или повышенный шум результата преобразования.

В режиме одновыводного датчика (Sensor_mode=2, Sensor_mode=3) сдвиг фазы должен быть настроен пользователем (одним из доступных способов). Кроме шума от корректного задания сдвига фаз в этом режиме зависит и масштаб результата преобразования.

Задержка сигнала в фильтре на плате вызывает погрешность определения угла при движении датчика (может быть скомпенсирована заданием ***InDelay***).

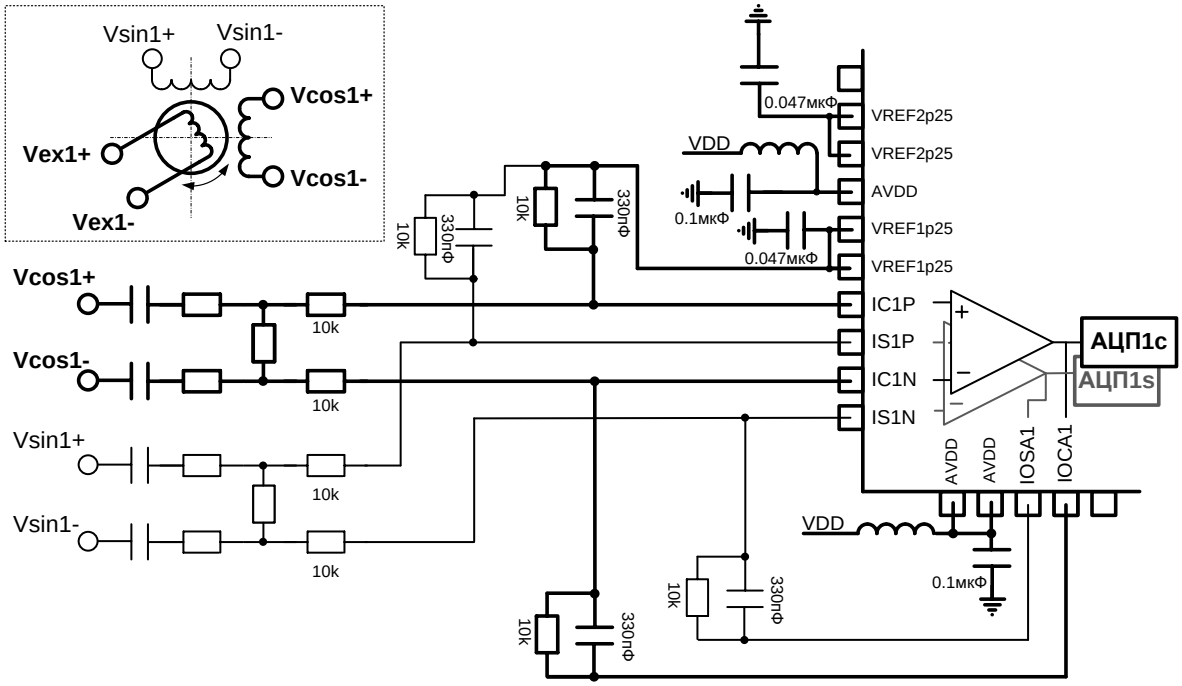


Рисунок 26 – Схема подключения входов преобразователя
для датчиков типа СКВТ с развязкой по постоянному напряжению
и дополнительным делителем на входах

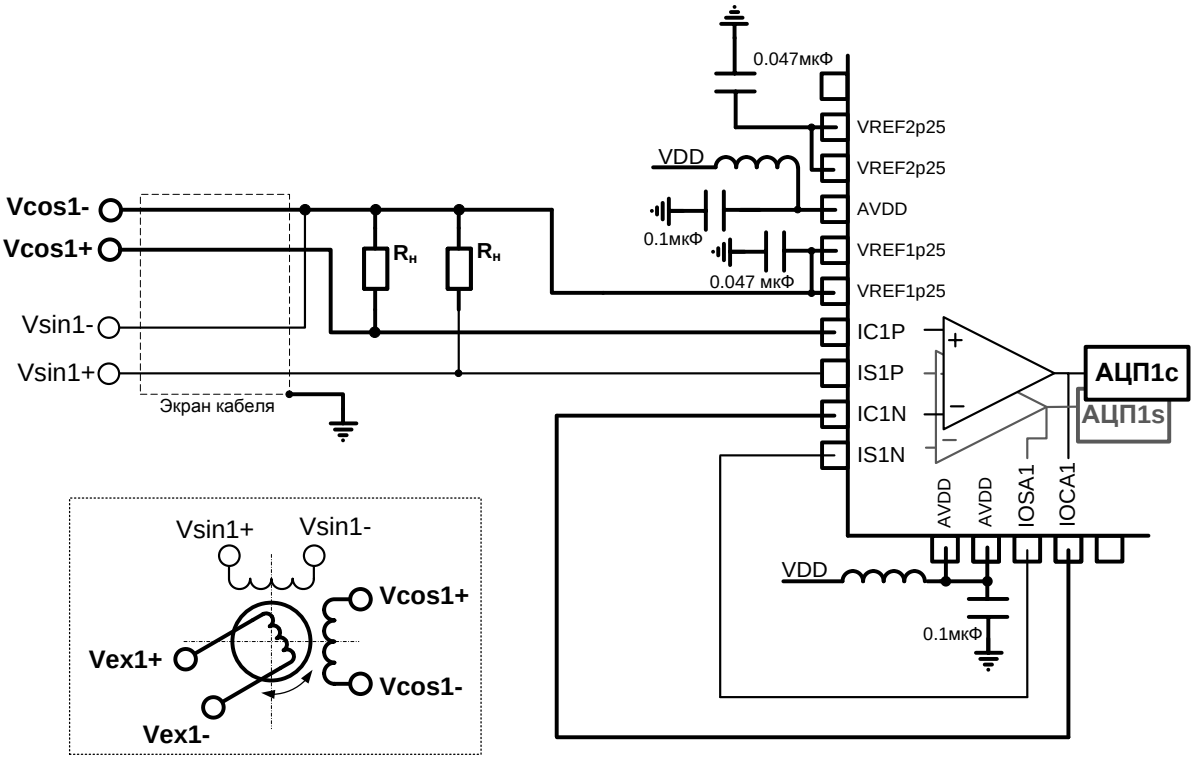


Рисунок 27 – Схема подключения входов преобразователя
для датчиков типа СКВТ с минимальным количеством компонентов

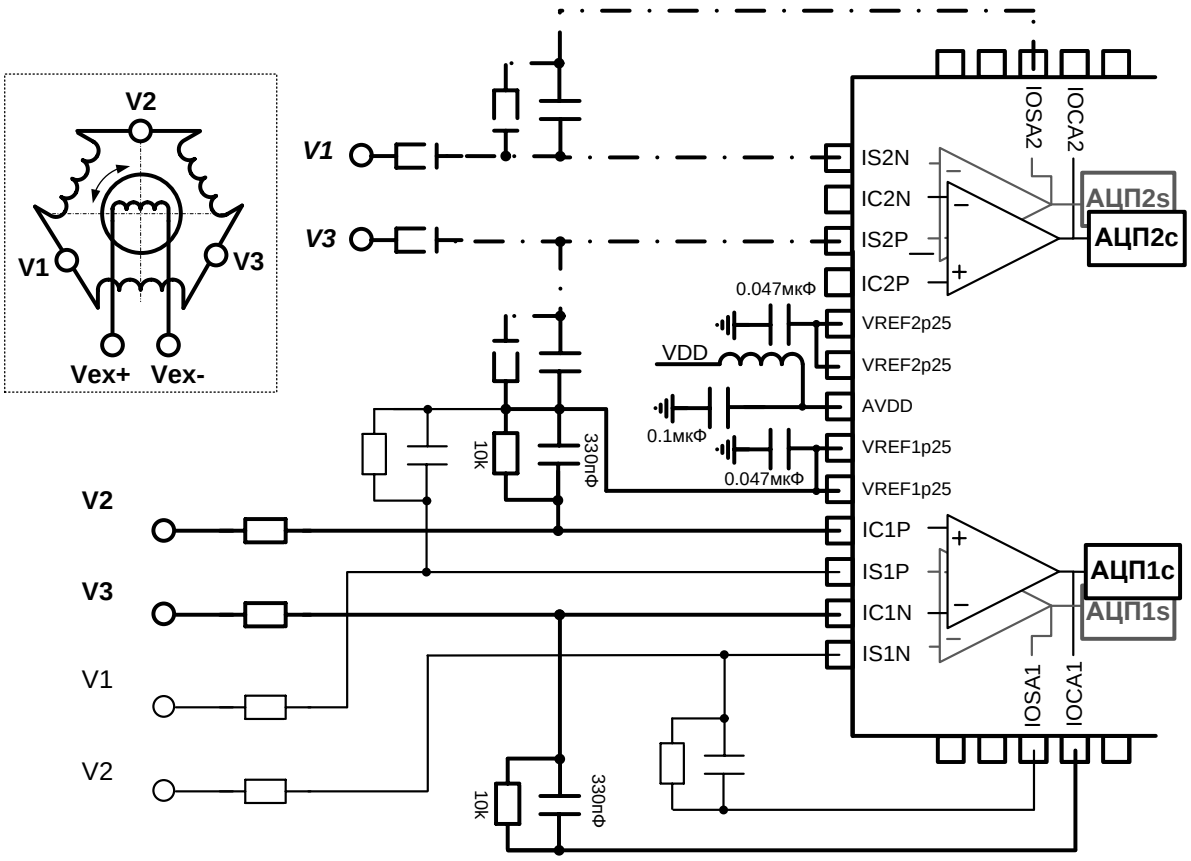


Рисунок 28 – Схема подключения входов преобразователя для датчиков типа сельсин

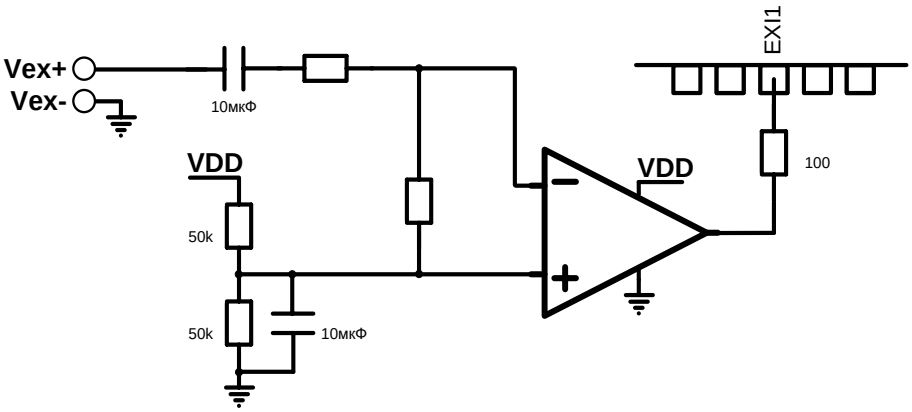


Рисунок 29 – Типовая схема подключения входа IN1E при Ex_source=1. Вход IN2E подключается аналогично

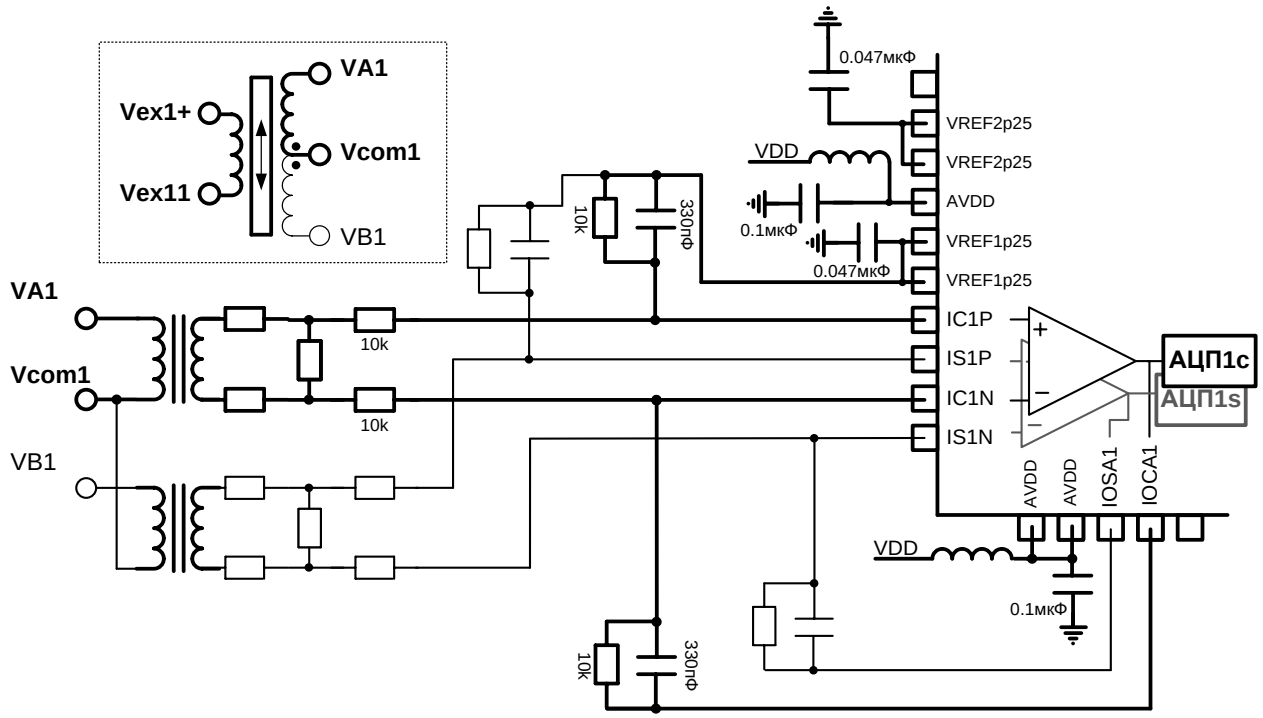


Рисунок 30 – Схема подключения входов преобразователя
для датчиков типа ЛРДТ подключаемой по 5-ти проводной схеме с дополнительным делителем и трансформаторной развязкой
по постоянному напряжению

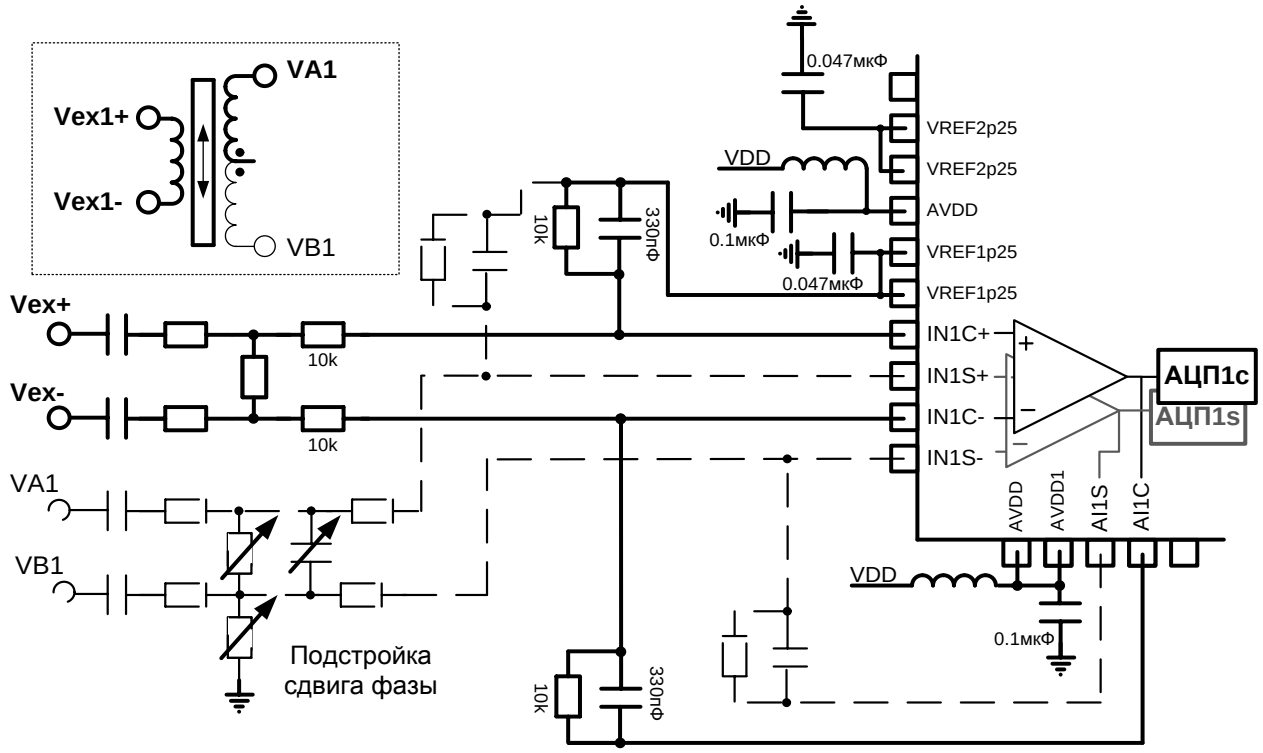


Рисунок 31 – Схема подключения входов преобразователя
для датчиков типа ЛРДТ с последовательно соединенными обмотками
при задании Sensor_mode=2

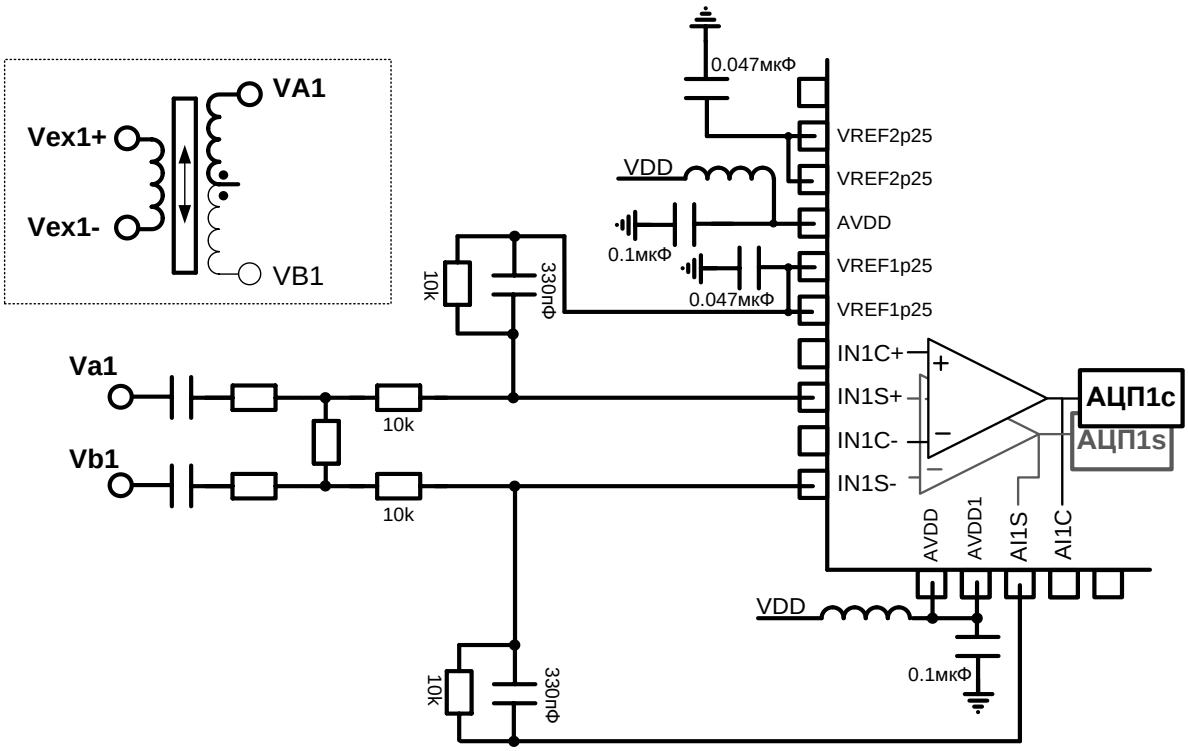


Рисунок 32 – Схема подключения входов преобразователя
для датчиков типа ЛРДТ с последовательно соединенными обмотками
при задании Sensor_mode=3

7 Интерфейс SPI

Интерфейс SPI может использоваться в двух режимах:

– чтение/запись регистров микросхемы;
– режим непрерывной выдачи кода (координаты и/или скорости).

Для обмена данными интерфейс использует четыре сигнала: *SCLK*, *SSTR*, *SDO*, *SDI*.

SCLK – сигнал синхронизации. Микросхема защелкивает входные данные (вход *SDI*) по переднему фронту *SCLK* и выставляет выходные данные *SDO* по заднему фронту *SCLK*. Ведущее устройство должно принимать данные с входа *SDO* по переднему фронту и передавать *SDI* по заднему фронту *SCLK*.

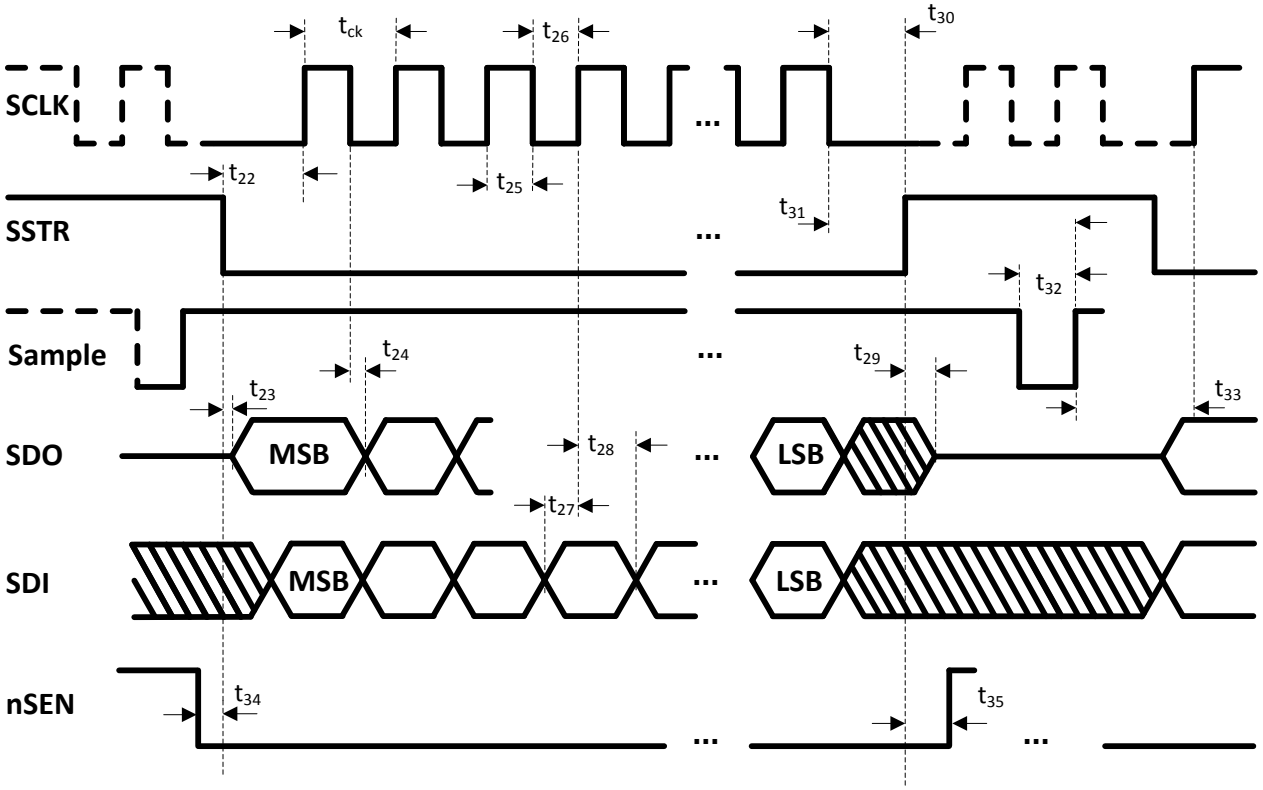


Рисунок 33 – Временная диаграмма обмена по интерфейсу SPI

По заднему фронту сигнала *SSTR* данные из соответствующего регистра переписываются в регистр данных интерфейса и в процессе передачи не изменяются. При запросе на передачу будет передана координата, вычисленная в момент прихода заднего фронта *SSTR*.

Дополнительно может использоваться вывод *nSEN*. При *nSEN* в состоянии логической единицы интерфейс SPI отключается. Это может быть использовано при подключении к линиям SPI нескольких микросхем. Если обмен по интерфейсу осуществляется только с этой микросхемой, вывод *nSEN* должен быть подтянут к нулю.

Таблица 10 – Спецификация к временной диаграмме SPI

Параметр	Наименование параметра, единица измерения	Норма параметра	
		Min	Max
t_{ck}	Период сигнала SCLK ($1/f_{ck}$), нс	50	-
t_{22}	Задержка от заднего фронта SSTR до переднего фронта SCLK, нс	6	-
t_{23}	Задержка от заднего фронта SSTR до занятия микросхемой линии SDO, нс	-	39
t_{24}	Задержка от заднего фронта SCLK до переключения в новое состояние линии SDO, нс	-	41
t_{25}	Длительность логической «1» на линии SCLK, нс	16	-
t_{26}	Длительность логического «0» на линии SCLK, нс	16	-
t_{27}	Задержка от выставления новых данных на линию SDI до переднего фронта SCLK (SDI Setup time), нс	6	-
t_{28}	Задержка от переднего фронта SCLK до изменения данных на линии SDI (SDI Hold time), нс	6	-
t_{29}	Задержка от заднего фронта SSTR до освобождения микросхемой линии SDO, нс	-	29
t_{30}	Задержка от заднего фронта SCLK до переднего фронта SSTR, нс	6	
t_{31}	Задержка от заднего фронта SCLK при SSTR=0 до переднего фронта Sample, нс	6	-
t_{32}	Длительность логического «0» на линии Sample	50	-
t_{33}	Задержка от переднего фронта Sample до первого переднего фронта SCLK при SSTR в состоянии логического «0», нс	4	-
t_{34}	Задержка от заднего фронта *nSEN* до заднего фронта SSTR, нс	0	-
t_{35}	Задержка от переднего фронта SSTR до переднего фронта *nSEN*, нс	0	-

Возможно использование интерфейса в 4-х проводном и 3-х проводном режимах. В 3-х проводном режиме вывод SDO не используется, а вывод SDI работает в режиме вход/выход (Рисунок 35).

7.1 Режим чтения/записи регистров

Обмен данными в режиме чтения/записи осуществляется с помощью транзакции чтения и записи в регистр. Этот режим может использоваться как для первоначальной настройки преобразователя, так и для чтения результатов преобразования из соответствующих регистров.

Транзакция записи состоит из двух кадров (Рисунок 34). В первом кадре передается адрес регистра, в который будет производится запись. Во втором кадре передаются 16 бит данных. Запись в регистр производится микросхемой только после корректного приема двух кадров последовательно. Корректность приема первого кадра подтверждается битом четности (при SPI_CRC_en==1) и подсчетом количества импульсов СК в каждом кадре. Для повышения надежности после записи необходимо выполнить транзакцию чтения и проверить корректность записанных данных.

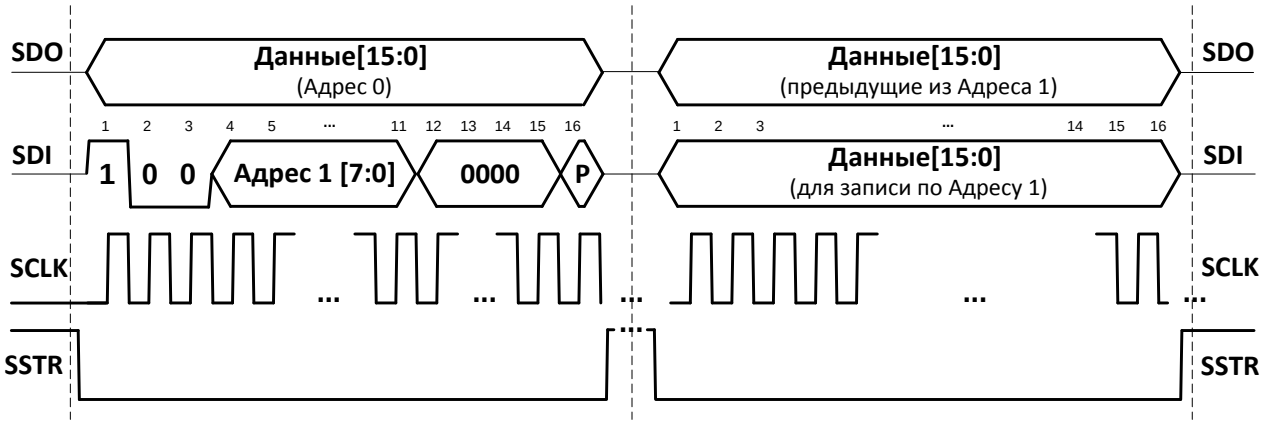


Рисунок 34 – Транзакция записи в регистр
P – бит четности

Во время передачи второго кадра на выход SDO выставляются данные содержащиеся в регистре, в который производится запись. Непосредственная запись данных в регистр осуществляется по последнему в транзакции заднему фронту сигнала SCLK.

Чтение данных может производится в двух режимах:

- **Режим 1** предназначен для использования в трехпроводном режиме (без вывода SDO). При этом транзакция чтения состоит из двух кадров. В первом кадре передается адрес. Во втором кадре вывод SDI микросхемы переключается на выход и выдает данные по адресу из регистра, записанного в первом кадре. В этом режиме вывод SDO может быть не подключен, однако при передаче микросхемой данных во втором кадре вывод SDO переключается аналогично выводу SDI.
- **Режим 2** предназначен для использования в четырехпроводном режиме. Транзакция чтения в этом режиме также состоит из двух кадров. В первом кадре передается адрес, во втором кадре по этому адресу на выход SDO передаются данные из регистра. Одновременно на вход SDI может передаваться следующий адрес. Таким образом, последовательное чтение из одного или нескольких регистров требует передачи только одного кадра при условии, что известен адрес следующего регистра для чтения.

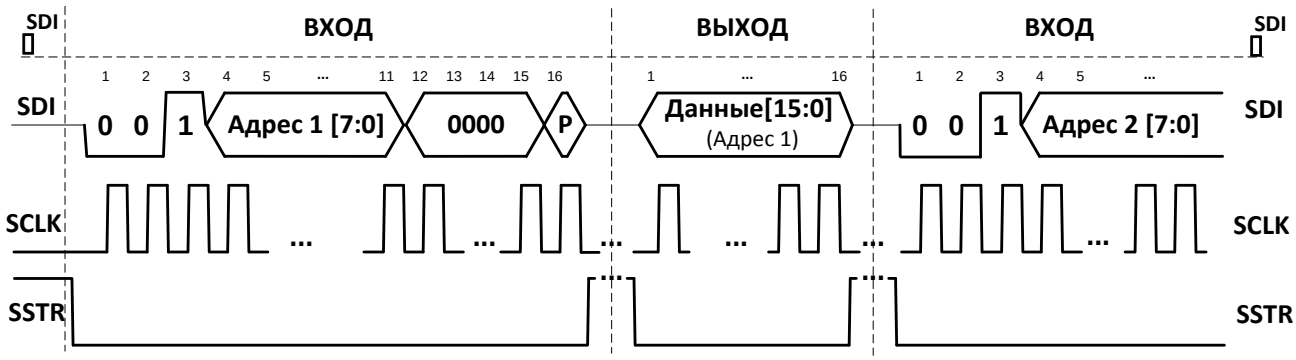


Рисунок 35 – Транзакция чтения из регистра, режим 1
P – бит четности

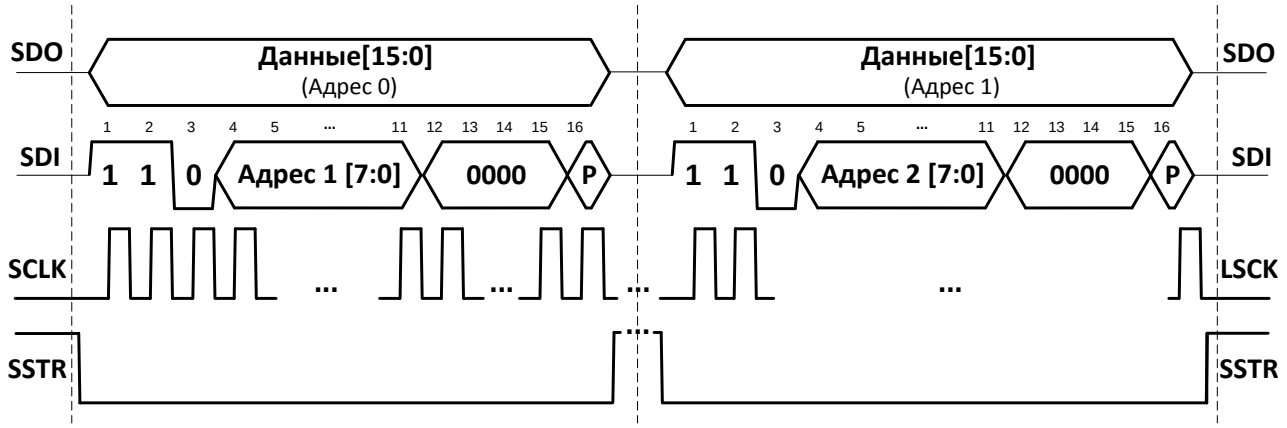


Рисунок 36 – Транзакция чтения из регистра, режим 2
P – бит четности

Бит P – бит четности. Сумма по модулю два всех единиц в кадре, где присутствует бит четности, должна быть равна 0 (even parity). Если принят неправильный бит P транзакция считается испорченной и переданная команда не выполняется. Вместо этого выставляется флаг ошибки в регистр **Stat**. Флаг ошибки выставляется также при неправильном количестве фронтов SCLK во время одного кадра (прерванная транзакция).

7.2 Режим прямой передачи результата

При выставлении входа SDI в постоянное состояние логического нуля или единицы интерфейс SPI на следующем кадре переходит в режим прямой передачи результата. На выход SDO передаются данные из регистров координаты или скорости от преобразователя (1 или 2) в зависимости от состояния входа SDI. Необходимо учитывать, что вход SDI имеет задержку на один кадр. При выставлении SDI в состояние логического нуля в следующем кадре будет передаваться координата или скорость, вычисленная первым преобразователем. При выставлении SDI в состояние логической единицы в следующем кадре будет передаваться координата или скорость, вычисленная вторым преобразователем. Выбор между передачей угла или скорости задается выводом VC. При выставлении VC в состояние логического нуля в следующем кадре будет передаваться координата. При выставлении VC в состояние логической единицы в следующем кадре будет передаваться скорость.

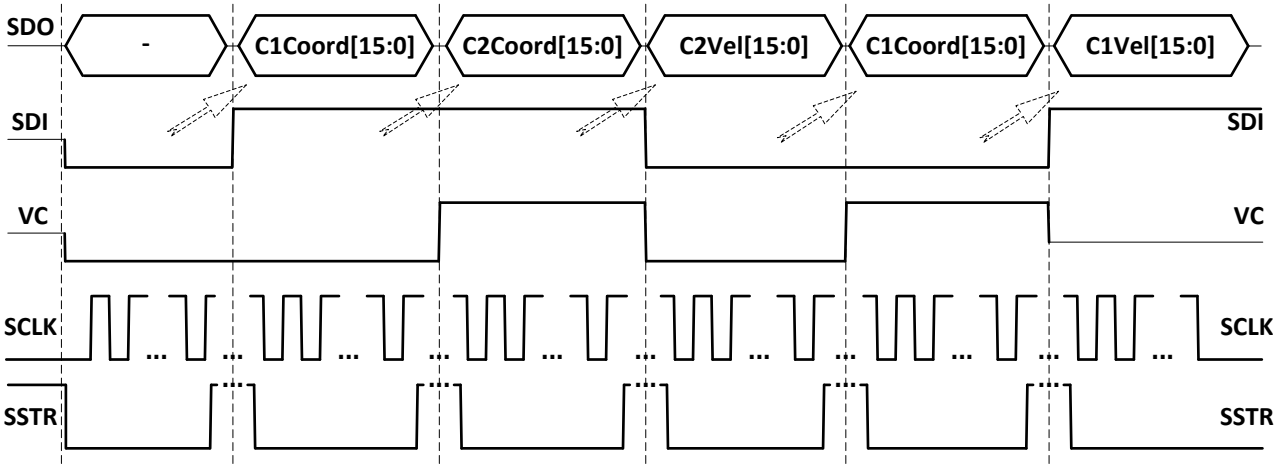


Рисунок 37 – Временная диаграмма SPI в режиме выдачи результата

7.3 Режим параллельной передачи результата

Режим параллельной передачи результата включается при установке бита ***SPI_ext_en = 1***. Выполняется временная диаграмма, приведенная на рисунке . При этом выводы *ENC1_A*, *ENC1_B*, *ENC1_0*, *ENC2_A*, *ENC2_B*, *ENC2_0* переключаются параллельно с выводом SDO и передают данные из регистров ***C1Coord***, ***C1Vel***, ***C1Stat***, ***C2Coord***, ***C2Vel***, ***C2Stat***. Назначение этих выводов также зависит от состояния линии *VC* и S*DI* во время передачи предыдущего кадра.

Таблица 11 – Назначение выводов в режиме параллельной передачи результата

SDI	*VC*	*ENC1_A/SDO*	*ENC1_B*	*ENC1_0*	*ENC2_A*	*ENC2_B*	*ENC2_0*
0	0	***C1Coord***	***C1Vel***	***C1Stat***	***C2Coord***	***C2Vel***	***C2Stat***
0	1	***C1VeL***	***C1Coord***	***C1Stat***	***C2Vel***	***C2Coord***	***C2Stat***
1	0	***C2Coord***	***C2Vel***	***C2Stat***	***C1Coord***	***C1Vel***	***C1Stat***
1	1	***C2Vel***	***C2Coord***	***C2Stat***	***C1Vel***	***C1Coord***	***C1Stat***

Вывод *ENC1_A* в этом режиме дублирует вывод *SDO*. Пользователь может включать данный режим раздельно для выводов *ENC1_A*, *ENC1_B*, *ENC1_0* и выводов *ENC2_A*, *ENC2_B*, *ENC2_0*.

8 Эмуляция квадратурного энкодера

Микросхема содержит выходы эмуляции квадратурного энкодера для замены датчиков типа энкодер на СКВТ, а также для подключения микросхемы к устройствам, принимающим на вход сигналы типа энкодер.

Временная диаграмма сигналов эмуляции энкодера представлена на рисунке . Выходы эмуляции энкодера представляют значение в регистре координаты и верны всегда, когда установлен флаг *Ready*.

Количество периодов сигналов *ENC_A* и *ENC_B* на один оборот вала определяется установленной точностью выхода преобразователя заданной в регистрах ***ResCntrl***.

Сигнал *ENC_0* устанавливается в состояние логической единицы, когда вычисленная координата равна 0. При необходимости положение точки 0 может быть скорректировано путем записи в регистр ***Zero*** нужного смещения.

После сброса микросхемы *ENC_A*, *ENC_B* устанавливаются в состояние логического нуля, *ENC_0* устанавливается в состояние логической единицы.

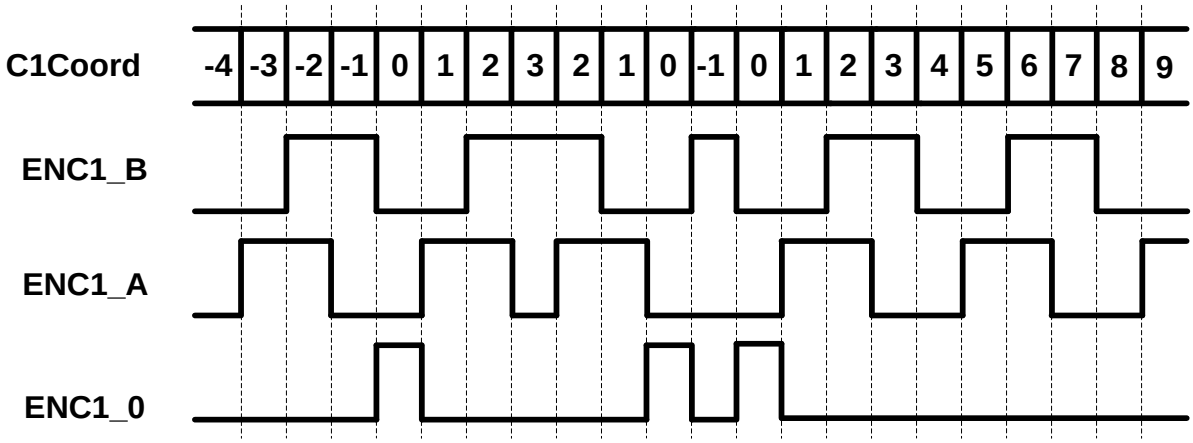


Рисунок 38 – Временная диаграмма сигналов эмуляции квадратурного энкодера

Максимальная скорость переключения сигналов *ENC_A*, *ENC_B*, *ENC_0* задается битами **ENC_presc** от частоты тактового генератора микросхемы FINT. FINT определяется настройкой PLL (см. таблицу).

Таблица 12 – Спецификация к временной диаграмме квадратурный энкодер

Параметр	Наименование параметра, единица измерения	Норма параметра	
		Min	Max
f_{enc}	Частота переключения сигналов *ENC_A*, *ENC_B*, *ENC_0*, *ENC_D*, Гц	-	f_{clk}/(8* ENC_presc)

9 Регистры конфигурации

Все регистры 16 битные. Если название регистра начинается с С1 или С2, то это означает, что он относится к соответствующему преобразователю (1 или 2).

Таблица 13 – Карта памяти

+	0x00	0x02	0x04	0x06	0x08	0x0A	0x0C	0x0E
	Общие регистры							
0x00	*PLL_config*	*AFE_config*	Mode_stat	*Mask*		*TST_REG*		*CMP_lh*
	Регистры преобразователя 1							
0x10	C1Coord	C1Vel	C1Stat	*C1Mask*	*C1Cntrl*	*C1ResCntrl*	*C1Zero*	*C1EXInc*
0x20	*C1KampS*	*C1KampC*	*C1KbiasS*	*C1KbiasC*	*C1φbias*	*C1InDelay*	*C1ExPhShf t*	
0x40	*C1Amp_lth*	*C1Amp_hth*						*C1Lock_th*
	Регистры преобразователя 2							
0x50	C2Coord	C2Vel	C2Stat	*C2Mask*	*C2Cntrl*	*C2ResCntrl*	*C2Zero*	*C2EXInc*
0x60	*C2KampS*	*C2KampC*	*C2KbiasS*	*C2KbiasC*	*C2φbias*	*C2InDelay*	*C2ExPhShf t*	
0x80	*C2Amp_lth*	*C2Amp_hth*						*C2Lock_th*

9.1 Регистры настройки микросхемы

Условные обозначения:

- R/W – бит или набор битов доступен для чтения и записи;
- RO – бит или набор битов только для чтения. Запись не влияет на состояние битов;
- WC – бит или набор битов для чтения. Запись возможна при установке такого бита в 1.

9.1.1 Регистр настройки режимов тактирования микросхемы

Таблица 14 – Регистр *PLL_config (Адрес 0x00)*

Номер бита	15..11	10..7	6..0
Доступ	R/W	R/W	R/W
Сброс	17	0	10
-	ADC_cycle[4:0];	PLL_Q[3:0]	PLL_N[6:0]

Таблица 15 – Описание бит регистра *PLL_config*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15..11	ADC_cycle [4:0]	Делитель для цикла преобразования. Частота цикла преобразования: f_{clk}=FINT/(33+ ADC_cycle)

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
10..7	PLL_Q [3:0]	Коэффициент деления для получения внутренней тактовой частоты FINT = 0.5*f_{OSC}*PLL_N/(PLL_Q+1) PLL_Q = 0….15, f_{OSC} – частота на входе OSCI
6..0	PLL_N [6:0]	Коэффициент умножения для получения внутренней тактовой частоты FINT = 0.5* f_{OSC} *PLL_N/(PLL_Q+1) PLL_N = 0….127 при этом допустимыми являются только значения от 3 до 74, f_{OSC} – частота на входе OSCI Если PLL_N равно 0, блок ФАПЧ отключается и переходит в низко потребляющий режим. Тактирование производится от внешнего тактового генератора.

Номинальный режим: FINT = 51,2 МГц, f_{clk} = 1,024 МГц. Значения по умолчанию выбраны для подключения кварцевого резонатора частотой 10,24 МГц.

Для корректной работы микросхемы после записи в регистр *PLL_config* необходимо выдержать паузу не менее 5 мкс для выхода PLL на режим. При записи в регистр *PLL_config* производится сброс микросхемы.

При некорректной записи делителей может получиться частота тактового сигнала значительно больше номинальной. При этом возможна некорректная работа микросхемы, в том числе чтение регистров SPI. Запись в регистр PLL_config при этом будет производиться корректно. При записи в этот регистр оба преобразователя сбрасываются.

9.1.2 Регистр настройки аналоговых блоков

Таблица 16 – Регистр AFE_*config (Адрес 0x02)*

Номер бита	**15**	**14**	**13..8**	**7**	**6**	**5**	**4**	**3**	**2**	**1**	**0**
Доступ	R/W	R/W	RO	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Сброс	0	0	0	0	0	1	1	1	0	1	1
-	OSC_DIS	OSC_BYP	-	DAC2_en	DAC1_en	OPA2_en	OPA1_en	NDIFF_OFF	OFFSET_LOW	EXT_RES_iREF	VREF_en

Таблица 17 – Описание бит регистра *AFE_config*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15	OSC_DIS	Отключение подачи тактового сигнала на микросхему 0 – частота подается; 1 – частота не подается При установлении бита в состояние логической «1» тактовая частота внутри микросхемы отсутствует, и работа микросхемы останавливается. При этом возможно осуществлять запись регистров по SPI.
14	OSC_BYP	Отключение тактового генератора 0 – сигнал тактовой частоты подается с генератора; 1 – сигнал тактовой частоты подается напрямую с вывода OSCI Необходимо установить в 1, если на вход OSCI подается тактовый сигнал с частотой более 25 МГц. Переключение данного бита разрешено только при OSC_DIS, установленном в состоянии логической «1». OSC_DIS=1 OSC_BYP=1 OSC_DIS=0 В противном случае возможен сбой работы микросхемы.
13..8	-	-
7	DAC2_en	Включение ЦАП канал 2 0 – ЦАП отключен; 1 – ЦАП включен
6	DAC1_en	Включение ЦАП канал 1 0 – ЦАП отключен; 1 – ЦАП включен
5	OPA2_en	Включение входных операционных усилителей преобразователя 2 1 – входные усилители включены. Сигналы на АЦП подаются с усилителей; 0 – входные усилители отключены. Сигналы подаются на вход АЦП с входов *IOSA2*, *IOCA2*
4	OPA1_en	Включение входных операционных усилителей преобразователя 2 1 – входные усилители включены. Сигналы на АЦП подаются с усилителей; 0 – входные усилители отключены. Сигналы подаются на вход АЦП с входов *IOSA1*, *IOCA1*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
3	NDIFF_OFF	Отключение N-канальной диф. пары операционных усилителей 1 – Используется только p-канальная дифф. пара 0 – N-канальная диф. пара задействована
2	OFFSET_LOW	Выбора пониженного напряжения выхода VREF1p25 1 – напряжение на выходе VREF1p25 = 0,938 В; 0 – напряжение на выходе VREF1p25 = 1,25 В
1	EXT_RES_iREF	Источник опорного тока 1 – Опорный ток задается внешним резистором на выводе iref10u 0 – Опорный ток задается внутренним резистором
0	VREF_en	Включение источника опорного напряжения 1 – источник опорного напряжения включен 0 – источник опорного напряжения выключен

При записи в этот регистр оба преобразователя сбрасываются.

9.1.3 Регистр общей настройки микросхемы

Регистр ***Mode_stat*** служит для общей настройки микросхемы. Старшие 8 бит регистра ***Mode_stat*** содержат биты включения преобразователей, эмулятора квадратурного энкодера, режимов выборки результата и совместной работы преобразователей. Младшие 8 бит – флаги состояния микросхемы.

Таблица 18 – Регистр *Mode_stat (Адрес 0x04)*

Номер бита	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Доступ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	U	RO	U	WC	WC	RO	RO	RO
Сброс	0	0	0	0	0	0	1	1	0	1	0	0	0	0	1	1
	SPI_CRC_en	Mode[2]	Mode[1]	Mode[0]	CONV2_en	CONV1_en	Sample_src[1]	Sample_src[0]	-	PLL_not_RDY	-	SPI_err	ECC_err	Not_equal	nReady2	nReady1

Таблица 19 – Описание бит регистра *Mode_stat (Адрес 0x04)*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15	SPI_CRC_en	Включение бита четности CRC 1 – бит четности требуется для записи и чтения из SPI 0 – бит четности при передаче по SPI игнорируется

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
14..12	Mode[2:0]	Выбор режима работы преобразователя 000 – Каналы преобразователя работают независимо; 010 – Каналы преобразователя работают параллельно и подключены к входам IOSA1, IOCA1, EXI1, EXO1; 011 – Каналы преобразователя работают параллельно и подключены к входам IOSA2, IOCA2, EXI2, EXO2; 100 – Каналы преобразователя работают параллельно в режиме Сельсин и подключены к входам IOSA1, IOCA1, IOSA2, EXI1, EXO1
11	CONV2_en	Включение преобразователя 2 1 – преобразователь 2 включен; 0 – преобразователь 2 отключен и находится в состоянии сброс
10	CONV1_en	Включение преобразователя 1 1 – преобразователь 1 включен; 0 – преобразователь 1 отключен и находится в состоянии сброс
9..8	Sample_src[1:0]	Выбор строба для выборки данных в SPI 11 – Выборка производится сигналами SPI в момент чтения регистров; 10 – при входе *Sample* равном логической 0 данные защелкиваются в регистры; 01 – при входе *Sample* равном логической 1 данные защелкиваются в регистры; 00 – регистры координаты, скорости и состояния сохраняют свое предыдущее состояние
7	-	-
6	PLL_not_RDY	Флаг готовности ФАПЧ тактовой частоты 1 – ФАПЧ не готова или не включена; 0 – ФАПЧ включена
5	-	-
4	SPI_Err	Флаг ошибки при передаче по SPI 1 – при приеме предыдущего кадра по интерфейсу SPI возникла ошибка. Необходимо выполнить сброс микросхемы. Флаг может быть сброшен записью логической «1». 0 – при приеме предыдущего кадра по интерфейсу SPI ошибок не было.
3	ECC_err	Ошибка контроля четности. Внутренняя ошибка микросхемы 1 – ошибка при проверке на четность внутренних значений регистров. Выход может быть некорректен. Необходимо выполнить сброс микросхемы выводом Reset. Флаг может быть сброшен записью логической «1». 0 – нет ошибки при проверке на четность внутренних значений регистров. При записи в регистр ***Mode_stat*** бит ***ECC_err*** всегда должен записываться логической «1».

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
2	Not_equal	Результаты преобразований не совпадают 1 – результаты преобразований конвертеров 1 и 2 различаются больше, чем на величину, установленную в регистре ***CMP_th***; 0 – результаты преобразований конвертеров 1 и 2 совпадают или различаются не больше, чем на величину, установленную в регистре ***CMP_th***
1	nReady2	Преобразователь 2 готов 0 – регистр ***C2Stat*** не содержит установленных в “1” битов; 1 – регистр ***C2Stat*** содержит установленные в “1” биты
0	nReady1	Преобразователь 1 готов 0 – регистр ***C1Stat*** не содержит установленных в “1” битов; 1 – регистр ***C1Stat*** содержит установленные в “1” биты

9.1.4 Регистр маски Mask

Значение, записанное в регистр маски ***Mask,*** включает работу соответствующих бит регистра ***Mode_stat***.

Таблица 20 – Регистр *Mask (Адрес 0x06)*

Номер бита	**15..7**	**6**	**5**	**4**	**3**	**2**	**1**	**0**
Доступ	U	R/W	U	R/W	R/W	R/W	R/W	R/W
Сброс	0	1	0	1	1	1	1	1
	-	MSK_PLL_not_RDY	-	MSK_SPI_err	MSK_ECC_err	MSK_Not_equal	MSK_nReady2	MSK_nReady1

Таблица 21 – Описание бит регистра *Mask (Адрес 0x06)*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15..5	-	-
6	MSK_PLL_not_RDY	Маска для бита **PLL_not_RDY** (неготовность ФАПЧ) 1 – бит **PLL_not_RDY** функционирует согласно таблице ; 0 – бит **PLL_not_RDY** устанавливается в состояние логического нуля
-	-	-

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
4	MSK_SPI_err	Маска для бита ***SPI_err*** (ошибка при передаче по SPI) 1 – бит ***SPI_err*** функционирует согласно таблице ; 0 – бит ***SPI_err*** устанавливается в состояние логического нуля
3	MSK_ECC_err	Маска для бита ***ECC_err*** (ошибка контроля четности) 1 – бит ***ECC_err*** функционирует согласно таблице ; 0 – бит ***ECC_err*** устанавливается в состояние логического нуля
2	MSK_Not_equal	Маска для бита ***Not_Equal*** (результаты преобразований не совпадают) 1 – бит ***Not_Equal*** функционирует согласно таблице ; 0 – бит ***Not_Equal*** устанавливается в состояние логического нуля
1	MSK_nReady2	Маска для бита ***MSK_nReady2*** (преобразователь 2 Готов) 1 – бит ***nReady2*** функционирует согласно таблице ; 0 – бит ***nReady2*** устанавливается в состояние логического нуля
0	MSK_nReady1	Маска для бита ***nReady1*** (преобразователь 2 Готов) 1 – бит ***nReady1*** функционирует согласно таблице ; 0 – бит ***nReady1*** устанавливается в состояние логического нуля

Таблица 22 – Регистр CMP_lh *(Адрес 0x0E*)

Номер бита	**15..4**	**3..0**
Доступ	R/W	U
Сброс	1	0
	CMP_lth[11:0]	-

Максимальное допустимое различие результатов преобразования каналов 1 и 2 для выставления флага ***Not_Equal*** в регистре ***Mode_stat***.

9.2 Регистры режимов работы преобразователей

9.2.1 Регистры C1Cntrl и C2Cntrl

Таблица 23 – Регистры C*1Cntrl (Адрес 0x18)* и C*2Cntrl (Адрес 0x58)*

Номер бита	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Доступ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	U	R/W	R/W	U	R/W	R/W	R/W	R/W	R/W
Сброс	1	1	1	0	0	0	1	0	0	0	0	0	0	1	0	0
	Ex_on	Ex_amp	Ex_recovery_en	Ex_source[1]*	Ex_source[0]	DC_carrier	DC_correction	-	Sensor_mode[1]	Sensor_mode[0]	-	LBW[4]	LBW[3]	LBW[2]	LBW[1]	LBW[0]

* – Запись в этот бит возможна только для регистра ***C2Cntrl***.

Таблица 24 – Описание бит регистров C*1Cntrl (Адрес 0x18)*, C*2Cntrl (Адрес 0x58)*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15	Ex_on	Включение блока генератора сигнала возбуждения датчика 1 – блок генератора включен; 0 – блок генератора отключен
14	Ex_amp	Амплитуда на выходе *EXO1*/*EXO2* 1 – 0.5*(U_{Vddd} - Gnd); 0 – 1.0*(U_{Vddd} - Gnd)
13	Ex_recovery_en	Включение блока восстановления сигнала опорной частоты 1 – блок восстановления сигнала опорной частоты включен; 0 – блок восстановления сигнала опорной частоты отключен Примечание – В режиме ***Sensor_mode[1:0]***=11 блок восстановления опорного сигнала для канала cos не отключается. При этом, для модуляции в модели датчика по каналу sin используется восстановленный сигнал, по каналу косинус – сигнал со входов *EXI1* (преобразователь 1), *EXI2* (преобразователь 2).

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
12..11	Ex_source[1:0]	Биты выбора источника сигнала Ex_ref для блока восстановления сигнала опорной частоты 3 – Ex_ref преобразователя 2 дублирует Ex_recovered от преобразователя 1 (невозможно установить для преобразователя 1); 2 – Ex_ref преобразователя 2 дублирует Ex_ref от преобразователя 1 (невозможно установить для преобразователя 1); 1 – с входа *EXI1* (преобразователь 1), с входа *EXI2* (преобразователь 2); Примечание – Если включен режим сельсин, то используется вход *EXI1* для обоих преобразователей. Если включен один из сдвоенных режимов, используется соответствующий вход. 0 – с генератора опорной частоты
10	DC_carrier	Входные сигналы без модуляции 1 – входные сигналы без модуляции; 0 – входные сигналы модулированы
9	DC_correction	Включение компенсации среднего уровня сигнала для АЦП. – компенсация включена; – компенсация отключена При подаче на вход немодулированных сигналов этот бит должен быть установлен в состояние логического «0»
8	-	-
7..6	Sensor_mode[1:0]	00 – режим СКВТ или сельсин. В модели датчика используется тригонометрическая функция (Рисунок 16). 01 – режим ЛРДТ с подключением по 5-ти проводной схеме. В модели датчика используется линейная функция. Модель датчика согласно рисунку . 10 – режим ЛРДТ с подключением по схеме с последовательным соединением обмоток. В модели датчика используется линейная функция. Модель датчика согласно рисунку . 11 – аналогично 10, но вход АЦП синуса игнорируется, вместо него используется внутренний сигнал, сгенерированный из Ex_ref
5	-	-
4..0	LBW[4:0]	Настройка полосы пропускания следящего контура (см. таблицу)

9.2.2 Регистры C1ResCntrl и C2ResCntrl

Таблица 25 – Регистры C*1ResCntrl (Адрес 0x1A)* и C*2ResCntrl (Адрес 0x5A)*

Номер бита	**15**	**14**	**13**	**12**	**11**	**10**	**9**	**8**	**7**	**6**	**5**	**4**	**3**	**2**	**1**	**0**
Доступ	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	U	R/W	R/W	R/W	R/W
Сброс	0	0	0	0	0	1	1	1	1	0	0	0	0	1	1	0
	Enc_en	ENC_presc[2]	ENC_presc[1]	ENC_presc[0]	Vel_resolution[3]	Vel_resolution[2]	Vel_resolution[1]	Vel_resolution[0]	Coord_hist	SPI_ext_en	Dir_out_en	-	Coord_resolution[3]	Coord_resolution[2]	Coord_resolution[1]	Coord_resolution[0]

Таблица 26 – Описание бит регистров C*1ResCntrl (Адрес 0x1A)*, C*2ResCntrl (Адрес 0x5A)*

№	**Функциональное имя бита**	**Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений**
15	Enc_en	Включение блока эмуляции квадратурного энкодера 1 – блок эмуляции квадратурного энкодера включен; 0 – блок эмуляции квадратурного энкодера отключен
14:12	Enc_presc[2:0]	Делитель частоты для сигналов энкодера. 000 – FINT/2 001 – FINT/3 010 – FINT/4 011 – FINT/5 100 – FINT/8 101 – FINT/16 110 – FINT/32 111 – FINT/64
11..8	Vel_resolution[3:0]	Устанавливает разрешение в регистре ***C1Vel*** (преобразователь 1), ***C2Vel*** (преобразователь 2). Значение из таблицы .
7	Coord_hist	Гистерезис значений координаты. 1 – гистерезис включен; 0 – гистерезис отключен
6	SPI_ext_en	Разрешает режим прямой параллельной передачи результата. 1 – режим включен; 0 – режим отключен. При ENC_en == 1 состояние данного бита не имеет значения.

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
5	Dir_out_en	Включает выход Dir1/Dir2 микросхемы. 1 – Выход Dir включен; 0 – Выход Dir не подключен. Выход Dir служит для выдачи направления вращения датчика. 0 – соответствует положительной скорости движения датчика (положительное приращение координаты). 1 – соответствует отрицательной скорости движения датчика (отрицательное приращение координаты).
4	-	-
3..0	Coord_resolution[3:0]	Устанавливает разрешение в регистре ***C1Coord*** (преобразователь 1), ***C2Coord*** (преобразователь 2). Значение может быть вычислено по формуле: *Количество бит* = ***18 shl Corod_resolution[3:0]*** или из таблицы .

9.2.3 Регистры C1EXInc, C2EXInc

Таблица 27 – Регистры C1EXInc *(Адрес 0x1E)*, C2EXInc *(Адрес 0x5E)*

Номер бита	15..0
Доступ	R/W
Сброс	11500
	EXInc [15:0]

EXInc[15:0] задает приращение фазы синусоидального сигнала на каждом такте ЦАП (f_{clk}). Значение рассчитывается по формуле (10) или (11). Значение по умолчанию соответствует частоте ~12 кГц.

9.3 Регистры результатов преобразования

Таблица 28 – Регистры C*1Coord (Адрес 0x10)* и C*2Coord (Адрес 0x50)*

Номер бита	15..0
Доступ	R/O
Значение после сброса	0
	Coordinate[15:0]

Coordinate – координата вычисленная в преобразователе. Разрядность зависит от настроек в регистрах ***C1ResCntrl*** и ***C2ResCntrl***.

Таблица 29 – Регистры C*1Vel (Адрес 0x12)* и C*2Vel (Адрес 0x52)*

Номер бита	15..0
Доступ	R/O
Значение после сброса	0
	Velocity[15:0]

Velocity – скорость вычисленная в преобразователе. Разрядность зависит от настроек в регистрах ***C1ResCntrl*** и ***C2ResCntrl***.

9.4 Регистры флагов состояния

9.4.1 Регистры C1Stat и C2Stat

Таблица 30 – Регистры C*1Stat (Адрес 0x14)* и C*2Stat (Адрес 0x54)*

Номер бита	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Доступ	RO	RO	RO	U	U	U	RO	RO	RO	RO	RO	RO	RO	RO	RO	RO
Сброс	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	NLock	quadrant[1]	quadrant[0]	-	-	-	EX_PH_OUTRANGE	VEL_OVF	C_LOOP_OVF	UIN_HIGH	UIN_LOW	CORR_OVF	ADC_OVF	CLIP_COS	CLIP_SIN	HW_NotRDY

Таблица 31 – Описание бит регистров C*1Stat (Адрес 0x14)* и C*2Stat (Адрес 0x54)*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15	NLock	Контур в неустановившемся режиме. 1 – ошибка в следящем контуре больше чем значение в регистре ***C1Lock_th*** (преобразователь 1), ***C2Lock_th*** (преобразователь 2). 0 – ошибка в следящем контуре меньше чем значение в регистре ***C1Lock_th*** (преобразователь 1), ***C2Lock_th*** (преобразователь 2).
14..13	quadrant[1:0]	Квадрант. Старшие два бита результата (без учета сдвига в блоке обработки результатов). При записи в Coord_resolution 1 или 0 позволяет получить старший бит или биты результата. Биты не влияют на состояние сигнала Ready.
12..10	-	-
9	EX_PH_OUTRANGE	Большой сдвиг фазы. 1 – сдвиг фазы между опорным и восстановленным сигналом больше ± 40 °, что может приводить к избыточному шуму на выходе микросхемы. 0 – сдвиг фазы между опорным и восстановленным сигналом меньше ± 40 °

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
8	VEL_OVF	Переполнение в схеме выборки и хранения скорости. 1 – определенная скорость вращения датчика больше диапазона 16 бит. Значение в регистре ***C1Vel*** (преобразователь 1), ***C2Vel*** (преобразователь 2) некорректно. Неправильная конфигурация **Vel_resolution[3:0]** 0 – Значение в регистре ***C1Vel*** (преобразователь 1), ***C2Vel*** (преобразователь 2) корректно.
7	C_LOOP_OVF	Переполнение в следящем контуре. 1 – ошибка в следящем контуре. Возможна некорректная работа микросхемы. В режимах Sensor_mode!=0 установка данного бита может быть вариантом нормальной работы преобразователя указывающим на то что координата датчика достигла максимального/минимального значения. 0 – нет ошибки в следящем контуре.
6	UIN_HIGH	Амплитуда сигналов слишком велика. 1 – большая амплитуда сигналов на входе следящего контура. Определяется сравнением с порогом заданном в регистре ***C1Amp_hth*** (преобразователь 1), ***C2Amp_hth*** (преобразователь 2). 0 – амплитуда сигналов на входе следящего контура меньше заданного порога.
5	UIN_LOW	Амплитуда сигналов слишком мала. 1 – малая амплитуда сигналов на входе следящего контура. Определяется сравнением с порогом заданном в регистре ***C1Amp_lth*** (преобразователь 1), ***C2Amp_lth*** (преобразователь 2). 0 – амплитуда сигналов на входе следящего контура больше заданного порога.
4	CORR_OVF	Переполнение после коррекции амплитуды сигналов. 1 – слишком большой сигнал после коррекции усиления. Ошибка вызвана слишком большими коэффициентами ***C1KampS***, ***C1KampC*** или ***C2KampS***, ***C2KampC***. Флаг сбрасывается если в течение 2.5мс не было переполнений. 0 – переполнение после коррекции усиления отсутствует.

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
3	ADC_OVF	Переполнение из-за большой постоянной составляющей сигналов на входе АЦП. 1 – постоянная составляющая сигнала(ов) вне диапазона. Флаг сбрасывается если в течение 18с не было выхода за диапазон. 0 – переполнение из-за большой постоянной составляющей отсутствует.
2	CLIP_COS	Переполнение АЦП по каналу cos. 1 – амплитуда сигнала в канале cos выходит за диапазон АЦП. Флаг сбрасывается если в течение 2.5мс не было выхода за диапазон. 0 – амплитуда сигнала в канале cos не выходит за диапазон АЦП.
1	CLIP_SIN	Переполнение АЦП по каналу sin. 1 – амплитуда сигнала в канале sin выходит за диапазон АЦП. Флаг сбрасывается если в течение 2.5мс не было выхода за диапазон. 0 – амплитуда сигнала в канале cos не выходит за диапазон АЦП.
0	HW_NotRDY	Коррекция АЦП не произведена. 1 – устанавливается после сброса. 0 – коррекция АЦП пройдена. Бит устанавливается 0 после первого расчета корректирующих коэффициентов АЦП (происходит за время ~18 с). При установке бита ***DC_carrier*** в регистре ***C1Cntrl***, ***C2Cntrl*** этот бит устанавливается в 0.

9.4.2 Регистр маски для регистров C1Stat и C2Stat

Таблица 32 – Регистры C*1Mask (Адрес 0x16)* и C*2Mask (Адрес 0x56)*

Номер бита	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Доступ	R/W	R/W	R/W	U	U	U	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Сброс	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0
	MSK_NLock	MSK_quadrant[1]	MSK_quadrant[0]	-	-	-	MSK_EX_PH_HIGH	MSK_Vel_OVF	MSK_C_LOOP_OVF	MSK_UIN_HIGH	MSK_UIN_LOW	MSK_CORR_OVF	MSK_ADC_OVF	MSK_CLIP_COS	MSK_CLIP_SIN	MSK_HW_NotRDY

Таблица 33 – Описание бит регистров С*1Mask (Адрес 0x16)* и С*2Mask (Адрес 0x56)*

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
15	MSK_NLock	Маска для бита ***NLock*** (контур в неустановившемся режиме). 1 – бит ***NLock*** функционирует согласно таблице . 0 – бит ***NLock*** устанавливается в состояние логического нуля.
14..13	MSK_quadrant	Маска для бита ***quadrant*** (квадрант). 1 – биты ***quadrant[1:0]*** функционируют согласно таблице . 0 – биты ***quadrant[1:0]*** устанавливается в состояние логического нуля.
12..10	-	-
9	MSK_EX_PH_HIGH	Маска для бита ***EX_PH_HIGH*** (большой сдвиг фазы). 1 – бит ***EX_PH_HIGH*** функционирует согласно таблице . 0 – бит ***EX_PH_HIGH*** устанавливается в состояние логического нуля.
8	MSK_Vel_OVF	Маска для бита ***Vel_OVF*** (переполнение в схеме выборки и хранения). 1 – бит ***Vel_OVF*** функционирует согласно таблице . 0 – бит ***Vel_OVF*** устанавливается в состояние логического нуля.
7	MSK_C_LOOP_OVF	Маска для бита ***C_LOOP_OVF*** (переполнение в следящем контуре). 1 – бит ***C_LOOP_OV***F функционирует согласно таблице . 0 – бит ***C_LOOP_OVF*** устанавливается в состояние логического нуля.
6	MSK_UIN_HIGH	Маска для бита ***UIN_HIGH*** (амплитуда сигналов слишком велика). 1 – бит ***UIN_HIGH*** функционирует согласно таблице . 0 – бит ***UIN_HIGH*** устанавливается в состояние логического нуля.
5	MSK_UIN_LOW	Маска для бита ***UIN_LOW*** (амплитуда сигналов слишком мала) 1 – бит ***UIN_LOW*** функционирует согласно таблице . 0 – бит ***UIN_LOW*** устанавливается в состояние логического нуля.
4	MSK_CORR_OVF	Переполнение после коррекции амплитуды сигналов. Маска для бита ***CORR_OVF*** (переполнение после коррекции амплитуды сигналов). 1 – бит ***CORR_OVF*** функционирует согласно таблице . 0 – бит ***CORR_OVF*** устанавливается в состояние логического нуля.

№	Функциональное имя бита	Расшифровка функционального имени бита, краткое описание назначения и принимаемых значений
3	MSK_ADC_OVF	Маска для бита ***ADC_OVF*** (переполнение из-за большой постоянной составляющей сигналов на входе АЦП). 1 – бит ***ADC_OVF*** функционирует согласно таблице . 0 – бит ***ADC_OVF*** устанавливается в состояние логического нуля.
2	MSK_CLIP_COS	Маска для бита ***CLIP_COS*** (переполнение АЦП по каналу cos). 1 – бит ***CLIP_COS*** функционирует согласно таблице . 0 – бит ***CLIP_COS*** устанавливается в состояние логического нуля.
1	MSK_CLIP_SIN	Маска для бита ***CLIP_SIN*** (переполнение АЦП по каналу sin). 1 – бит ***CLIP_SIN*** функционирует согласно таблице . 0 – бит ***CLIP_SIN*** устанавливается в состояние логического нуля.
0	MSK_HW_NotRDY	Маска для бита ***HW_NotRDY*** (коррекция АЦП не произведена). 1 – бит ***HW_NotRDY*** функционирует согласно таблице . 0 – бит ***HW_NotRDY*** устанавливается в состояние логического нуля.

9.5 Регистры юстировки

Таблица 34 – Регистры *C1KampS (Адрес 0x20)* и *C2KampS (Адрес 0x60)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	32768
	KampS [15:0]

KampS [15:0] – коэффициент усиления по каналу АЦП *IOSA1* (преобразователь 1), *IOSA2* (преобразователь 2). Беззнаковое значение, всегда положительное. Амплитуда сигналов на этих входах микросхемы умножается на значение из данного регистра и делится на 32768. Значение по умолчанию соответствует амплитуде сигнала на входе равному входному диапазону АЦП (0 ÷ 2,5 В) для режима СКВТ. При изменении значений в данном регистре необходимо следить за флагами переполнения, а также за срабатыванием компараторов порогов.

Таблица 35 – Регистры *C1KampC (Адрес 0x22)* и *C2KampC (Адрес 0x62)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	32768
	KampC [15:0]

KampC [15:0] – коэффициент усиления по каналу АЦП *IOCA1* (преобразователь 1), *IOCA2* (преобразователь 2). Беззнаковое значение, всегда положительное. Амплитуда сигналов на этих входах микросхемы умножается на

значение из данного регистра и делится на 32768. Значение по умолчанию соответствует амплитуде сигнала на входе равному входному диапазону АЦП (0 ÷ 2,5 В) для режима СКВТ. При изменении значений в данном регистре необходимо следить за флагами переполнения, а также срабатыванием компараторов порогов. В режиме ***Sensor_mode***==1 максимальное значение 32768.

Таблица 36 – Регистры *C1KbiasS (Адрес 0x24)* и *C2KbiasS (Адрес 0x64)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	0
	KbiasS [15:0]

KbiasS [15:0] – смещение нуля по каналу АЦП *IOSA1* (преобразователь 1), *IOSA2* (преобразователь 2). Знаковое значение в дополнительном коде. Максимум +32767, минимум -32767.

Таблица 37 – Регистры *C1KbiasC (Адрес 0x26)* и *C2KbiasC (Адрес 0x66)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	0
	KbiasC [15:0]

KbiasC [15:0] – смещение нуля по каналу АЦП *IOCA1* (преобразователь 1), *IOCA2* (преобразователь 2). Знаковое значение в дополнительном коде. Максимум +32767, минимум -32767.

Таблица 38 – Регистры C1φbias *(Адрес 0x28) и C2*φbias *(Адрес 0x68)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	0
	φbias [15:0]

φbias[15:0] – коррекция неортогональности обмоток СКВТ. Смещение фазы обмотки sin. Знаковое значение в дополнительном коде.

Таблица 39 – Регистры C1Zero*(Адрес 0x1C) и C2*Zero*(Адрес 0x5C)*

Номер бита	**15..0**
Доступ	R/W
Значение после сброса	0
	Zero_shift [15:0]

Zero_shift [15:0] – коррекция вычисленной координаты. Значение Zero_shift прибавляется к вычисленной преобразователем координате. При коррекции угол представлен 16-битным значением, вне зависимости от настроек, заданных в ***C1ResCntrl*** или ***C2ResCntrl.***

Zero_shift [15:0]=1 соответствует коррекции на $+\frac{360°}{65536}$, Zero_shift [15:0]=32768 соответствует коррекции на $+\frac{360°\cdot 32768}{65536}$, Zero_shift [15:0]=65535 соответствует

коррекции на $+\frac{360°\cdot 65535}{65536}$. Также возможна запись в этот регистр знакового значения в дополнительном коде.

Таблица 40 – Регистры C1ExPhShft *(Адрес 0x2C)* и C2 ExPhShft *(Адрес 0x6C)*

Номер бита	**15..8**	**7..0**
Доступ	R/W	U
Значение после сброса	0	0
	ExPhShft[7:0]	-

ExPhShft[7:0] – задает сдвиг по фазе сигнала с *EXO1* (преобразователь 1), *EXO2* (преобразователь 2) на плате до входов *IOSA1*, *IOCA1* (преобразователь 1), *IOSA2*, *IOCA2* (преобразователь 2). Используется для определения квадранта положения СКВТ. Знаковое значение в дополнительном коде.

Таблица 41 – Регистры C1InDelay *(Адрес 0x2A) и* C2InDelay *(Адрес 0x6A)*

Номер бита	**15..4**	**3..0**
Доступ	U	R/W
Значение после сброса	0	0
	-	InDelay [3:0]

InDelay [3:0] – компенсация задержки входного тракта микросхемы и фильтров на плате. Задается в тактах частоты f_{clk}. Беззнаковое положительное значение.

Примечание – При выборе достаточно широкой полосы пропускания контура выбор InDelay начинает влиять на форму переходной характеристики, делая выход преобразователя более шумным. В то же время погрешность, вносимая задержкой сигнала в этих режимах, мала по сравнению с шумами микросхемы. Если полоса пропускания контура настроена на 1 кГц (LBW) и более, рекомендуется установить InDelay = 0.

9.6 Регистры порогов

Таблица 42 – Регистры C1Amp_lth *(Адрес 0x40)*, C2Amp_lth *(Адрес 0x80)*

Номер бита	**15..4**	**3..0**
Доступ	R/W	U
Значение после сброса	384	0
	Amp_lth[11:0]	-

Порог компаратора для вычисления флага ***UIN_LOW*** в регистре ***C1Stat*** (преобразователь 1), ***C2Stat*** (преобразователь 2). Amp_lth безразмерная относительная величина. Рекомендуется подобрать значение этой величины такой, чтобы при нормальной работе преобразователя не возникало срабатывание компаратора.

Таблица 43 – Регистры C1Amp_hth *(Адрес 0x42)*, C2Amp_hth *(Адрес 0x82)*

Номер бита	**15..4**	**3..0**
Доступ	R/W	U
Значение после сброса	512	0
	Amp_hth[11:0]	-

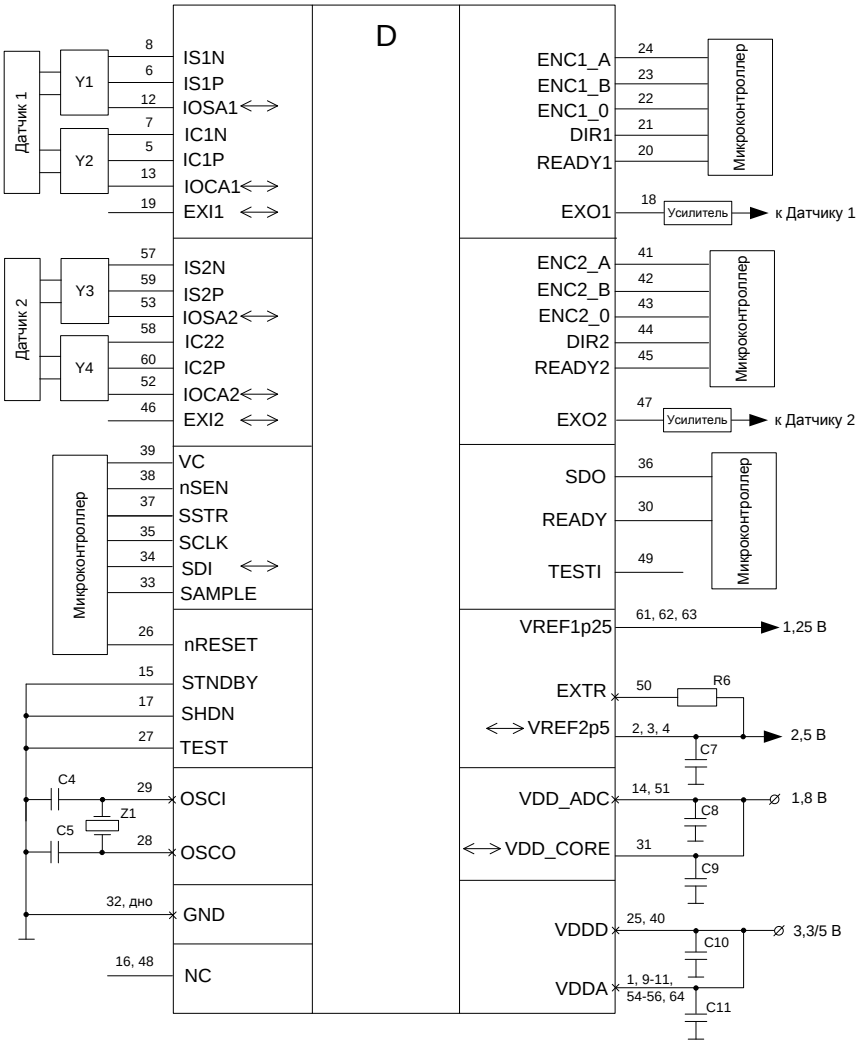
Порог компаратора для вычисления флага ***UIN_High*** в регистре ***C1Stat*** (преобразователь 1), ***C2Stat*** (преобразователь 2). Amp_hth безразмерная относительная величина. Рекомендуется подобрать значение этой величины такой, чтобы при нормальной работе преобразователя не возникало срабатывание компаратора.

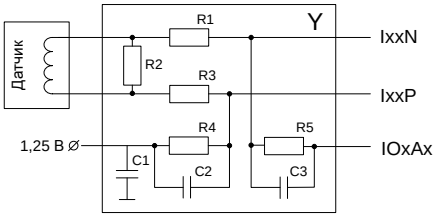
Таблица 44 – Регистры C1Lock_th *(Адрес 0x4E)*, C2Lock_th *(Адрес 0x8E)*

Номер бита	**15..4**	**3..0**
Доступ	R/W	U
Значение после сброса	112	0
	Lock_th[11:0]	-

Порог компаратора для вычисления флага ***NLock*** в регистре ***C1Stat*** (преобразователь 1), ***C2Stat*** (преобразователь 2). Lock_th безразмерная относительная величина. Рекомендуется подобрать значение этой величины такой, чтобы при нормальной работе преобразователя не возникало срабатывание компаратора.

10 Типовая схема включения микросхемы





D – включаемая микросхема 1310НМ025;

C1 – C11 – конденсаторы емкостью: C1 = 0,012 мк Ф;
C2, C3 – значение выбирается в зависимости от параметров подключаемого датчика;
C4, C5 = 10 пФ;
C6 – не устанавливается;
C7 = 0,047 мкФ;
C8 = C9 = C10 = C11 = 0,1 мкФ;

R1 – R6 – резистор сопротивлением: R1 – R3 – значение выбирается в зависимости от параметров подключаемого датчика;
R4, R5 = 10 кОм;
R6 = 140 кОм;

Z1 – кварцевый резонатор.

Рисунок 39 – Типовая схема включения микросхемы с использованием внутреннего ИОН

11 Предельно-допустимые характеристики микросхемы

Таблица 45 – Предельно-допустимые режимы эксплуатации и предельные электрические режимы микросхем

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра			
		Предельно-допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Параметры выводов питания и опорного напряжения и тока					
Напряжение питания, В, - на выводе VDDD; - на выводе VDDA	U_{CC}**	3,0	5,5	– 0,3	6,0
Напряжение питания цифровой части микросхемы, В, на выводах VDD_ADC, VDDO при SHDN = 1	U_{CCD}	1,62	1,98	– 0,3	2,5
Входное опорное напряжение АЦП, В, на выводах VREF2p5 при выключенном внутреннем ИОН	U_{REF}	2,45	2,55	0	U_{CC} ***
Параметры цифровых выводов					
Входное напряжение высокого уровня, В	U_{IH}	2,0	U_{CC} ****	–	U_{CC} ****+ 0,3
Входное напряжение низкого уровня, В	U_{IL}	0	0,8	– 0,3	–
Выходной ток высокого уровня, мА	I_{OH}	– 4	–	– 10	–
Выходной ток низкого уровня, мА	I_{OL}	–	4	–	10
Длительность сигнала высокого и низкого уровня, нс, на выводах SCLK, SAMPLE, EXI1, EXI2	t_W	16	–	–	–
Длительность сигнала низкого уровня системного сброса, нс, на выводе nRESET	t_{WL_nRST}	100	–	–	–
Частота следования импульсов тактовых сигналов, МГц, – цифровой части микросхемы;	f_{C_D}	–	60	–	–
– на входе ФАПЧ, при тактировании микросхемы от встроенной ФАПЧ	f_{C_PLL}	2	16	–	–
Частота следования импульсов тактовых сигналов, МГц, на входе OSCI – в режиме использования внешнего генератора;	f_{C_G}	2	60	–	–
– в режиме генератора с внешним кварцевым резонатором	f_{C_Q}	2	30	–	–
Емкость нагрузки, пФ, на выводе OSCO	C_L	–	30	–	–

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра			
		Предельно-допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Параметры аналоговых выводов					
Напряжение входного сигнала буферного усилителя, В,	U_{IOA}	0	U_{REF}	–	–
Входное синфазное напряжение, В, на входах буферного усилителя	U_{ICM}	$0,5 \times U_{REF} - 0,1$	$0,5 \times U_{REF} + 0,1$	–	–
Частота сигнала, кГц, на входах буферного усилителя	f_{IN}	–	30	–	–
Емкость нагрузки, пФ, на выходе генератора опорной частоты	C_{EX}	–	10	–	–

** Напряжение питания на выводах VDDA и VDDD может отличаться.
*** Напряжение питания на выводах VDDA.
**** Напряжение питания на выводах VDDD.

Примечание – Не допускается одновременное задание более одного предельного режима

12 Электрические параметры микросхемы

Таблица 46 – Электрические параметры микросхемы

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Параметры источника опорного напряжения и тока				
Выходное напряжение ИОН для формирования опорного напряжения АЦП, В, внутренний ИОН включен	$U_{VREF2p5}$	2,375	2,625	25, 125, –60
Выходное напряжение ИОН схемы смещения постоянной составляющей входных сигналов, В, внутренний ИОН включен	$U_{VREF1p25}$	1,068	1,443	
Параметры потребления тока по выводам питания				
Статический ток потребления в режиме покоя, мА, - при SHDN = «0», STNDBY = «0»	I_{CCS}	–	15	25, 125, –60
- при SHDN = «0», STNDBY = «1»		–	12	
Динамический ток потребления, мА, - при SHDN = «0»	I_{OCC}	–	90	
Динамический ток потребления, мА, на выводах VDD_ADC и VDDO при SHDN = «1»	I_{OCC1p8}	–	30	
Входной ток, мА, на выводах VREF2p5, в режиме подключения внешнего источника опорного напряжения, внутренний ИОН выключен	$I_{VREF2p5}$	–	5	
Параметры цифровых выводов				
Выходное напряжение высокого уровня, В	U_{OH}	2,4	U_{CC}**	25, 125, –60
Выходное напряжение низкого уровня, В,	U_{OL}	0	0,4	
Ток утечки высокого уровня на входе, мкА, на выводах nRESET, EXI1, EXI2, SAMPLE, SCLK, SSTR, SDI, nSEN, VC, STNDBY	I_{ILH}	–10	10	
Ток утечки низкого уровня на входе, мкА, на выводах TEST, EXI1, EXI2, SAMPLE, SCLK, SDI, nSEN, VC, SHDN, STNDBY	I_{ILL}	–10	10	
Входной ток высокого уровня, мкА, на выводах, SHDN, TEST	I_{IH_PD}	30	200	
Входной ток низкого уровня, мкА, на выводах nRESET, SSTR	I_{IL_PU}	– 200	– 30	
Время задержки включения, выключения на выводе SDO по спаду сигнала SCLK, нс	t_{PLH}, t_{PHL}	–	41	

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Параметры аналоговых выводов				
Выходное синфазное напряжение, В, на выходах EXO1, EXO2	U_{OCM}	$0{,}5U_{CC}$** – 0,3	$0{,}5U_{CC}$** + 0,3	25, 125, – 60
Размах выходного сигнала, В, (генератора сигнала возбуждения датчика) на выходах EXO1, EXO2	U_{OA}*	$0{,}4U_{CC}$ **	U_{CC} **	
Частота выходного сигнала, кГц, (сигнала опорной частоты) основная гармоника, минимальная	f_O	–	0,02	
максимальная		30	–	
Входное сопротивление между дифференциальными входами усилителя, кОм	R_I	500	–	
Параметры преобразователя сигналов СКВТ и Сельсин в код угла				
Полная погрешность определения угла, минута, при преобразовании сигналов датчика типа СКВТ, - при U_{CCA} < 4,5 В, 0,4 В ≤ U_{IOA} ≤ 1,4 + 0,4(U_{CC} ***– 3)	E_{ares_3V}	– (10 + 1 EMP)	10 + 1 EMP	25, 125, – 60
- при U_{CCA} ≥ 4,5 В 0,2 В ≤ U_{IOA} ≤ U_{REF} – 0,5	E_{ares_5V}	– (3,5 + 1 EMP)	3,5 + 1 EMP	

** Напряжение питания на выводах VDDD.
*** Напряжение питания на выводах VDDA.

Примечание – Режимы измерения параметров приведены в разделе 3 технических условий АЕНВ.431320.302ТУ

Микросхемы должны быть устойчивы к воздействию статического электричества с потенциалом не менее 1 000 В.

13 Типовые зависимости

Раздел находится в разработке.

14 Габаритный чертеж микросхемы

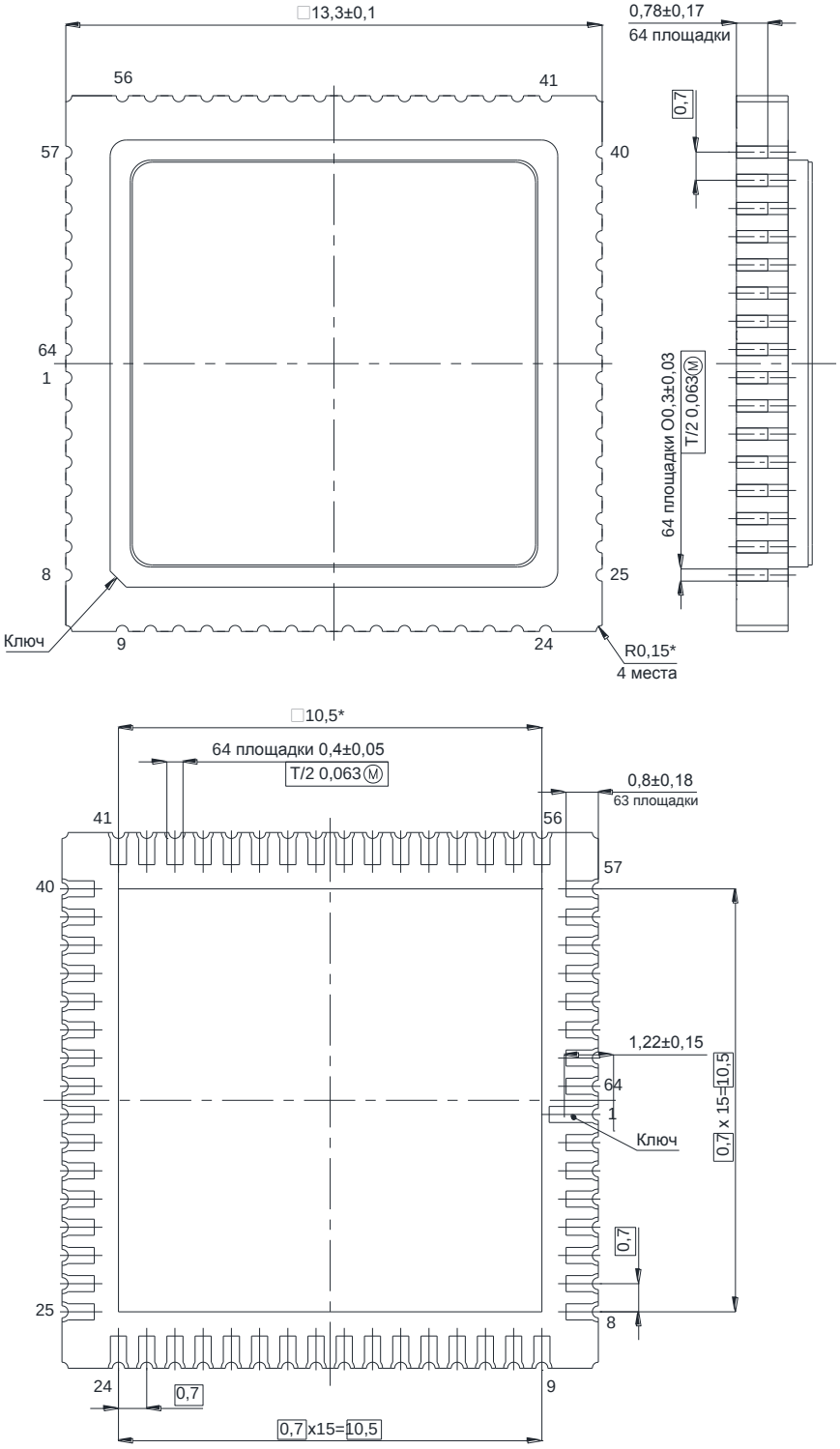


Рисунок 40 – Микросхема в корпусе МК 5153.64-1

15 Информация для заказа

Обозначение микросхемы	Маркировка	Тип корпуса	Температурный диапазон
1310НМ025	1310НМ025	МК 5153.64-1	минус 60 – 125 °С
К1310НМ025	К1310НМ025	МК 5153.64-1	минус 60 – 125 °С
К1310НМ025К	К1310НМ025●	МК 5153.64-1	0 – 70°С

16 Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	30.11.2016	1.0.0	Введена впервые	Все
2	22.08.2017	1.1.0	Внесены уточнения и дополнения разработчика. Таблицы электрических параметров приведены в соответствие с ТУ Обновлены перекрестные ссылки	5, 9. 14 – 16, 22 – 24, 37 – 39 62 – 65 47, 48, 56, 57
3	24.05 2018	2.0.0	Исправлен рисунок 28	33