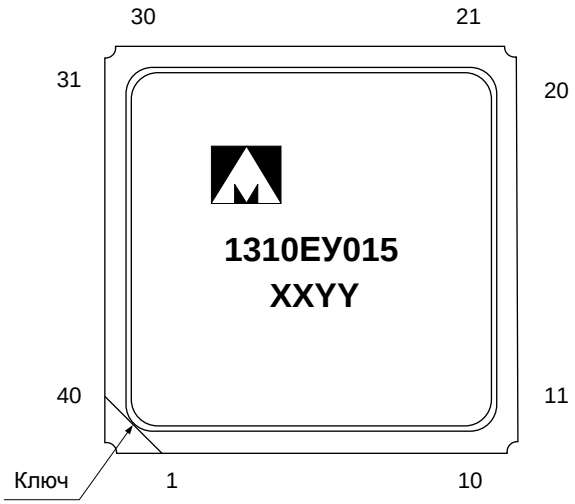
Микросхема импульсного синхронного ШИМ контроллера 1310ЕУ015, К1310ЕУ015, К1310ЕУ015К, 1310ЕУ01Н4, К1310ЕУ01Н4



ГГ – год выпуска
НН – неделя выпуска

Основные характеристики микросхемы:

- Широкий диапазон входных напряжений от 4,5 до 27 В;
- Режим внешней синхронизации;
- Выбор источника тактирования;
- Программируемый режим плавного хода;
- Повышенная эффективность в при низкой нагрузке;
- Ограничение тока;
- Возможность программирования выходного напряжения от 0,75 до 3,3 В;
- Монитор тока;
- Тепловой shutdown;
- Рабочий диапазон температур:

Обозначение	Диапазон
1310ЕУ015	минус 60 – 125 °С
К1310ЕУ015	минус 60 – 125 °С
К1310ЕУ015К	0 – 70 °С

Тип корпуса:

- 40-выводой металлокерамический корпус МК 5164.40-1;
- микросхемы 1310ЕУ01Н4, К1310ЕУ01Н4 поставляются в бескорпусном исполнении.

Общее описание и область применения микросхемы

Микросхемы интегральные 1310ЕУ015 представляют собой импульсные синхронные ШИМ контроллеры (далее – микросхемы) и предназначены для использования в качестве базовых элементов для построения импульсных неизолированных и изолированных преобразователей вторичного электропитания типа DC-DC.

1 Структурная блок-схема микросхем

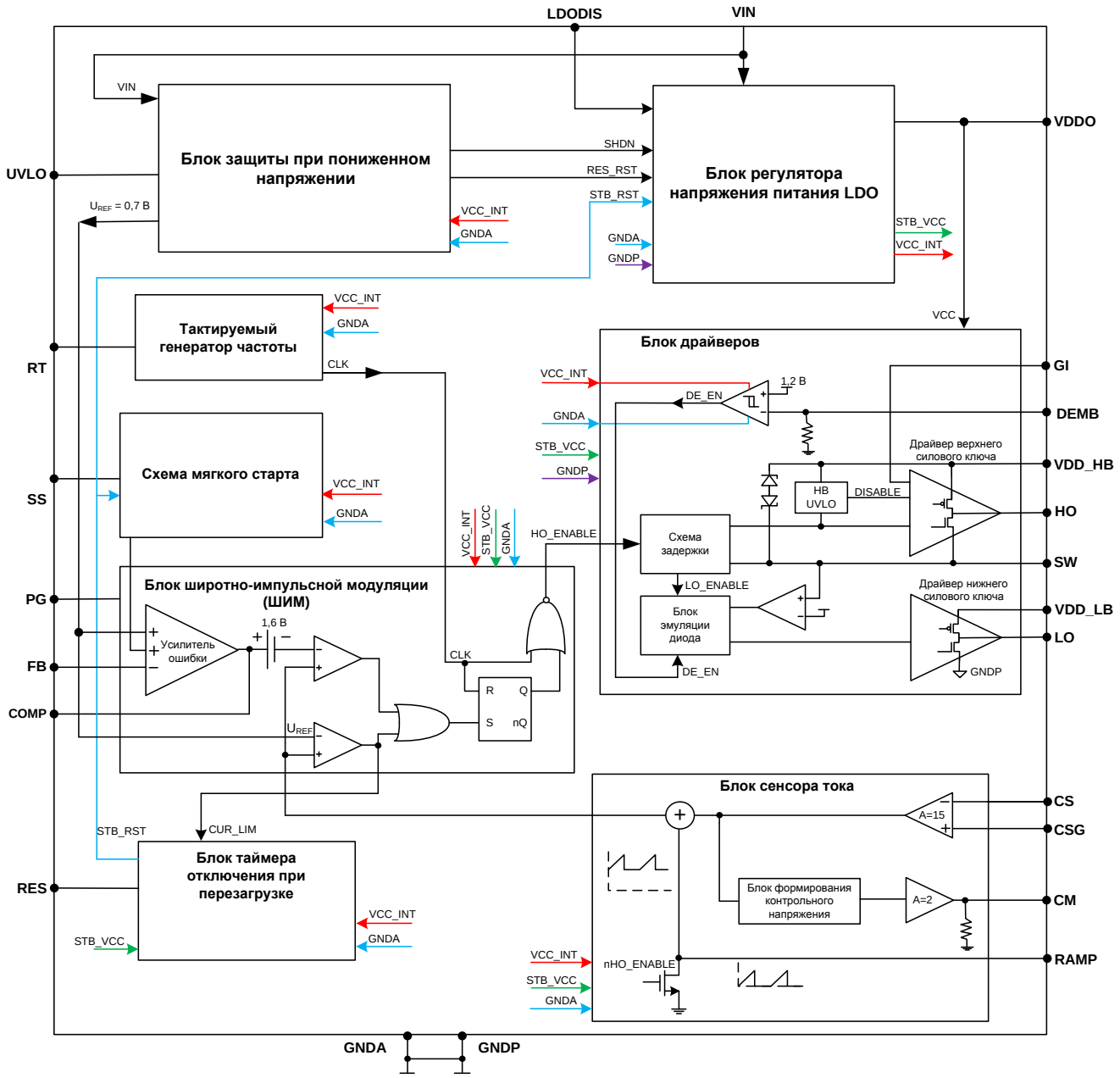


Рисунок 1 – Структурная блок-схема микросхем

2 Условное графическое обозначение

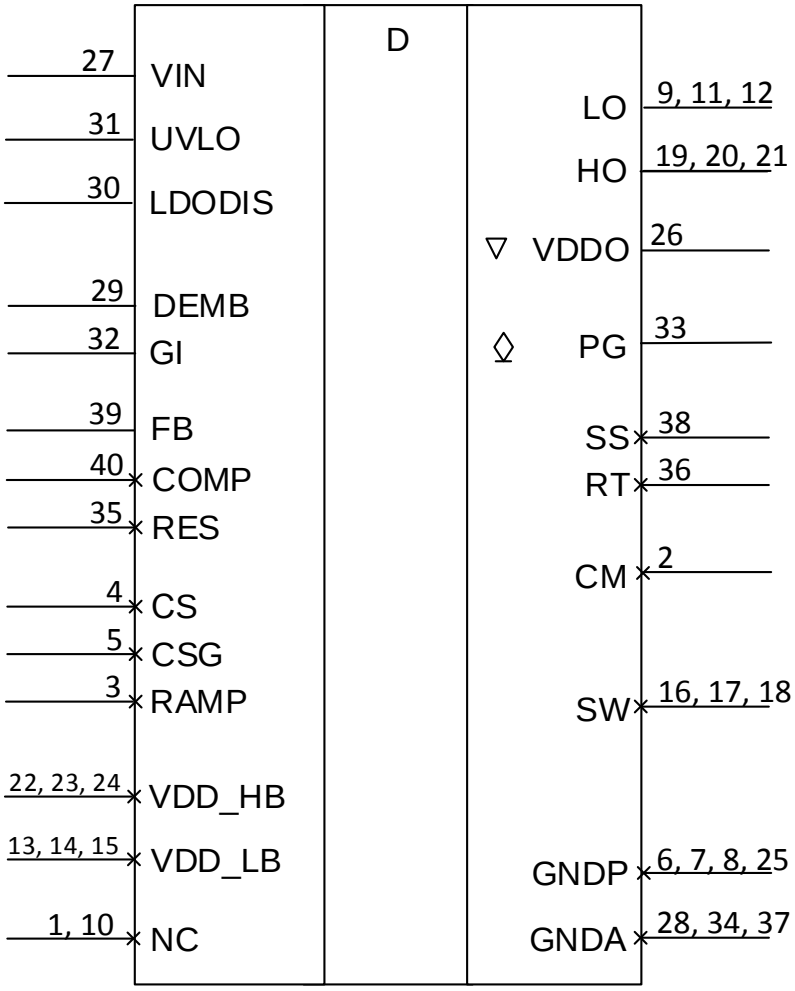


Рисунок 2 – Условное графическое обозначение микросхем

3 Описание выводов

Таблица 1 – Описание выводов

Номер вывода	Номер КП кристалла	Обозна-чение вывода	Тип вывода	Функциональное назначение
1	–	NC	–	Не используется
2	1	CM	–	Вывод монитора тока
3	2	RAMP	–	Вывод для подключения резистора и конденсатора, формирующих напряжение пропорциональное току, протекающему через верхний силовой ключ
4	3	CS	–	Вывод для подключения резистора сенсора тока
5	4	CSG	–	Вывод для подключения резистора сенсора тока
–	5	RTR4	–	Пережигаемая перемычка
–	6	RTR5	–	
–	7	RTR6	–	
–	8	RTR7	–	
6	9	GNDP	GND	«Общий» силовой части
7	10	GNDP	GND	«Общий» силовой части
8	11	GNDP	GND	«Общий» силовой части
9	12	LO	O	Выход драйвера управления нижнего внешнего силового ключа
10	–	NC	–	Не используется
11	13	LO	O	Выход драйвера управления нижнего внешнего силового ключа
12	14	LO	O	Выход драйвера управления нижнего внешнего силового ключа
13	15	VDD_LB	PWR	«Питание» драйвера управления нижнего внешнего силового ключа
14	16	VDD_LB	PWR	«Питание» драйвера управления нижнего внешнего силового ключа
15	17	VDD_LB	PWR	«Питание» драйвера управления нижнего внешнего силового ключа
–	18	RTR8	–	Пережигаемая перемычка
–	19	RTR9	–	
16	20	SW	–	Вывод подключения индуктивности
17	21	SW	–	Вывод подключения индуктивности
18	22	SW	–	Вывод подключения индуктивности
19	23	HO	O	Выход драйвера управления верхнего внешнего силового ключа
20	24	HO	O	Выход драйвера управления верхнего внешнего силового ключа
21	25	HO	O	Выход драйвера управления верхнего внешнего силового ключа
22	26	VDD_HB	PWR	«Питание» драйвера управления верхнего внешнего силового ключа
23	27	VDD_HB	PWR	«Питание» драйвера управления верхнего внешнего силового ключа
24	28	VDD_HB	PWR	«Питание» драйвера управления верхнего внешнего силового ключа

Номер вывода	Номер КП кристалла	Обозна-чение вывода	Тип вывода	Функциональное назначение
25	29	GNDP	GND	«Общий» силовой части
–	30	RTR0	–	Пережигаемая перемычка
–	31	RTR1	–	
26	32	VDDO	O	Выход внутреннего регулятора напряжения, при LDODIS = «0»
			PWR	Питание LDO регулятора, при LDODIS = «1»
27	33	VIN	I	Входное напряжение
28	34	GNDA	GND	«Общий» аналоговой части
29	35	DEMB	I	Вход включения режима эмуляции диода
30	36	LDODIS	I	Вход выключения внутреннего регулятора напряжения
31	37	UVLO	I	Вход блокировки при пониженном входном напряжении
32	38	GI	I	Вход управления выходными драйверами при использовании схемы включения с гальванической развязкой
33	39	PG	O	Выход сигнала индикации power good
–	40	VREF	O	Выход опорного напряжения
34	41	GNDA	GND	«Общий» аналоговой части
35	42	RES	–	Вывод подключения конденсатора для настройки перезагрузки микросхемы при срабатывании ограничения тока
36	43	RT	–	Вывод подключения резистора, задающего частоту переключения
37	44	GNDA	GND	«Общий» аналоговой части
–	45	RTR2	–	Пережигаемая перемычка
–	46	RTR3	–	
38	47	SS	–	Вывод подключения конденсатора настройки плавного старта
39	48	FB	I	Вход обратной связи
40	49	COMP	–	Вывод подключения компонентов компенсации петли

Примечание – Обозначение типа вывода:

I – вход,
O – выход,
PWR – «Питание»;
GND – «Общий»

4 Указания по применению и эксплуатации

При ремонте аппаратуры и измерении параметров замену микросхем необходимо проводить только при отключенных источниках питания.

Типовая схема включения микросхем приведена на рисунке 4.

Порядок подачи и снятия напряжения питания и входных сигналов на микросхемы:

- подача (включение микросхем) – «Общий», входное напряжение U_I, входные сигналы или одновременно;
- снятие (выключение микросхем) – в обратном порядке или одновременно.

5 Описание функционирования микросхемы

Микросхема представляет собой ШИМ регулятор и предназначена для построения на ее базе понижающих DC-DC преобразователей с высоким КПД в широком диапазоне входных напряжений и предназначен для управления верхним и нижним n-МОС силовыми ключами. Регулирование обеспечивается за счет контроля пикового тока через внешнюю индуктивность, что позволяет обеспечить поцикличное ограничение по току, а также упрощает компенсацию в петле обратной связи. Также это позволяет уменьшить чувствительность ШИМ к шумам, что позволяет использовать ШИМ с малой скважностью при высоком входном напряжении.

Микросхема содержит следующие функциональные блоки:

- *Источник опорного напряжения 0,7 В* со встроенным тепловым shutdown, срабатывающим при температурах кристалла выше 165˚С. Опорное напряжение определяет минимально возможное выходное напряжение, которое можно получить на выходе DC-DC преобразователя, построенного на базе микросхемы;
- *Блок принудительного перевода в режим Shutdown*, управляемый внешним сигналом через вход UVLO с порогом переключения 1,2 В;
- *Внутренний линейный стабилизатор питания узлов микросхемы* на 5 В с возможностью его отключения и перевода выхода VDDO в Z-состояние посредством подачи высокого уровня на вход LDODIS для обеспечения возможности питания узлов микросхемы от внешнего стабилизатора питания. LDODIS имеет порог переключения 1,2 В и внутреннюю “подтяжку” 500 кОм;
- *Встроенный генератор тактовой частоты*, настраиваемый внешним резистором через вход RT, с возможностью работы в режиме внешней синхронизации путем подключения ко входу RT через емкость внешнего генератора частоты;
- *ШИМ-контроллер* управления внешними ключами прямого и обратного хода, автоматически обеспечивающий вложенность сигналов и необходимую задержку между открытием и закрытием верхнего и нижнего силового ключа, для обеспечения максимальной эффективности;
- *Блок ограничения тока* через ключи с тремя различными режимами (без ограничения тока, поцикловое ограничение тока, перезагрузка при последовательных 256 циклах с превышением допустимого тока ключей), задаваемое пользователем с помощью соответствующего подключения на входе RES, а также защитой от превышения рабочей температуры;
- *Блок плавного выхода на рабочее напряжение* с возможностью задания времени выхода внешним конденсатором, подключаемым ко входу SS;
- *Схему повышения эффективности преобразования* при низкой нагрузке или при её отсутствии, включаемую пользователем путем подачи высокого уровня сигнала на вход DEMB;
- *Блок усилителя ошибки выходного напряжения связи* с возможностью установки коэффициента усиления и коррекции фазовой характеристики внешней корректирующей цепью между входом усилителя FB и его выходом COMP;
- *Блок контроля пикового тока* через внешнюю индуктивность через вход RAMP;
- *Блок измерения среднего значения выходного тока* внешних ключей и вывода аналогового сигнала на вывод CM, пропорционального среднему

значению выходного тока внешних ключей, получаемого через входы CS и CSG;

- Выход PG типа «открытый коллектор», сигнализирующий отсутствие заданного значения выходного напряжения (авария питания), если выходной сигнал DC-DC преобразователя не достиг значения 0,9 от номинального задаваемого значения;
- *Блок управления переключением* через внешний вход GI драйвера верхнего ключа с принудительным отключением драйвера нижнего ключа для использования микросхемы в системе с гальванической развязкой.

Последовательность включения микросхемы следующая: при подъеме питания на VIN включаются внутренние источник опорного напряжения и источник опорных токов. Происходит сравнение уровня с пороговым на входе UVLO, после чего вырабатывается внутренний сигнал включения основного регулятора. Уровень сигнала на UVLO, как правило, привязан к уровню VIN через внешний резистивный делитель. Соотношение резисторов выбирается под конкретный диапазон входных напряжений таким образом, чтобы обеспечить достоверное включение (преодоление порогового значения) при минимальном напряжении U_I из данного диапазона. На UVLO допустима подача напряжения до 15 В.

После включения основного регулятора происходит заряд внешнего конденсатора на выходе VDDO, в качестве которого обязательно используется керамический конденсатор с номиналом не ниже 0,47 мкФ с хорошим ESR, так как он, с одной стороны, обеспечивает устойчивость регулятора, а с другой – непосредственное питание для драйвера нижнего ключа (LB) и питание для драйвера верхнего ключа через схему подкачки (HB). В момент включения пиковый мгновенный ток через конденсатор может достигать нескольких ампер. Данный конденсатор необходимо располагать максимально близко к выводу VDDO. После установления рабочего напряжения на выходе регулятора срабатывает внутренний PoR системы, и происходит запуск всех внутренних узлов, за исключением драйверов внешних ключей.

В частности, запускается генератор прямоугольного сигнала с рабочей частотой от 200 кГц до 1,5 МГц, задаваемой внешним резистором на выводе RT (см. Рисунок 4). Данная частота используется для тактирования схемы и формирования ШИМ диаграммы на выводах LO и HO. Резистор должен быть расположен максимально близко к устройству. Также на вывод RT через емкость 100 пФ может подаваться внешний сигнал синхронизации. Частота внешнего синхроимпульса должна отличаться от настраиваемого резистором менее чем на ±10 %. Резистор RT необходим, независимо от того используется внешняя синхронизация или нет.

Кроме того, запускается усилитель ошибки, который сравнивает напряжение обратной связи FB, формируемое на резистивном делителе на выходе DC-DC преобразователя, с опорным напряжением. Выход усилителя ошибки подключается к выходу COMP, где может быть реализована схема компенсации (см. Рисунок 3).

R_{COMP}, C_{COMP} и C_{HF} конфигурируют коэффициент усиления и фазовые характеристики усилителя ошибки и обеспечивают устойчивую обратную связь. Данная цепь формирует полюс F_{P1} = 0 Гц, ноль $F_Z = \frac{1}{2\pi \times Rcomp \times Ccomp}$ и высокочастотный полюс $F_{P2} = \frac{1}{2\pi \times Rcomp \times (\frac{Ccomp \times CHF}{Ccomp + CHF})}$.

ШИМ компаратор сравнивает выходное напряжение усилителя ошибки через внутренний источник напряжения с сигналом на выходе генератора пилы (RAMP), эмулирующего поведение тока на катушке индуктивности. После того, как в течение текущего такта сигнал, эмулирующий ток, превышает значение U_{COMP} – 1,6 В,

компаратор переключается, тем самым формируя ШИМ сигнал необходимой скважности.

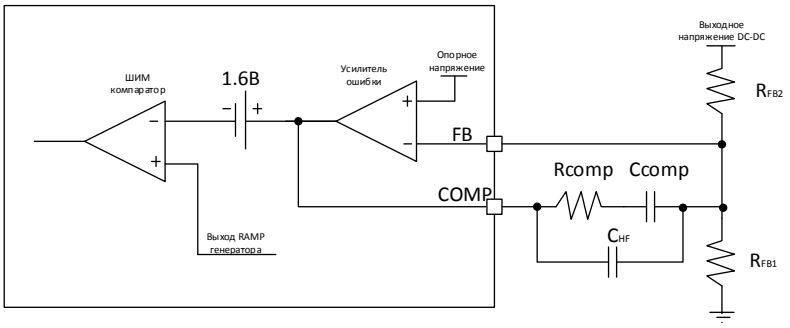


Рисунок 3 – Схема компенсации усилителя ошибки

Для того, чтобы снизить всплески и скачки в момент подъема питания в микросхеме применяется система плавного старта. Время старта определяется конденсатором, подключенным к выводу SS, который заряжается внутренним источником тока 10 мкА.

Сигнал, выработанный ШИМ компаратором, тактируется и отправляется на схему управления драйверами верхнего и нижнего ключей. Питание для драйвера нижнего ключа формируется на выходе VDDO и заводится через внешний вывод LB, а питание для верхнего формируется с помощью внешнего диода D_{HB} и конденсатора C_{HB} и заводится через вывод HB. Для эффективной работы конденсатор должен быть керамическим, обладать низким ESR и располагаться максимально близко к выводу. Внутренняя схема обеспечивает такие условия, что сигналы LO и HO никогда не открываются одновременно.

После того, как на выходе DC-DC сформируется напряжение равное 0,9 от номинального, настраиваемого внешним резистивным делителем, на выводе PG формируется логическая «1». Вывод PG представляет собой выход с открытым стоком. Допустимо подключение данного выхода ко входу другой микросхемы или внешнему источнику с ограничением по току 20 мА. В случае неиспользования, вывод допустимо оставить не подключенным, либо подтянутым к земле.

Микросхема включает в себя схему защиты от превышения по току в случае насыщения индуктивности или закоротки на выходе, которая отключает верхний силовой ключ в течении текущего такта, если эмулируемый RAMP сигнал превышает 1,6 В, до тех пор, пока это превышение не перестанет детектироваться при последующих тактах. Максимальный пиковый ток через индуктивность может быть вычислен по формуле

$$I_{L(MAX)_PK} = \frac{V_{CS(TH)}}{R_S} + I_{PP} - \frac{V_{OUT}}{f_{SW} \times A_s \times R_s \times R_{RAMP} \times C_{RAMP}}, \qquad (1)$$

$$I_{L(MAX)_AVE} = I_{L(MAX)_PK} + \frac{I_{PP}}{2}, \qquad (2)$$

где I_{PP} – максимальный всплеск тока на индуктивности

$$I_{PP} = \frac{V_{OUT}}{L_O \times f_{SW}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right). \qquad (3)$$

В случае закоротки на выходе пиковый ток ограничен

$$I_{LIM_PK} = \frac{V_{CS(TH)}}{R_S} + \frac{V_{IN(MAX)} \times t_{ON(MIN)}}{L_O}, \qquad (4)$$

где $t_{ON(MIN)}$ – минимальное время открытия верхнего ключа.

В микросхеме реализованы три режима защиты во время длительного ограничения по току:

1 режим – на вход RES подключается конденсатор C_{RES} и система детектирует 256 последовательных импульсов (допускается однократный пропуск), сигнализирующих об ограничении по току, после чего микросхема выключается в режим пониженного потребления и начинает заряжаться внешний конденсатор C_{RES} внутренним источником тока 10 мкА. В этом режиме выходы LO и HO отключаются и C_{SS} разряжается. По прошествии времени $t_{RES} = \frac{C_{RES} \times 1.2\text{В}}{10\ \text{мкА}}$ происходит перезапуск микросхемы.

2 режим – вывод RES подключается к шине «Общий». В этом случае также происходит отсчет 256 тактов в режиме ограничения по току, после чего микросхема переводится в режим пониженного потребления и может быть переведена в рабочий режим только с помощью последовательной подачи низкого, а затем высокого уровней на вывод UVLO.

3 режим – вывод RES подключается к выходу VCCO или на любой потенциал выше 1,2 В. В этом случае ограничение по току происходит каждый цикл.

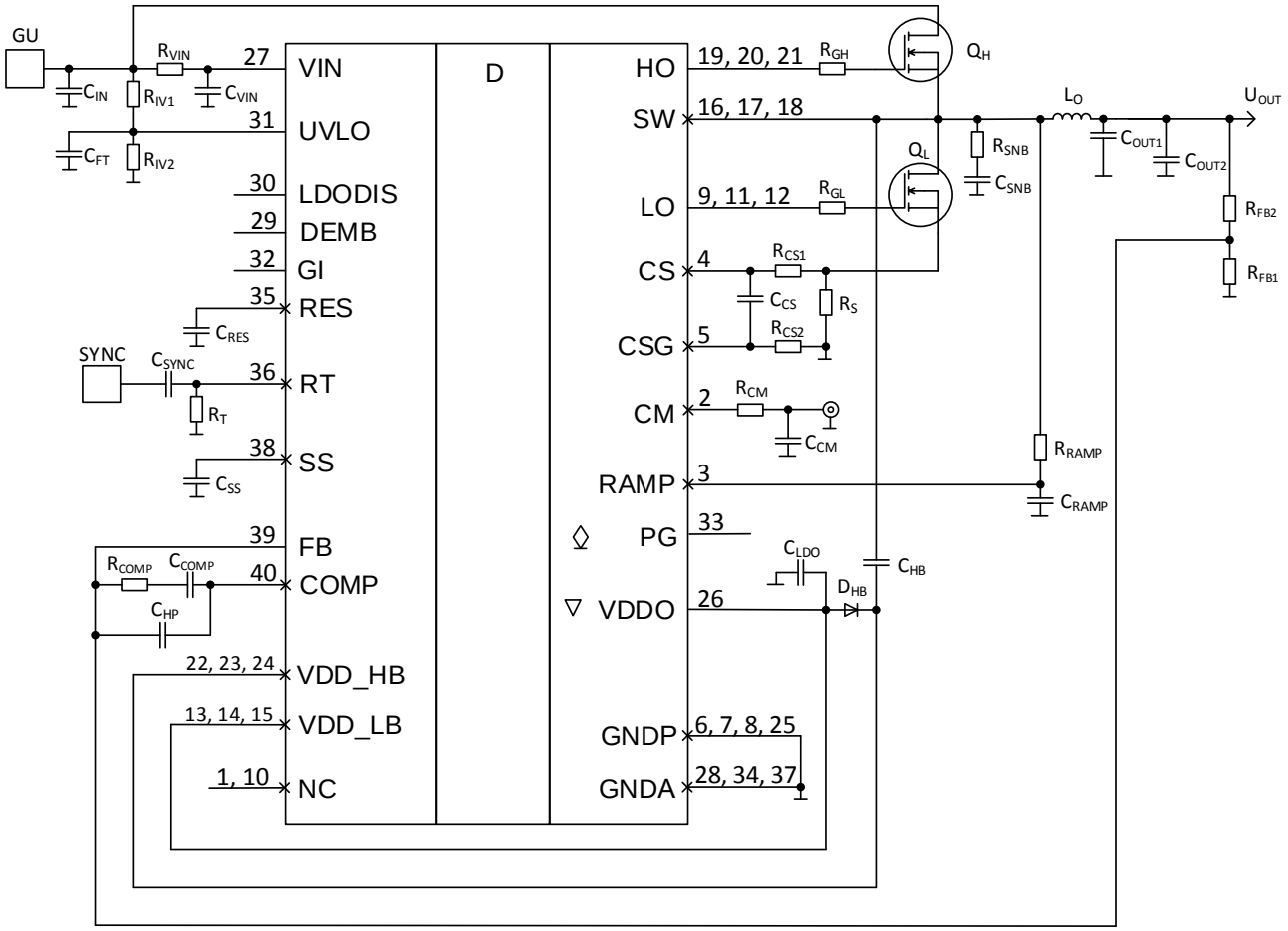
Для повышения КПД в случае, когда нагрузка DC-DC преобразователя небольшая (примерно до 300 мА), можно использовать специальный режим, который позволяет не открывать нижний ключ. Этот режим включается подачей высокого сигнала на вход DEMB. В случае неиспользования вывод можно оставить не подключенным (на входе стоит внутренняя подтяжка 500 кОм).

Чтобы получить информацию о среднем токе через индуктивность, можно использовать специальный вывод CM, на котором формируется сигнал пропорциональный этому току.

Внутренний регулятор может быть принудительно отключен путем подачи высокого напряжения на вход LDODIS, а напряжение питания подано с внешнего источника. В случае неиспользования данного режима вывод можно оставить не подключенным (на входе стоит внутренняя подтяжка 500 кОм).

В случае использования микросхемы в составе системы с гальванической развязкой возможно использование входа GI для управления открытием верхнего ключа. В случае неиспользования данного режима вывод можно оставить не подключенным (на входе стоит внутренняя подтяжка 500 кОм).

6 Типовая схема включения



C_{IN}, C_{VIN}, C_{FT}, C_{RES}, C_{SS}, C_{COMP}, C_{HP}, C_{SNB}, C_{OUT1}, C_{OUT2}, C_{CS}, C_{CM}, C_{SYNC}, C_{RAMP}, C_{HB}, C_{LDO}	– конденсаторы;
D	– контролируемая микросхема;
D_{HB}	– диод Шоттки (40 В, 1 А);
GU	– источник постоянного напряжения (4,5 – 27) В;
L_O	– индуктивность;
SYNC	– тактовый генератор;
Q_H, Q_L	– транзисторы;
R_{VIN}, R_{IV1}, R_{IV2}, R_T, R_{COMP}, R_{GH}, R_{SNB}, R_{FB2}, R_{FB1}, R_{RAMP}, R_{CM}, R_{CS1}, R_{CS2}, R_S, R_{GL}	– резисторы

Рисунок 4 – Типовая схема включения микросхем при эксплуатации

7 Типовые зависимости

Раздел находится в разработке.

8 Электрические параметры микросхем

Таблица 2 – Электрические параметры микросхем при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра*		Температура среды (корпуса), °С
		не менее	не более	
Выходное напряжение встроенного LDO, В, на выходе VDDO, при $U_{I_LDODIS} \leq U_{IL1}$	U_{O_LDO}	4,0	5,3	25, (125), – 60
Напряжение регулирования обратной связи, В	U_{FB}	0,6	0,8	
Выходное напряжение низкого уровня, В, на входе PG	U_{OL_PG}	–	0,2	
Статический ток потребления, мА, по выводу VIN	I_{CC}	–	9	
Ток потребления в режиме пониженного энергопотребления, мкА, по выводу VIN при $U_{I_UVLO} = U_{IL2}$	I_{CCS}	–	90	
Динамический ток потребления, мА	I_{OCC}[1)]	–	85	
Входной ток, нА, по входу обратной связи FB	I_{I_FB}	–	300	
Входной ток высокого уровня, мкА, по аналоговым входам LDODIS, DEMB, GI	I_{IH}	1	20	
Входной ток низкого уровня, мкА, по аналоговым входам LDODIS, DEMB, GI	I_{IL}	– 1,5	1,5	
Входной ток высокого уровня, мкА, по аналоговому входу UVLO	I_{IH1}	– 2,0	2,0	
Входной ток низкого уровня, мкА, по аналоговому входу UVLO	I_{IL1}	– 2,0	2,0	
Входной ток, мкА, по выводу SS	I_{I_SS}	8	16	
Входной ток, мкА, по выводам CS, CSG, при $U_{CS} = U_{CSG} = 0$ В	I_{I_CS}	–	200	
Ток утечки на выходе, мкА, по выводу PG	I_{OL_PG}	– 2,0	2,0	
Время перехода при включении интегральной микросхемы[2)], нс, на выводе LO	t_{TLH_LO}	–	40	
Время перехода при выключении интегральной микросхемы[2)], нс, на выводе LO	t_{THL_LO}	–	50	
Время перехода при включении интегральной микросхемы[2)], нс, на выводе HO	t_{TLH_HO}	–	40	25, (125), – 60
Время перехода при выключении интегральной микросхемы[2)], нс, на выводе HO	t_{THL_HO}	–	50	
Разность между временем выключения сигнала на выводе HO и временем включения сигнала на выводе LO, нс	$\Delta t_{HO\text{-}LO}$	50	–	

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра*		Температура среды (корпуса), °С
		не менее	не более	
Разность между временем выключения сигнала на выводе LO и временем включения сигнала на выводе HO, нс	$\Delta t_{LO\text{-}HO}$	50	–	
Частота преобразования внутреннего генератора, кГц, при R_T = 40 кОм	f_{C_INT} [3]	230	370	

[1] Режимы эксплуатации микросхем следует выбирать с учетом зависимости U_{CC}, I_{OCC}, f_C, C_{L_LO}, C_{L_HO}, приведенной в формуле

$$I_{OCC} = I_{CC} + (C_{L_LO} + C_{L_HO}) \cdot U_{CC} \cdot f_C. \quad (5)$$

[2] Определяется относительно уровней 0,2 В и 3,8 В.
[3] Конструктивный параметр.

Примечание – Режимы измерения параметров приведены в АЕНВ.431420.511ТУ.

Микросхемы устойчивы к воздействию статического электричества с потенциалом не менее 1 000 В.

9 Предельно-допустимые и предельные параметры

Таблица 3 – Предельно-допустимые электрические режимы эксплуатации и предельные электрические режимы микросхем

Наименование параметра, единица измерения	**Буквенное обозначение**	**Предельно допустимый режим***		**Предельный режим***	
		не менее	**не более**	**не менее**	**не более**
Входное напряжение, В, на входе VIN	U_I	4,5	27	0,3	29
Напряжение питания, В, на выводе VDDO, при $U_{I_LDODIS} \geq U_{IH1}$	U_{CC}	4,0	5,3	0	6,0
Входное напряжение высокого уровня, В, на входах DEMB, LDODIS, GI	U_{IH1}	1,5	U_{O_LDO}	–	6,0
Входное напряжение низкого уровня, В, на входах DEMB, LDODIS, GI	U_{IL1}	0	0,4	– 0,3	–
Входное напряжение высокого уровня, В, на входе UVLO	U_{IH2}	1,5	15	–	18
Входное напряжение низкого уровня, В, на входе UVLO	U_{IL2}	0	0,9	– 0,3	–
Напряжение, прикладываемое к выходу PG, В	U_{PG}	0	U_{O_LDO}	–	6,0
Амплитуда напряжения внешней синхронизации, В, через емкость на входе RT	U_{IT_RT}	0,8	U_{O_LDO}	–	–
Ток нагрузки, мА, встроенного LDO на выходе VDDO	I_{L_LDO}	–	75	–	–
Максимальный ток нагрузки, мА, на выводе PG	I_{L_PG}	– 20	–	– 25	–
Частота преобразования, кГц	f_C	230	1000	–	–
Длительность импульса внешней синхронизации, нс	t_W	100	–	–	–
Емкость нагрузки, нФ, на выходе LO	C_{L_LO}	–	15	–	–
Емкость нагрузки, нФ, между выводами HO и SW[1)]	C_{L_HO}	–	15	–	–

[1)] Емкость нагрузки C_L между выходом HO и шиной «Общий» вычисляют по формуле

$$C_L = \frac{U_{CC}}{U_I} \cdot C_{L_HO}. \qquad (6)$$

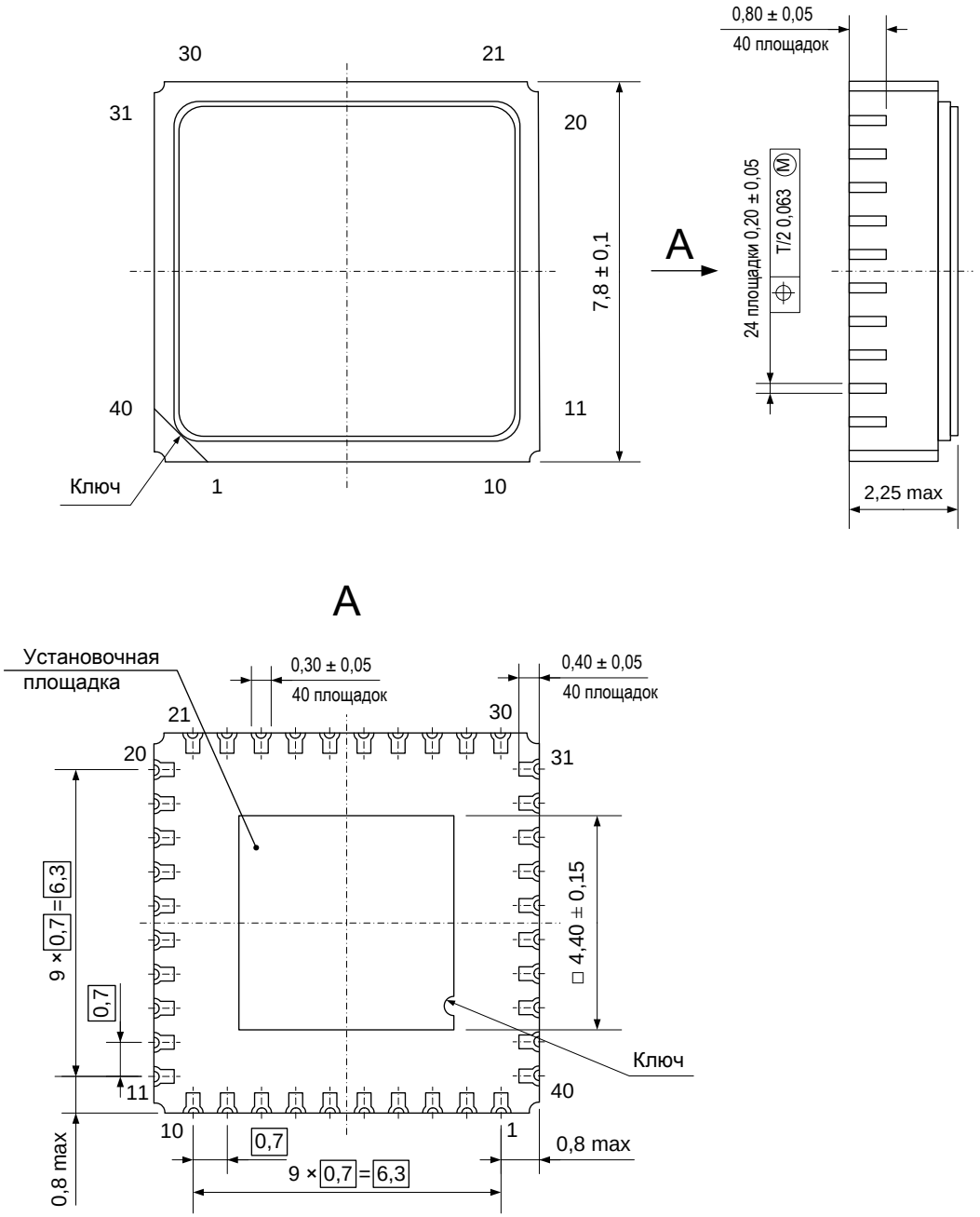
Примечание – Не допускается одновременное воздействие двух и более предельных режимов.

10 Справочные данные

Таблица 4 – Справочные параметры микросхемы

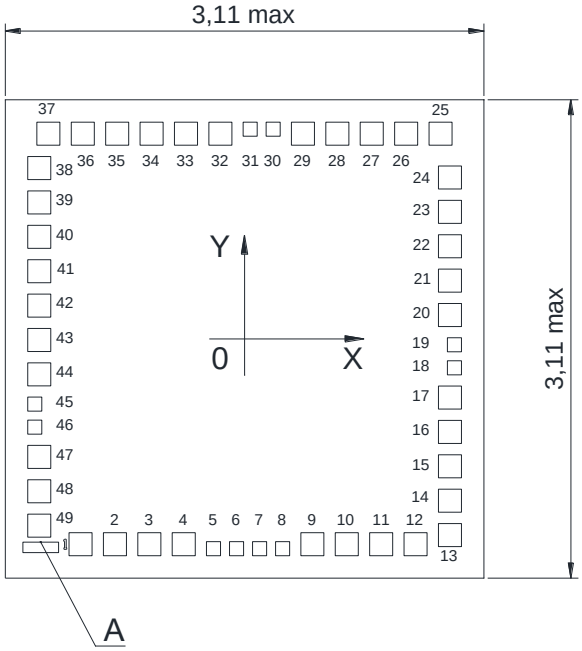
Наименование параметра, единица измерения, режим измерения	**Буквенное обозначение параметра**	**Норма параметра***		**Температура среды (корпуса), °С**
		не менее	**не более**	
Максимальный импульсный вытекающий ток на выходе HO, А	I_{DUP_OUT}	–	4	25, (125), – 60
Максимальный импульсный втекающий ток на выходе HO, А	I_{DUP_IN}	–	5	
Максимальный импульсный вытекающий ток на выходе LO, А	I_{DDN_OUT}	–	4	
Максимальный импульсный втекающий ток на выходе LO, А	I_{DDN_IN}	–	5	
Температура кристалла срабатывания тепловой защиты, °С, при повышении температуры	T_{SDUP}	150	165	
Температура кристалла отключения тепловой защиты, °С, при понижении температуры	T_{SDDN}	T_{SDUP} – 15	T_{SDUP}	

11 Габаритный чертеж микросхемы



Нумерация выводных площадок показана условно.

Рисунок 5 – Микросхема в корпусе МК 5164.40-1



1 Материал КП AlSi (Si 0,5%).
2 Толщина кристалла (0,3 ± 0,025) мм.
3 А - маркировка кристалла MLDR148, показана условно.
4 Координаты и размеры КП - см. таблицу ниже.
5 Номера КП кристалла, кроме первой, присвоены условно.
Расположение КП соответствует топологическому чертежу.

Рисунок 6 – Кристалл (бескорпусное исполнение)

Таблица 5 – Координаты и размеры КП кристалла

№ КП	Обозначение КП	Координаты КП		Размер КП, мкм	№ КП	Обозначение КП	Координаты КП		Размер КП, мкм
		X	Y				X	Y	
1	CM	-1097,00	-1373,00	150x150	26	VDD_HB	1080,00	1373,00	150x150
2	RAMP	-867,00	-1373,00	150x150	27	VDD_HB	850,00	1373,00	150x150
3	CS	-637,00	-1373,00	150x150	28	VDD_HB	620,00	1373,00	150x150
4	CSG	-407,00	-1373,00	150x150	29	GNDP	390,00	1373,00	150x150
5	RTR4	-208,00	-1403,00	90x90	30	RTR0	191,00	1404,00	90x90
6	RTR5	-54,00	-1403,00	90x90	31	RTR1	37,00	1404,00	90x90
7	RTR6	100,00	-1403,00	90x90	32	VDDO	-162,00	1373,00	150x150
8	RTR7	254,00	-1403,00	90x90	33	VIN	-392,00	1373,00	150x150
9	GNDP	453,00	-1373,00	150x150	34	GNDA	-622,00	1373,00	150x150
10	GNDP	683,00	-1373,00	150x150	35	DEMB	-852,00	1373,00	150x150
11	GNDP	913,00	-1373,00	150x150	36	LDODIS	-1082,00	1373,00	150x150
12	LO	1143,00	-1373,00	150x150	37	UVLO	-1312,00	1373,00	150x150
13	LO	1373,00	-1312,00	150x150	38	GI	-1373,00	1143,00	150x150
14	LO	1373,00	-1082,00	150x150	39	PG	-1373,00	913,00	150x150
15	VDD_LB	1373,00	-852,00	150x150	40	VREF	-1373,00	683,00	150x150
16	VDD_LB	1373,00	-622,00	150x150	41	GNDA	-1373,00	453,00	150x150
17	VDD_LB	1373,00	-392,00	150x150	42	RES	-1373,00	223,00	150x150
18	RTR8	1403,00	-193,00	90x90	43	RT	-1373,00	-7,00	150x150
19	RTR9	1403,00	-39,00	90x90	44	GNDA	-1373,00	-237,00	150x150
20	SW	1373,00	160,00	150x150	45	RTR2	-1403.00	-436.00	90x90
21	SW	1373,00	390,00	150x150	46	RTR3	-1403.00	-590.00	90x90
22	SW	1373,00	620,00	150x150	47	SS	-1373.00	-789.00	150x150
23	HO	1373,00	850,00	150x150	48	FB	-1373.00	-1019.00	150x150
24	HO	1373,00	1080,00	150x150	49	COMP	-1373,00	-1249.00	150x150
25	HO	1310,00	1373,00	150x150					

12 Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
1310ЕУ015	ЕУ015	МК 5164.40-1	минус 60 – 125 °С
К1310ЕУ015	КЕУ015	МК 5164.40-1	минус 60 – 125 °С
К1310ЕУ015К	КЕУ015•	МК 5164.40-1	0 – 70 °С

Микросхемы с приемкой «ВП» маркируются ромбом.
Микросхемы с приемкой «ОТК» маркируются буквой «К».

Примечание – Микросхемы в бескорпусном исполнении поставляются в виде отдельных кристаллов, получаемых разделением пластины. Микросхемы поставляются в таре (кейсах) без потери ориентации. Маркировка микросхемы – 1310ЕУ01Н4 и К1310ЕУ01Н4 – наносится на тару.

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	04.05.2018	0.1.0	Введена впервые	