

МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ  
1273ПА4Т  
**РУКОВОДСТВО**  
**ПОЛЬЗОВАТЕЛЯ**

2006

## Содержание

1	Введение	3
2	Назначение и основные технические характеристики микросхем 1273ПА4Т	4
2.1	Архитектурные характеристики микросхем	4
2.2	Конструктивные характеристики микросхем	4
2.3	Электрические характеристики микросхем	7
3	Общая характеристика микросхем	10
4	Описание устройства	11
4.1	Структура и описание ЦАП	11
4.2	Источники опорного напряжения	14
4.3	Управляющий усилитель	15
4.4	Токовые выходы	18
4.5	Цифровые входы	19
4.6	Энергопотребление микросхем	20
5	Аппаратные средства поддержки разработок	21
6	Указания по применению и эксплуатации	26
6.1	Различные виды подключения выходных цепей	27
6.1.1	Дифференциальное подключение с помощью трансформатора	27
6.1.2	Дифференциальное подключение с помощью операционного усилителя	28
6.1.3	Подключение с несимметричным, небуферизированным выходом напряжения	29
6.1.4	Подключение с несимметричным буферизированным выходом напряжения	29
6.2	Рекомендации по поводу обеспечения питания, заземления и экранирования	30
7	Заключение	31
	Приложение А	32

## **1 Введение**

Быстрое развитие цифровой техники и цифровых методов обработки сигналов определяет современные тенденции в разработке разнообразных устройств и приборов, при этом значительная роль принадлежит аналого-цифровому и цифро-аналоговому преобразованию. Оно широко используется во всех областях радиоэлектроники, в различной измерительной и контрольной аппаратуре, системах связи, радиовещании и телевидении.

Цифро-аналоговые преобразователи (ЦАП) предназначены для преобразования сигнала, определенного, как правило, в виде двоичного кода в напряжение или ток, пропорциональные значению цифрового кода.

Настоящее руководство предназначено для изучения интегральных микросхем 1273ПА4Т, содержит описание принципа работы, технические характеристики и другие сведения, необходимые для обеспечения полного использования технических возможностей микросхем.

Разработанные в ходе ОКР микросхемы ЦАП позволят уменьшить вес аппаратуры, обеспечить требуемые показатели по надежности и сроку службы.

## **2 Назначение и основные технические характеристики микросхем**

### **1273ПА4Т**

1273ПА4Т - интегральные микросхемы 14-разрядных параллельных цифро-аналоговых преобразователей (ЦАП) на источниках тока.

Микросхемы 1273ПА4Т – являются полным функциональным аналогом изделия AD9764AR фирмы Analog Devices.

Микросхемы имеют параллельный интерфейс, встроенный источник опорного напряжения и дифференциальный токовый выход.

Основной областью применения микросхем 1273ПА4Т является одноканальное и многоканальное передающее коммуникационное оборудование, использующее цифровую модуляцию. К нему относятся как беспроводные передающие системы базовых станций сотовой связи, так и кабельные передатчики, модемы и другое оборудование.

### **2.1 Архитектурные характеристики микросхем**

Характеристики микросхем ЦАП:

- производительность 125 миллионов выборок в секунду;
- 14-бит разрешение (16384 значений выходного тока);
- дифференциальные токовые выходы: максимум тока от 2 мА до 20 мА;
- потребляемая мощность: 170 мВт при 5 В;
- режим пониженного потребления: 25 мВт при 5 В;
- внутренний источник опорного напряжения 1,2 В;
- напряжение питания аналоговой части микросхемы плюс ( $5 \pm 0,5$ ) В или плюс ( $3 \pm 0,3$ ) В, цифровой части микросхемы плюс ( $5 \pm 0,5$ ) В или плюс ( $3 \pm 0,3$ ) В;
- срабатывающие по фронту тактового сигнала входные триггеры-защелки;
- диапазон температур окружающей среды: от минус 60 до плюс 85 °С

### **2.2 Конструктивные характеристики микросхем**

Микросхемы выполнены в 28-выводном металлокерамическом корпусе 4119.28-1.

Масса микросхем не более 3 г.

Условное графическое обозначение микросхем приведено на рисунке 2.1.

Функциональное назначение выводов приведено в таблице 2.1.

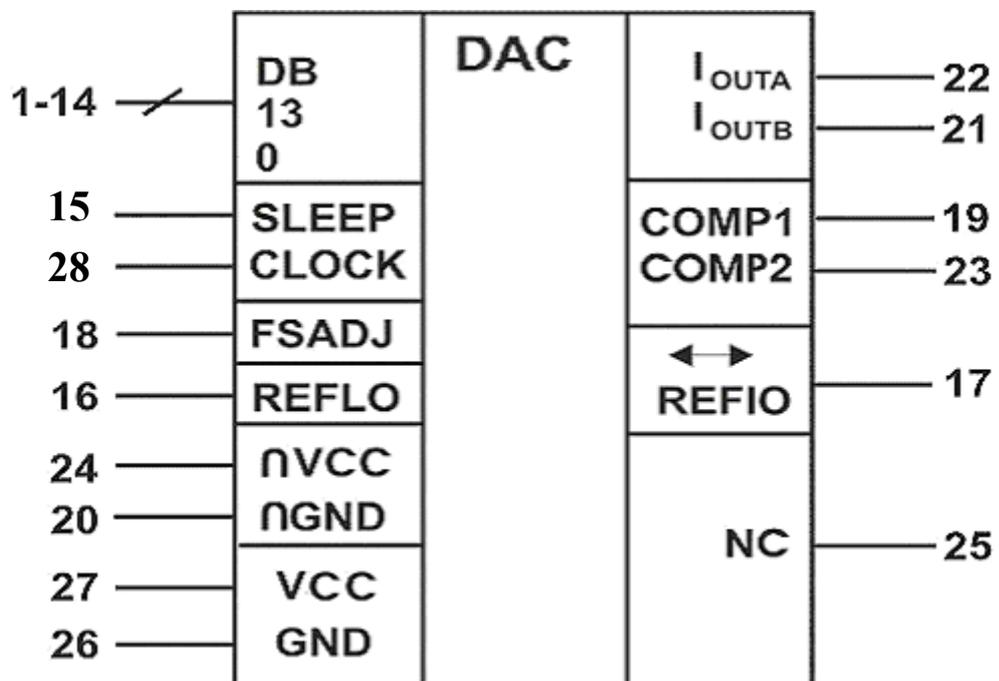


Рисунок 2.1 - Условное графическое обозначение ИМС 1273ПА4Т

Таблица 2.1 - Функциональное назначение выводов микросхем 1273ПА4Т

Номер вывода	Наименование вывода	Назначение вывода
1	DB13	Старший значащий бит данных (MSB)
2-13	DB12-DB1	Биты данных 12-1
14	DB0	Младший значащий бит данных (LSB)
15	SLEEP	Вход управления режимом питания. Высокий – активный. Может быть не подключен, если не используется
16	REFLO	Подключается к $\cap$ GND, когда используется внутреннее опорное напряжение 1,2 В и подключается к $\cap$ VCC для его отключения
17	REFIO	Вход/выход опорного напряжения. Служит входом опорного напряжения, когда внутренний источник отключен (REFLO подключено к $\cap$ VCC), и служит выходом опорного напряжения, когда внутренний источник включен (REFLO подключено к $\cap$ GND, и необходимо подключить конденсатор 0,1 мкФ к $\cap$ GND)
18	FSADJ	Вход установки тока полной шкалы
19	COMP1	Узел понижения шума. Необходима развязка с $\cap$ VCC конденсатором 0,1 мкФ
20	$\cap$ GND	Общий вывод аналоговой части микросхемы
21	I <sub>OUTB</sub>	Комплементарный выход тока ЦАП. Равен току полной шкалы, если все биты на входе данных в состоянии «0»
22	I <sub>OUTA</sub>	Выход тока ЦАП равен току полной шкалы, если все биты на входе данных в состоянии «1»
23	COMP2	Узел напряжения смещения для схемы переключения. Необходима развязка с $\cap$ GND конденсатором 0,1 мкФ
24	$\cap$ VCC	Напряжение питания аналоговой части микросхемы (3 В или 5 В)
25	NC	Не используется
26	#GND	Общий вывод цифровой части микросхемы
27	#VCC	Напряжение питания цифровой части микросхемы (3 В или 5 В)
28	CLOCK	Тактовый вход. Переключение происходит по переднему фронту тактового сигнала

### 2.3 Электрические характеристики микросхем

Электрические характеристики микросхем 1273ПА4Т при приемке и поставке приведены в таблице 2.2.

Значения предельно-допустимых электрических режимов эксплуатации в диапазоне рабочих температур приведены в таблице 2.3.

Таблица 2.2 - Электрические параметры микросхем 1273ПА4Т при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
1	2	3	4	5
1 Абсолютная погрешность преобразования ЦАП в начальной точке шкалы, % от полной шкалы $U_{\text{HVCC}} = 5,5 \text{ В}$ , $U_{\text{#VCC}} = 5,5 \text{ В}$ $I_{\text{OUTFS}} = 20 \text{ мА}$	OE	- 0,025	0,025	25 ± 10 85 ± 5
2 Ошибка усиления с внутренним ИОН, % от полной шкалы $U_{\text{HVCC}} = 5,5 \text{ В}$ , $U_{\text{#VCC}} = 5,5 \text{ В}$ $I_{\text{OUTFS}} = 20 \text{ мА}$	GE	-3,5	3,5	
3 Ошибка усиления без внутреннего ИОН, % от полной шкалы $U_{\text{HVCC}} = 5,5 \text{ В}$ , $U_{\text{#VCC}} = 5,5 \text{ В}$ $I_{\text{OUTFS}} = 20 \text{ мА}$	GE <sub>EX</sub>	- 2,0	2,0	
4 Опорное напряжение на выходе REFIO, В $U_{\text{HVCC}} = 5,5 \text{ В}$ , $U_{\text{#VCC}} = 5,5 \text{ В}$ $I_{\text{OUTFS}} = 20 \text{ мА}$	U <sub>REFIO</sub>	1,08	1,32	-60 ± 3 25 ± 10 85 ± 5
5 Ток потребления от источника $U_{\text{HVCC}}$ , мА, $U_{\text{HVCC}} = 5,5 \text{ В}$ , $U_{\text{#VCC}} = 5,5 \text{ В}$ $I_{\text{OUTFS}} = 20 \text{ мА}$	I <sub>HVCC</sub>	-	30	

Продолжение таблицы 2.2

1	2	3	4	5	
6 Ток потребления от источника $U_{\#VCC}$ , мА, $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ , $f_{CLOCK} = 25 \text{ МГц}$	$I_{\#VCC}$	-	4	$-60 \pm 3$ $25 \pm 10$ $85 \pm 5$	
7 Входной ток высокого уровня, мкА, $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ $U_{IN} = 5,0 \text{ В}$	$I_{IH}$	для входов DB0 – DB13, REFLO, CLOCK	- 1,0	1,0	$25 \pm 10$ $85 \pm 5$
		для входа SLEEP	100	500	
8 Входной ток низкого уровня для всех входов, мкА, $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ , $U_{IN} = 0 \text{ В}$	$I_{IL}$	- 10	10		
9 Нелинейность, ЕМР $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$	$E_L$	- 6,5	6,5		
10 Дифференциальная нелинейность, ЕМР $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$	$E_{LD}$	- 4,5	4,5		
11 Время переключения на аналоговых выходах, нс время спада время нарастания $U_{\Omega VCC} = 5,5 \text{ В}$ , $U_{\#VCC} = 5,5 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ , $R_L = 50 \text{ Ом}$ , $f_{CLOCK} = 10 \text{ МГц}$	$t_f$ $t_r$	- -	4 4	$-60 \pm 3$ $25 \pm 10$ $85 \pm 5$	
Примечание – Параметр время переключения на аналоговых выходах (время спада $t_f$ , время нарастания $t_r$ ) гарантирует обеспечение параметров $f_{MOUR}$ , $t_{ST}$ , $t_{PD}$ (смотри приложение А).					

Таблица 2.3 – Предельно-допустимые режимы эксплуатации микросхем в диапазоне рабочих температур от минус 60 °С до плюс 85 °С

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно- допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
1	2	3	4	5	6
1 Напряжение питания аналоговой части, В	$U_{\text{ПВСС}}$	2,7	5,5	-0,3	7,0
2 Напряжение питания цифровой части, В	$U_{\text{\#VCC}}$	2,7	5,5	-0,3	7,0
3 Входное напряжение высокого уровня, В $U_{\text{\#VCC}} = 5,0 \text{ В}$	$U_{\text{ИH}}$	3,5	5,0	-	$U_{\text{\#VCC}} + 0,3$
4 Входное напряжение высокого уровня, В $U_{\text{\#VCC}} = 3,0 \text{ В}$	$U_{\text{ИH}}$	2,1	3,0	-	$U_{\text{\#VCC}} + 0,3$
5 Входное напряжение низкого уровня, В $U_{\text{\#VCC}} = 5,0 \text{ В}$	$U_{\text{ИL}}$	0	1,3	-0,3	-
6 Входное напряжение низкого уровня, В $U_{\text{\#VCC}} = 3,0 \text{ В}$	$U_{\text{ИL}}$	0	0,9	-0,3	-
7 Выходной ток полной шкалы по аналоговым выходам, мА $U_{\text{ПВСС}} = (2,7 \div 5,5) \text{ В}$ , $U_{\text{\#VCC}} = (2,7 \div 5,5) \text{ В}$	$I_{\text{OUTFS}}$	2,0	20,0	-	-
8 Диапазон напряжений на аналоговых выходах, В $U_{\text{ПВСС}} = (2,7 \div 5,5) \text{ В}$ , $U_{\text{\#VCC}} = (2,7 \div 5,5) \text{ В}$	$\Delta U_{\text{OCR}}$	- 1,0	1,25	-	-
9 Длительность фронта и длительность спада входного сигнала, нс	$t_{\text{ЛH}}, t_{\text{HL}}$	-	5	-	-
		-	500*	-	-
<p>* При эксплуатации микросхем в режимах, превышающих предельно-допустимые, значения динамических параметров не гарантируются.</p>					

### 3 Общая характеристика микросхем

1273ПА4Т - интегральные микросхемы 14-разрядного параллельного цифро-аналогового преобразователя на источниках тока.

ЦАП имеет параллельный интерфейс, встроенный источник опорного напряжения и дифференциальный токовый выход. Выходной ток полной шкалы может регулироваться от 20 до 2 мА без ухудшения параметров. Токовый выход может использоваться в несимметричном или дифференциальном включении.

Цифро-аналоговое преобразование осуществляется суммированием токов внутренних стабилизированных источников тока. Источники тока выполнены на р-канальных транзисторах, образующих матрицу источников токов. Выходные противофазные вытекающие токи формируются с помощью дифференциальных токовых переключателей, выходы которых объединены в две выходные шины, а входы каждого соединяются с отдельным источником тока матрицы.

Матрица источников тока содержит 31 равных источника, определяющих 5 старших разрядов, 15 равных источников тока, определяющих 4 средних разряда, и формирователь пяти двоично-взвешенных токов.

Номинальное значение токов матрицы задается с помощью опорного источника тока, представляющего собой преобразователь напряжение-ток. В качестве токозадающего элемента используется внешний резистор. На токозадающем резисторе падает напряжение, равное опорному, и задается опорный ток, равный  $U_{REF}/R$ .

Дифференциальные токовые переключатели выполнены на р-канальных транзисторах. Для уменьшения выбросов выходного тока управляющие переключателями сигналы имеют уровни меньше, чем  $\cap V_{CC}$  (соответствуют по уровню напряжению на выводе СОМР2). Формирователь напряжения смещения СОМР2 обеспечивает стабилизацию напряжения от бросков тока потребления в моменты переключения драйверов, которые управляют токовыми ключами.

Входной цифровой код запоминается в линейке триггеров-защелок. Дешифратор двоичного кода в линейный позиционный код выполнен на комбинационной логике.



## Источник опорного напряжения

Микросхемы могут работать либо от внутреннего источника опорного напряжения (ИОН) либо от внешнего источника. При работе от внутреннего источника на вход REFLO подается низкий уровень напряжения ( $\cap$ GND). Выходное напряжение внутреннего источника выдается на выход REFIO с нагрузочной способностью не более 100 нА. При работе от внешнего источника на вход REFLO подается высокий уровень напряжения ( $\cap$ VCC), напряжение внешнего источника прикладывается к выводу REFIO.

## Токовые выходы

Цифро-аналоговый преобразователь имеет комплементарные токовые выходы  $I_{OUTA}$  и  $I_{OUTB}$ . Сумма токов на выходах ( $I_{OUTA}+I_{OUTB}$ ) равна току полной шкалы  $I_{OUTFS}$ . Токи вытекают из выходов во внешнюю нагрузку, подключаемую к общему выводу ( $\cap$ GND).

Ток выхода  $I_{OUTA}$  практически равен  $I_{OUTFS}$ , когда все биты входных данных установлены в состояние «1» (т.е код ЦАП =16383), в то время как на выходе  $I_{OUTB}$  нет тока. Ток выходов является функцией входного кода и тока полной шкалы:

$$I_{OUTA} = (\text{код ЦАП}/16384) \times I_{OUTFS} \quad (1)$$

$$I_{OUTB} = ((16383 - \text{код ЦАП})/16384) \times I_{OUTFS}, \quad (2)$$

где код ЦАП=0, 1, 2 ... 16383 – десятичное представление входного кода.

## Управляющий усилитель

Управляющий усилитель (УУ) позволяет регулировать выходной ток полной шкалы ( $I_{OUTFS}$ ) в диапазоне от 2 мА до 20 мА. Для установки тока полной шкалы используется внешний регулировочный резистор ( $R_{SET}$ ), подключаемый между выводами FSADJ и  $\cap$ GND. При величине сопротивления резистора 2 кОм обеспечивается максимальный ток полной шкалы 20 мА, при сопротивлении 20 кОм – минимальный ток 2 мА. АЧХ усилителя корректируется внутренней емкостью 50 пФ. Дальнейшая коррекция осуществляется внешним конденсатором (рекомендуемое значение 0,1 мкФ), подключаемым между выводами COMP1 и  $\cap$ VCC.

Ток полной шкалы  $I_{OUTFS}$  является функцией опорного напряжения и сопротивления внешнего резистора:

$$I_{OUTFS} = 32 \times I_{REF}, \quad (3)$$

$$\text{где } I_{REF} = V_{REFIO} / R_{SET} \quad (4)$$

Токовые выходы обычно подключаются напрямую к нагрузочным сопротивлениям или нагружаются дифференциально на трансформатор. Если требуется соединение по постоянному току, выходы  $I_{OUTA}$  и  $I_{OUTB}$  должны быть напрямую подключены к правильно подобранным нагрузочным сопротивлениям  $R_{LOADA}$ ,  $R_{LOADB}$ , подключаемым вторым выводом к выводу аналоговой земли  $\cap GND$ . В качестве нагрузки может использоваться кабель с сопротивлением 50 или 75 Ом. Напряжение несимметричного выхода  $I_{OUTA}$  и  $I_{OUTB}$  соответственно рассчитываются:

$$V_{OUTA} = I_{OUTA} \times R_{LOADA} \quad (5)$$

$$V_{OUTB} = I_{OUTB} \times R_{LOADB} \quad (6)$$

Напряжения  $V_{OUTA}$  и  $V_{OUTB}$  во всем диапазоне выходных токов не должны превышать предельно-допустимых величин минус 1,0 В и плюс 1,25 В.

Дифференциальное выходное напряжение  $V_{DIFF}$  определяется разностью токов  $I_{OUTA}$  и  $I_{OUTB}$  соответственно

$$V_{DIFF} = (I_{OUTA} - I_{OUTB}) \times R_{LOAD} \quad (\text{здесь } R_{LOAD} = R_{LOADA} = R_{LOADB}) \quad (7)$$

Заменяя значения  $I_{OUTA}$ ,  $I_{OUTB}$  и  $V_{DIFF}$  получаем следующее выражение:

$$V_{DIFF} = \{(2\text{ЦАП КОД} - 16383) / 16384\} \times (32 R_{LOAD} / R_{SET}) \times V_{REFIO} \quad (8)$$

Последние два равенства (7, 8) показывают преимущества применения микросхемы в дифференциальном включении выходов. Во-первых, это помогает ликвидировать синфазные помехи, возникающие из-за шума  $I_{OUTA}$  и  $I_{OUTB}$ , искажений и синфазных отклонений токов. Во-вторых, обеспечивается удвоенное выходное напряжение  $V_{DIFF}$  по сравнению с напряжениями несимметричного выхода ( $V_{OUTA}$  и  $V_{OUTB}$ ), таким образом обеспечивается двойная мощность сигнала в нагрузке.

Улучшение температурного дрейфа обеспечивается для несимметричных ( $V_{OUTA}$  и  $V_{OUTB}$ ) и дифференциальных ( $V_{DIFF}$ ) выходов посредством подбора резисторов  $R_{LOAD}$ ,  $R_{SET}$ .

### **Установка выходных токов**

Установку выходных токов обеспечивают переключатели тока. Необходимый набор токов выдается матрицей источников тока. При этом выходные токи матрицы разделены на три группы: старшие, средние и младшие.

Старшие токи (32 тока) равны опорному току  $I_{REF}$ . Один старший ток выдается на выход FSADJ, остальные (31 ток) поступают на переключатели тока. Подключение старших токов к выходам  $I_{OUTA}$ ,  $I_{OUTB}$  определяется состоянием входов DB13 - DB9.

Средние токи (15 токов) равны  $I_{REF} / 16$ . Подключение средних токов к выходам  $I_{OUTA}$ ,  $I_{OUTB}$  определяется состоянием входов DB8 - DB5.

Младшие токи (5 токов) равны соответственно  $I_{REF} / 32$ ,  $I_{REF} / 64$ ,  $I_{REF} / 128$ ,  $I_{REF} / 256$  и  $I_{REF} / 512$ . Подключение младших токов к выходам  $I_{OUTA}$ ,  $I_{OUTB}$  определяется состоянием входов DB4 - DB0.

## 4.2 Источники опорного напряжения

Микросхемы 1273ПА4Т имеют встроенный источник опорного напряжения, который может быть отключен и заменен внешним источником. Вывод REFIO является входом/выходом, в зависимости от того, какой источник опорного напряжения подключен: внутренний или внешний. Если вход REFLO подключен к выводу  $\perp$ GND, как показано на рисунке 4.2, то включается внутренний источник опорного напряжения, напряжение которого (1,2 В) выдается на выход REFIO. В этом случае к выводу REFIO обязательно должен быть подключен внешний керамический конденсатор емкостью 0,1 мкФ или более. Если требуется использовать внутреннее опорное напряжение микросхемы для других микросхем, к выводу REFIO необходимо подключить буфер, имеющий входной ток меньше, чем 100 нА.

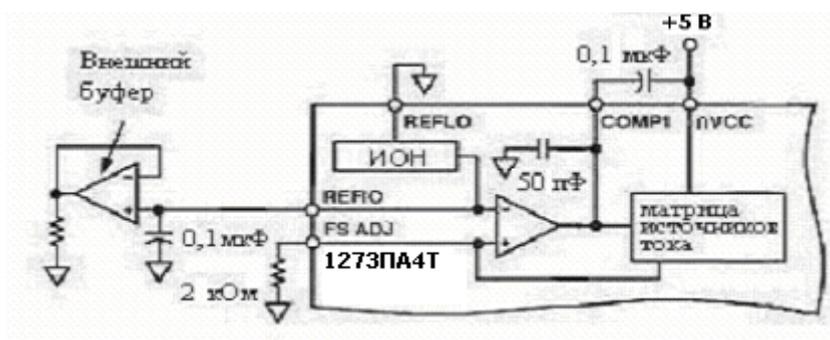


Рисунок 4.2 - Работа с внутренним источником опорного напряжения

Внутренний источник опорного напряжения может быть отключен подсоединением входа REFLO к выводу  $\perp$ VCC. В этом случае внешний источник подключается к выводу REFIO, как показано на рисунке 4.3. Внешний источник

опорного напряжения может обеспечить большую точность, а изменением его напряжения можно регулировать ток полной шкалы ЦАП.

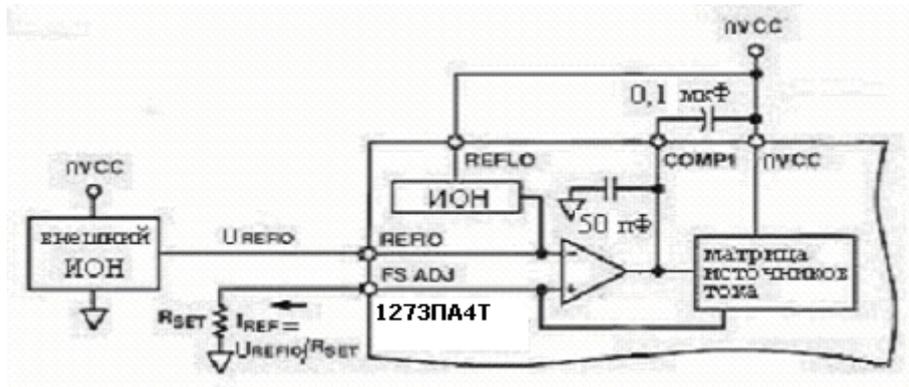


Рисунок 4.3 - Работа с внешним источником опорного напряжения

### 4.3 Управляющий усилитель

Микросхемы 1273ПА4Т содержат управляющий усилитель, который служит для регулировки выходного тока  $I_{OUTFS}$ . Управляющий усилитель используется как преобразователь напряжение - ток, его выходной ток ( $I_{REF}$ ) определяется значением опорного напряжения ( $V_{REFIO}$ ) и сопротивлением внешнего резистора ( $R_{SET}$ ) по формуле (4).

Управляющий усилитель установкой  $I_{REF}$  от 62,5 мкА до 625 мкА обеспечивает широкий подстраиваемый диапазон тока полной шкалы  $I_{OUTFS}$  от 2 мА до 20 мА. Полоса пропускания управляющего усилителя приблизительно равна 1,4 МГц и может регулироваться подсоединением внешнего конденсатора между выводами COMP1 и  $\nabla VDD$ . Рисунок 4.4 показывает зависимость полосы пропускания усилителя по уровню минус 3 дБ от емкости внешнего конденсатора. Рекомендуемое значение внешнего конденсатора 0,1 мкФ.

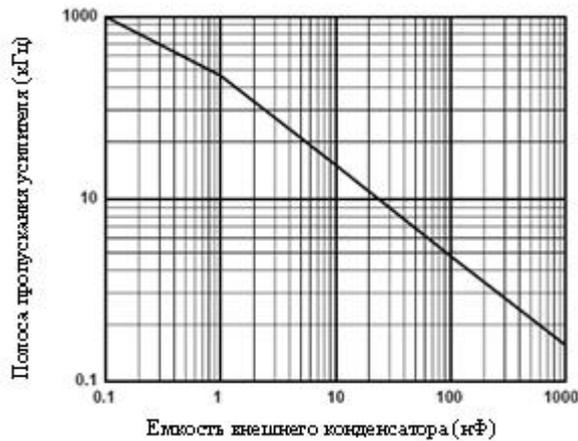


Рисунок 4.4 Зависимость полосы пропускания усилителя (кГц) от емкости внешнего конденсатора (нФ)

Можно предложить два способа применения управляющего усилителя для регулировки  $I_{REF}$  при фиксированном  $R_{SET}$ . При первом способе микросхема работает в режиме с внешним источником опорного напряжения. Для регулировки  $I_{REF}$  внешнее опорное напряжение может изменяться в пределах от 0,1 В до 1,25 В. Изменение опорного напряжения можно осуществлять с помощью однополярного усилителя или с помощью применения еще одного ЦАП. Входное сопротивление входа REFIO равно приблизительно 1 МОм. Пример регулировки  $I_{REF}$  с помощью внешнего источника приведен на рисунке 4.5, где в качестве источника опорного напряжения используется микросхема AD7524 и стабилитрон AD1580 на напряжение 1,2 В.

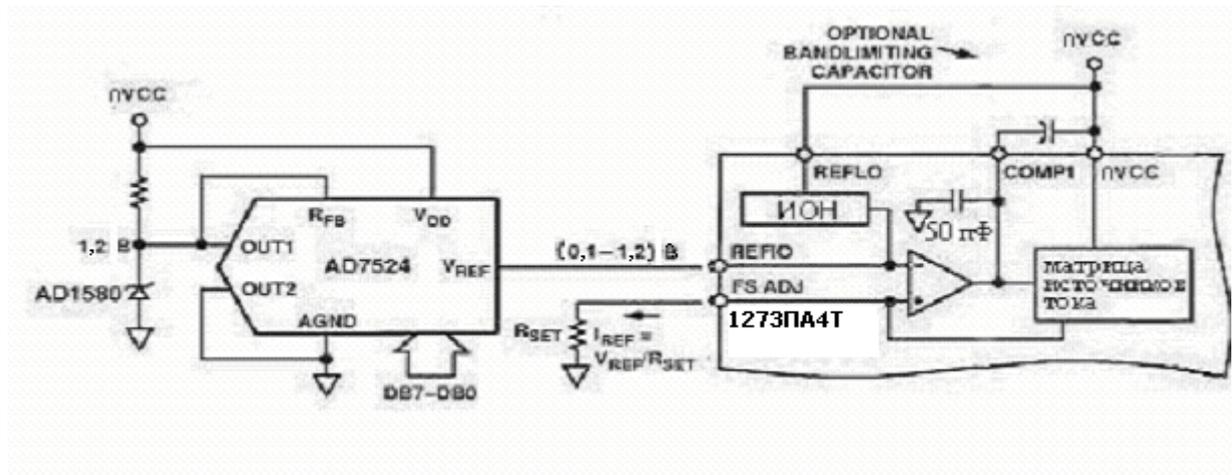
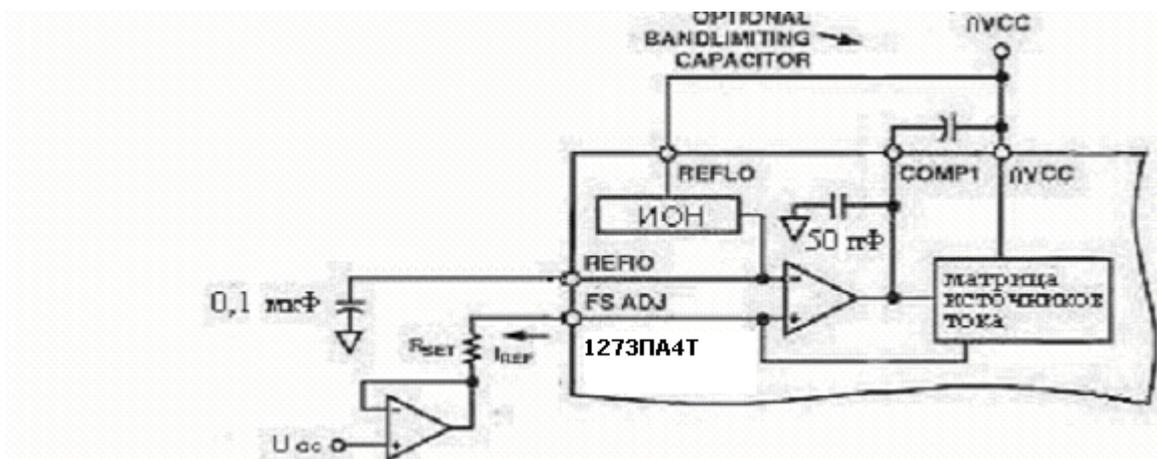


Рисунок 4.5 – Регулировка  $I_{REF}$  от внешнего источника опорного напряжения

Второй способ может использоваться при включенном внутреннем источнике опорного напряжения микросхемы, когда напряжение на выходе REFIO имеет

фиксированное значение, а регулировка  $I_{REF}$  происходит посредством внешнего источника напряжения  $U_{GC}$ , подаваемого через сопротивление  $R_{SET}$  на вывод FSADJ. Пример такого включения приведен на рисунке 4.6. Внешнее напряжение  $U_{GC}$  не должно превышать 1,2 В. Значение  $R_{SET}$  должно быть таким, чтобы  $I_{REFmin}$  и  $I_{REFmax}$  не превышали 62,5 мкА и 625 мкА, соответственно. Формулы для нахождения значения  $R_{SET}$  приведены на рисунке 4.6



$$I_{REF} = (1,2 - U_{GC}) / R_{SET}$$

$$U_{GC} < U_{REFIO}; 62,5 \text{ мкА} \leq I_{REF} \leq 625 \text{ мкА}$$

Рисунок 4.6 – Регулировка  $I_{REF}$  от внешнего источника напряжения

В некоторых случаях, пользователь может использовать внешний управляющий усилитель для увеличения ширины спектра и уменьшения искажений. Можно рекомендовать в этом случае управляющий усилитель AD817. Он должен быть включен параллельно внутреннему усилителю микросхемы, как показано на рисунке 4.7. В этом случае внешний усилитель примитивно задавливает внутренний. При этом внутренний усилитель будет выступать в роли защиты при перегрузке, так как выходной ток у него ограничен.

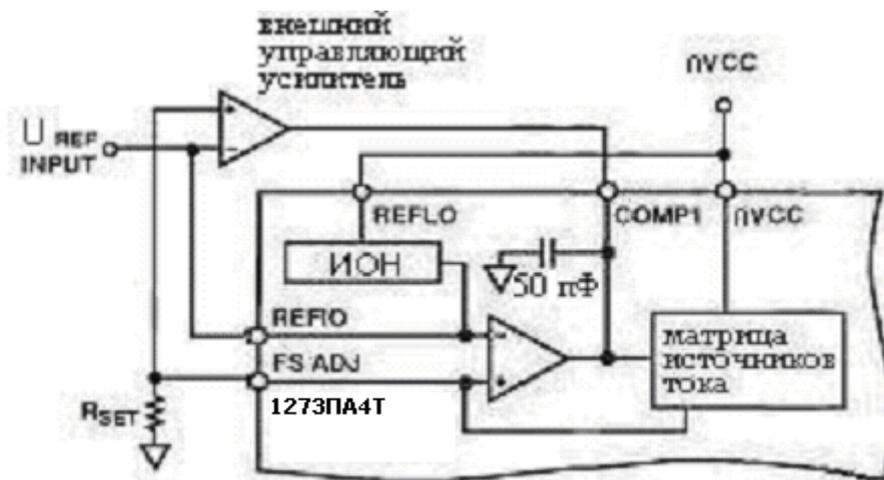


Рисунок 4.7 – Использование внешнего управляющего усилителя

#### 4.4 Токовые выходы

Микросхемы имеют два токовых выхода  $I_{OUTA}$  и  $I_{OUTB}$ , которые могут включаться в схеме как на отдельные нагрузки, так и на дифференциальную нагрузку. Дифференциальное напряжение  $V_{DIFF}$ , формируемое на нагрузках  $R_{LOAD}$  (см. рисунок 4.8), образуется между  $V_{OUTA}$  и  $V_{OUTB}$  и может быть преобразовано в однополярное напряжение через трансформатор или дифференциальный усилитель.

Выходное сопротивление токовых выходов можно представить как эквивалент параллельного соединения PMOS ключей с типовым сопротивлением 100 кОм и ёмкостью 5 пФ.

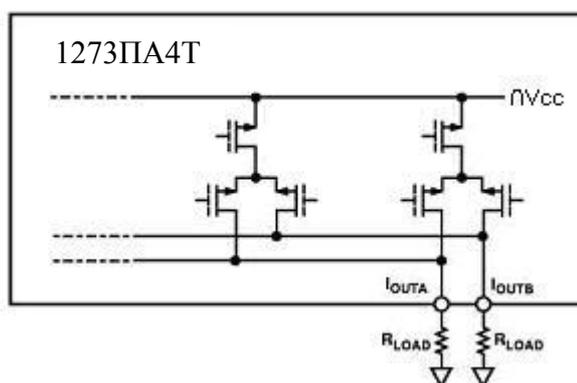


Рисунок 4.8 – Эквивалентная схема токовых выходов

Токи выходов  $I_{OUTA}$  и  $I_{OUTB}$  поддерживают свое значение в диапазоне напряжений на этих выходах от минус 1,0 В до плюс 1,25 В.

Диапазон выходных напряжений на выходах стабилизированного тока  $I_{OUTA}$  и  $I_{OUTB}$  в положительной области незначительно зависит от тока полной шкалы,  $I_{OUTFS}$ . Он ухудшается незначительно от его номинального плюс 1,25 В для  $I_{OUTFS} = 20$  мА до плюс 1,0 В для  $I_{OUTFS} = 2$  мА. Для оптимальной линейности токов  $I_{OUTA}$  и/или  $I_{OUTB}$  необходимо использовать на выходе микросхемы преобразователь ток-напряжение, что позволяет сохранять неизменным выходное сопротивление. Включение микросхемы с пониженным перепадом напряжения на выходах  $I_{OUTA}$  и  $I_{OUTB}$  в дифференциальном или в несимметричном включении снижает зависимость сигнала от выходного сопротивления, таким образом улучшаются характеристики сигнала.

Значительное улучшение характеристик искажений и шумов реализуется дифференциальным включением нагрузки. Оптимальные искажения достигаются, когда максимальный размах сигнала на выходах  $I_{OUTA}$  и  $I_{OUTB}$  не превышает 0,5 В.

Шумовые характеристики и характеристики искажений слабо зависят от цифрового и аналогового питания, так же как и от тока полной шкалы  $I_{OUTFS}$ . При аналоговом напряжении питания плюс 5 В обеспечивается максимальный уровень тока источника тока и дифференциальных ключей и обеспечивается улучшение коэффициента нелинейных искажений. Несмотря на то, что максимальный выходной ток можно установить в пределах от 2 мА до 20 мА, при его значении 20 мА обеспечиваются наилучшие характеристики шума и характеристики искажений. На характеристики шума влияет напряжение цифрового питания ( $\#VCC$ ), выходная частота сигнала и тактовая частота. Используя микросхему с низковольтной логикой с уровнями 3 В или 3,3 В можно немного уменьшить часть цифрового шума микросхемы. В заключение приведем оптимальные условия для эксплуатации микросхемы при наилучших её характеристиках:

- 1) Дифференциальное включение токовых выходов.
- 2) Размах положительного напряжения на  $I_{OUTA}$  и  $I_{OUTB}$  ограничен до плюс 0,5 В.
- 3) Выходной ток полной шкалы  $I_{OUTFS}$  равен 20 мА.
- 4) Напряжение аналогового питания микросхемы плюс 5,0 В.
- 5) Напряжение цифрового питания микросхемы от плюс 3,0 В до плюс 3,3 В.

#### **4.5 Цифровые входы**

Цифровые входы микросхем состоят из 14 входов данных и входа тактового сигнала. Шина входа данных имеет 14 разрядов, где DB13 (MSB)- старший разряд, а DB0 (LSB) - младший. На выходе  $I_{OUTA}$  будет максимальный ток при условии, что

на входе шины данных все разряды равны логической «1», при этом на выходе  $I_{OUTV}$  будет тоже нулевой ток. Входные пороги включения цифровых входов равны приблизительно половине цифрового напряжения питания  $\#VCC/2 \pm 20\%$ . Внутренние цепи микросхем способны функционировать при напряжении цифрового питания в пределах от 2,7 В до 5,5 В. Как результат, цифровые входы могут управляться уровнями ТТЛ, если  $\#VCC$  равно максимально возможному напряжению ТТЛ  $V_{OH(max)}$ . Напряжение  $\#VCC$  от 3 В до 3,3 В обеспечит нормальную работу с большинством элементов семейства ТТЛ. На рисунке 4.9 приведен эквивалент входной цепи цифровых входов и тактового сигнала.

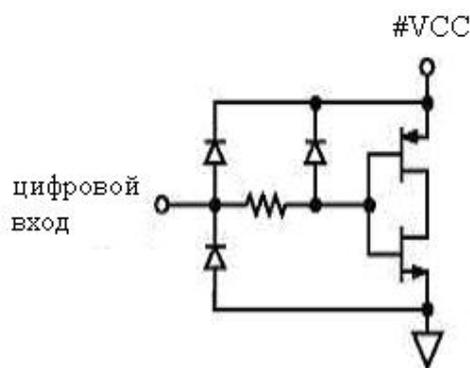


Рисунок 4.9 - Эквивалент цифрового входа

Т.к. частота обновления данных микросхем равна 125 MSPS, предъявляются высокие требования к форме тактового и входных сигналов.

Шины цифровых сигналов (разводка) должны быть как можно короче и одинаковой длины, для избежания разной задержки распространения сигнала. Линия связи между цифровыми входами микросхемы и управляющими выходами должна иметь низкое сопротивление (от 20 до 200 Ом).

Источник внешнего тактового сигнала должен обеспечивать короткие фронты тактового сигнала. Тактовая частота может иметь форму синусоиды, которая центрируется относительно цифрового уровня ( $\#VCC/2$ ) и достигает минимального и максимального логического уровня.

#### 4.6 Энергопотребление микросхем

Потребляемая микросхемой мощность зависит от нескольких факторов:

- 1) величины напряжения питания;
- 2) величины тока полной шкалы  $I_{OUTFS}$ ;
- 3) частоты тактового сигнала;
- 4) восстановленной формы цифрового сигнала.

Для снижения потребляемой мощности рекомендуется работать при напряжении питания 3,0 В, токе полной шкалы 2 мА и возможно более низких частотах тактирования и цифрового сигнала.

Микросхемы имеют режим пониженного энергопотребления, в котором отключаются выходные ключи, а ток потребления по выводу аналогового питания снижается до 8,5 мА и менее. При этом токи выходов  $I_{OUTA}$  и  $I_{OUTB}$  становятся равными нулю. Этот режим включается подачей на вход SLEEP логической «1».

На входе SLEEP микросхем имеется внутренний резистор сопротивлением 20 кОм, подключенный к общему выводу. Если вход SLEEP не подключен или на него подан логический «0» - микросхема остается в рабочем режиме.

Характеристики включения и выключения зависят от номинала конденсатора, который подключен на вывод COMP1. При емкости 0,1 мкФ требуется 5 мкс для перехода в режим пониженного потребления и 3,25 мс для перехода в рабочий режим.

Примечание - Режим пониженного потребления не должен использоваться, когда подключен внешний управляющий усилитель (см. рисунок 4.7).

## **5 Аппаратные средства поддержки разработок**

Микросхемы 1273ПА4Т являются полным функциональным аналогом микросхем AD9764 фирмы Analog Devices, поэтому для них применимы аппаратные средства фирмы Analog Devices и других производителей, разработанные для микросхем-аналога.

Для примера можно привести AD9764EB - отладочную плату для микросхемы 14-разрядного ЦАП AD9764, разработанную и выпускаемую фирмой Analog Devices.

Тщательно разработанное конструктивное исполнение отладочной платы позволяет пользователям легко и эффективно ознакомиться с использованием микросхемы 1273ПА4Т (аналога микросхемы AD9764) в различных приложениях, где требуется высокая точность и скорость преобразования.

Плата позволяет пользователю гибко управлять микросхемой в различных конфигурациях.

Возможные конфигурации выхода микросхемы включают: высокочастотный трансформатор, реактивные нагрузки или дифференциальный усилитель.

Цифровые входы платы спроектированы, чтобы управлять непосредственно от различных цифровых генераторов, и имеют нагрузочные резисторы для улучшения формы входных цифровых сигналов.

Плата позволяет изучить работу микросхем 1273ПА4Т с внутренним или с внешним источником опорного напряжения, а также в режиме пониженного энергопотребления.

На рисунках 5.1- 5.7 представлены электрическая схема, чертежи разводки и расположения элементов на отладочной плате.

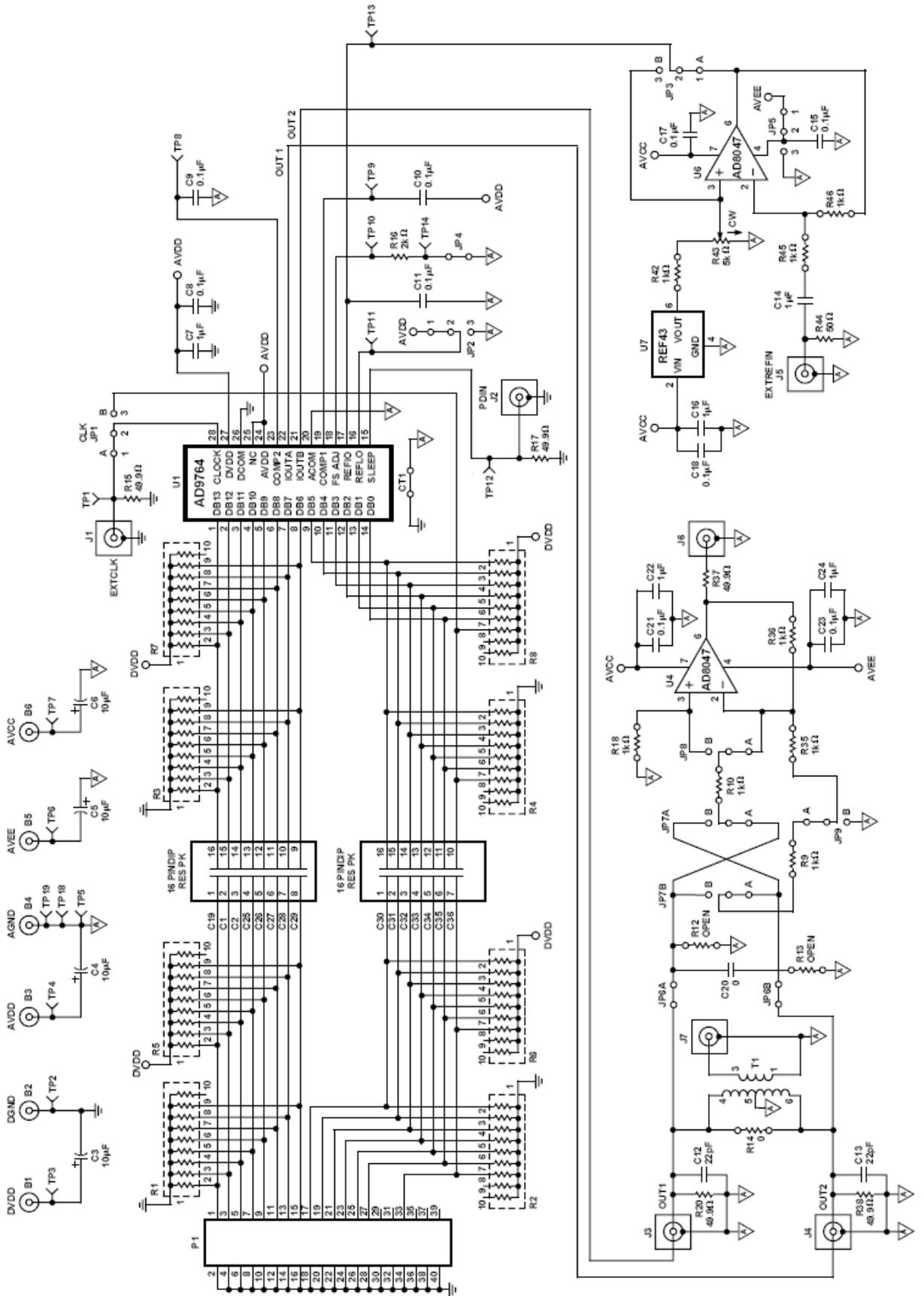


Рисунок 5.1 - Электрическая схема отладочной платы AD9764EB

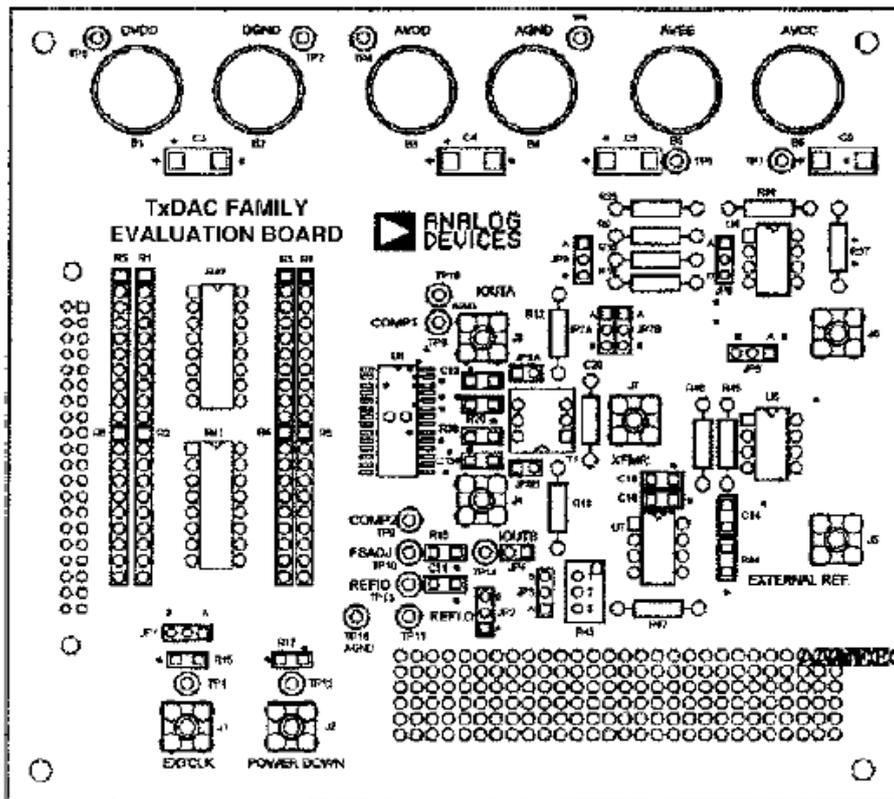


Рисунок 5.2 - Размещение элементов (верх)

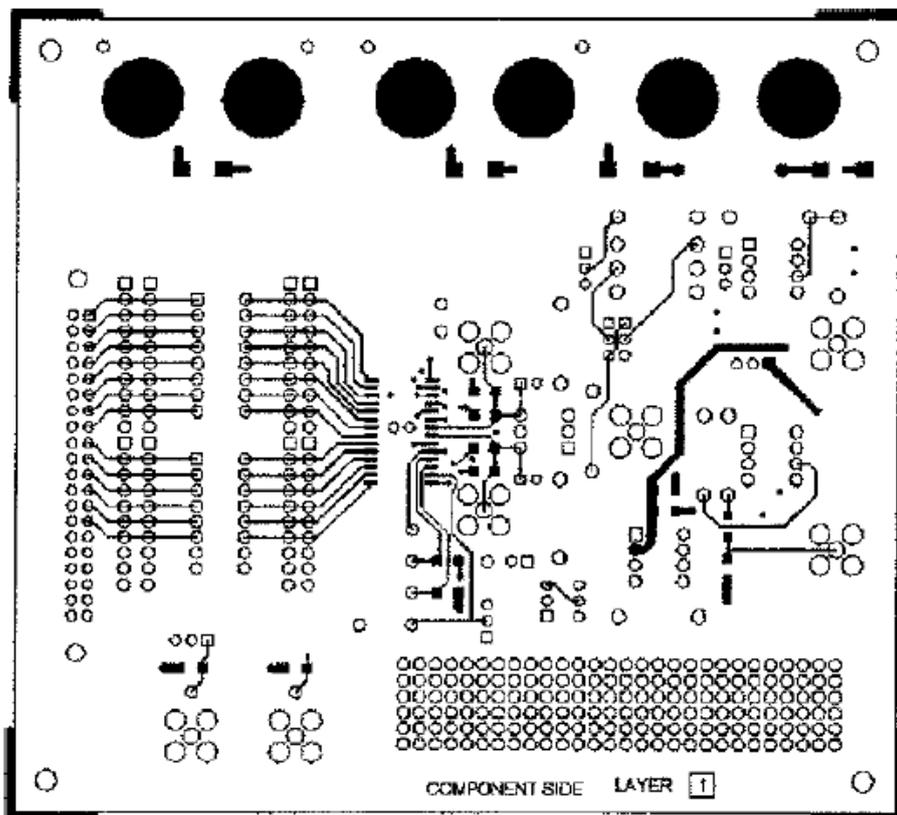


Рисунок 5.3 - Чертеж разводки (слой 1)

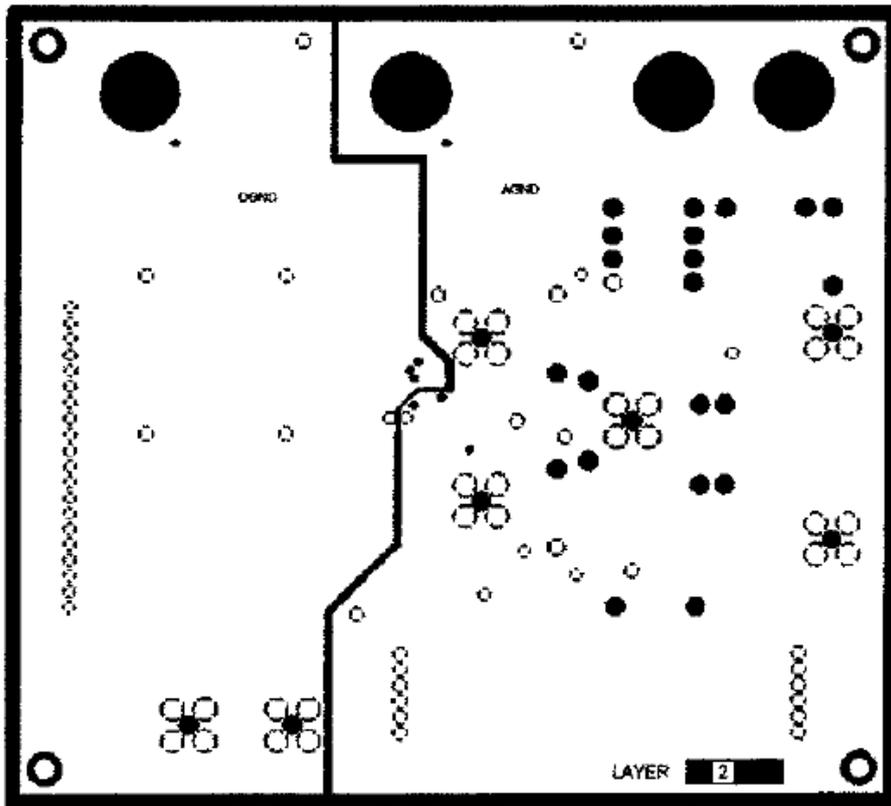


Рисунок 5.4 - Чертеж разводки (слой 2)

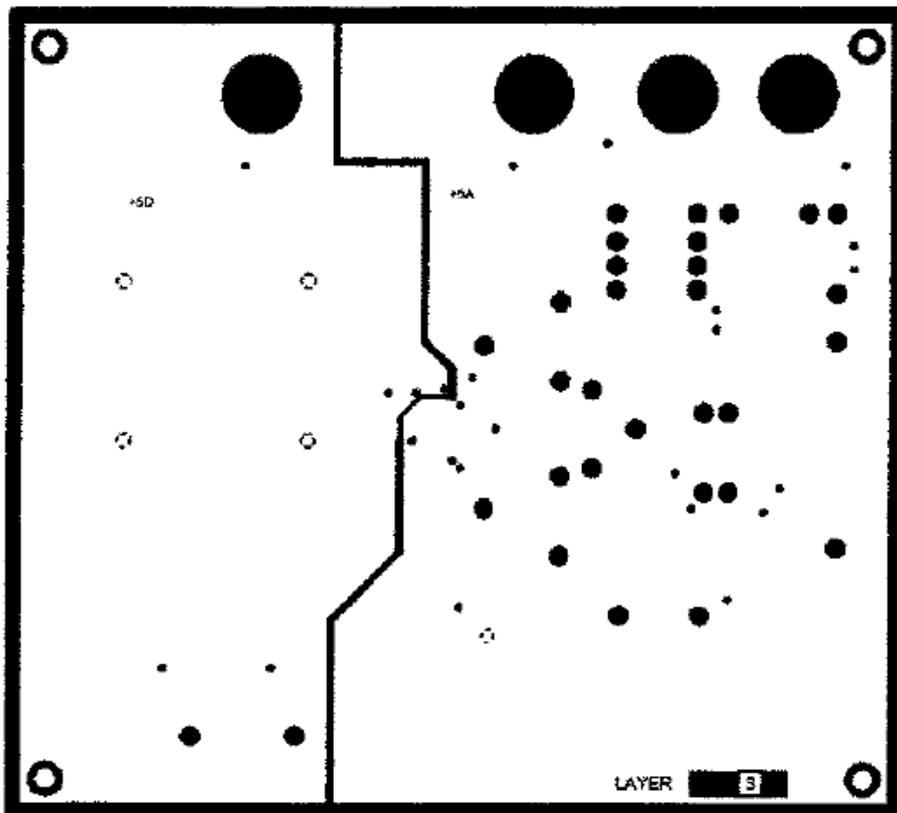


Рисунок 5.5 - Чертеж разводки (слой 3)

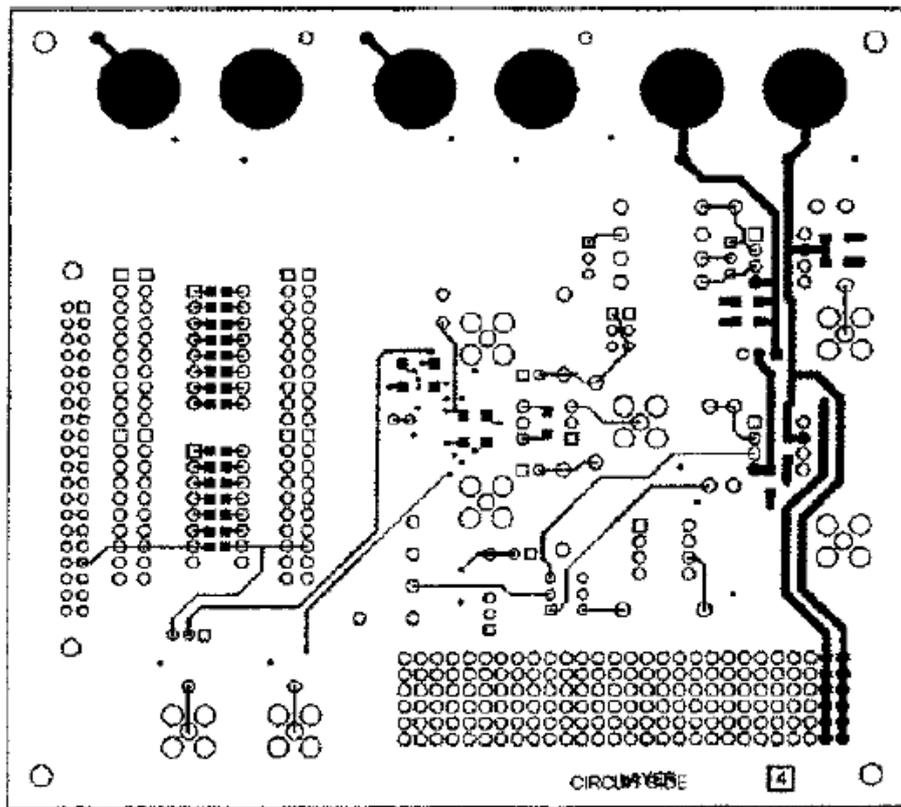


Рисунок 5.6 - Чертеж разводки (слой 4)

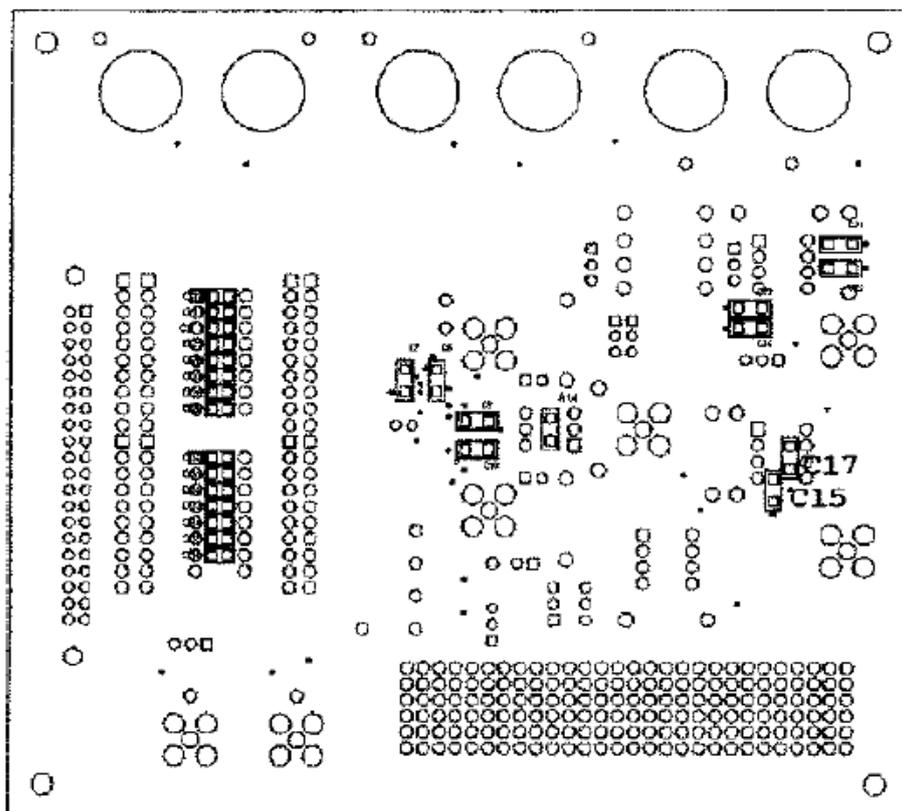


Рисунок 5.7 - Размещение элементов (низ)

## **6 Указания по применению и эксплуатации**

Микросхемы должны использоваться в соответствии с указаниями по применению и эксплуатации микросхем по ОСТ В 11 0998-99 с дополнениями и уточнениями, приведенными в настоящем разделе.

### **6.1 Различные виды подключения выходных цепей**

Этот раздел иллюстрирует некоторые типичные подключения микросхем. Если нет никаких оговорок, то считается, что ток полной шкалы равен 20 мА. Для применений, требующих оптимальных динамических характеристик, предлагается схема дифференциального включения выходов. По такой схеме включения нагрузкой может служить высокочастотный трансформатор или операционный усилитель. Трансформаторную нагрузку лучше использовать в схеме со связью по переменному току, а операционный усилитель в связях по постоянному току, где требуется биполярный выход, усиление сигнала и/или сдвиг уровня сигнала. Несимметричный выход удобен в схемах, требующих однополярного выхода. Положительное выходное напряжение получается в результате подсоединения правильно подобранного резистора  $R_{LOAD}$  к выходу  $I_{OUTA}$  (и/или  $I_{OUTB}$ ) и  $\cap GND$ . Такое подсоединение может быть более удобным для однополярного напряжения питания требующего связи по постоянному току. В качестве альтернативы усилитель может быть включён как преобразователь ток-напряжение, таким образом выходные токи микросхемы преобразуются в однополярное отрицательное напряжение. Такое включение создаёт наилучшую линейность по постоянному току.

Примечание - Выход  $I_{OUTA}$  обеспечивает незначительно лучшие характеристики чем выход  $I_{OUTB}$ .

#### **6.1.1 Дифференциальное подключение с помощью трансформатора**

Высокочастотный трансформатор (на феррите) может использоваться для получения из дифференциального выхода несимметричного выхода, как показано на рисунке 6.1. Выход трансформатора дает оптимальные характеристики искажений выходного сигнала, если спектральные составляющие находятся в пределах полосы пропускания трансформатора. Трансформатор обеспечивает превосходное подавление синфазных искажений и шума в большом частотном диапазоне. Такая схема также обеспечивает гальваническую развязку. Трансформатор обеспечивает связь только по переменному току.

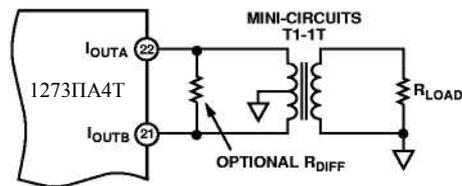


Рисунок 6.1 - Выходная развязка с использованием трансформатора

Центральный отвод первичной обмотки трансформатора должен быть подсоединен к  $\Omega$ GND, чтобы обеспечить путь постоянного тока для  $I_{OUTA}$  и для  $I_{OUTB}$ . Резистор  $R_{DIFF}$  используется, если вторичная обмотка подключается непосредственно к нагрузке  $R_{LOAD}$ , в качестве нагрузки может выступать пассивный восстанавливающий фильтр.

### 6.1.2 Дифференциальное подключение с помощью операционного усилителя

Операционный усилитель может также использоваться для получения из дифференциального выхода несимметричного выхода, как показано на рисунке 6.2. Дополнительный конденсатор  $C_{OPT}$  образует НЧ фильтр и защищает от перегрузок вход операционного усилителя.

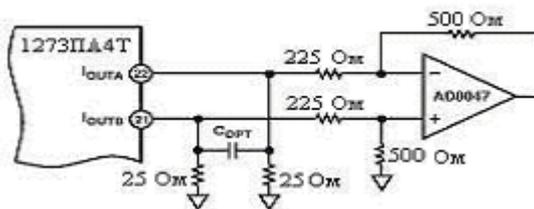


Рисунок 6.2 - Дифференциальное подключение с помощью операционного усилителя

Ослабление синфазных сигналов такой схемы обычно обусловлено точным подбором резисторов. В приведенной схеме используется операционный усилитель AD8047, который в дополнение обеспечивает небольшое усиление сигнала. Усилитель включается по схеме двухполярного питания, т.к. амплитуда его выхода равна примерно  $(\pm 1,0)$  В. Подбор резисторов для усиления выходного сигнала осуществляется с учетом максимального значения выходного тока.

В схеме на рисунке 6.3 приведена схема со смещением уровня выходного сигнала, смещение необходимо при использовании однополярного источника питания. Для этой схемы хорошо подходит микросхема AD8041.

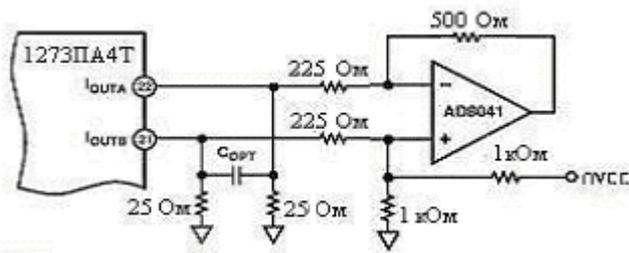


Рисунок 6.3 - Дифференциальное подключение с помощью операционного усилителя со смещением уровня выходного сигнала

### 6.1.3 Подключение с несимметричным, небуферизированным выходом напряжения

На рисунке 6.4 приводится один из вариантов подключения микросхем для получения напряжения на выходе от 0 до плюс 0,5 В. Можно варьировать значениями  $I_{OUTFS}$  и  $R_{LOAD}$  до тех пор, пока поддерживается положительное значение диапазона выходных напряжений.

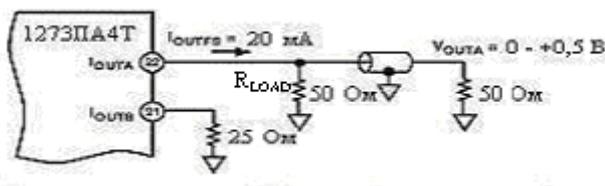


Рисунок 6.4 - Подключение с несимметричным небуферизированным выходом напряжения

### 6.1.4 Подключение с несимметричным буферизированным выходом напряжения

Для оптимизации нелинейности ( $E_L$ ) предлагается схема с несимметричным, буферизированным выходом напряжения, изображенная на рисунке 6.5, в которой операционный усилитель выступает в роли преобразователя ток-напряжение. Такая конфигурация уменьшает нелинейность, а с повышением частоты преобразования искажения по переменному току зависят только от операционного усилителя  $U1$ . Операционный усилитель обеспечивает отрицательное однополярное выходное напряжение, максимальное значение напряжения на выходе равно произведению  $R_{FB}$  и  $I_{OUTFS}$ .

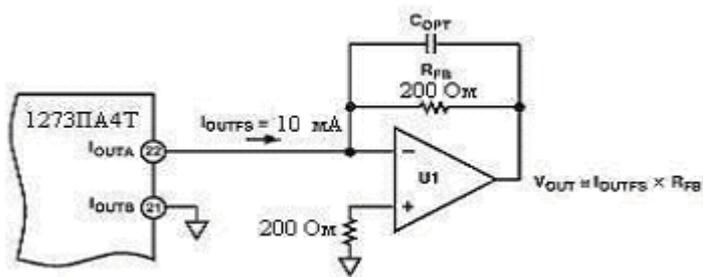


Рисунок 6.5 - Подключение с несимметричным буферизованным выходом напряжения

## 6.2 Рекомендации по поводу обеспечения питания, заземления и экранирования

В системах, работающих на больших частотах с высокой производительностью, очень важную роль играет разводка платы. Необходимо правильно выбрать высокочастотные компоненты, размещение их на плате, оптимально производить разводку сигнальных шин, заземления и питания.

Правильное заземление и развязка должна быть главной задачей в высокоскоростных системах с высоким разрешением. В микросхеме для оптимизации управления, развязки аналогового и цифрового токов выводы аналоговой и цифровой земли и питания должны быть разделены.

В основном, развязка необходима между  $\cap VCC$ ,  $\cap GND$  и  $\#VCC$ ,  $\#GND$  непосредственно у выводов микросхемы, насколько это возможно.

Можно рекомендовать цепь аналогового питания, представленную на рисунке 6.6. Цепь состоит из дифференциального LC-фильтра с разделенными питающими напряжениями. Снижение шума может быть достигнуто применением электролитических и танталовых конденсаторов.

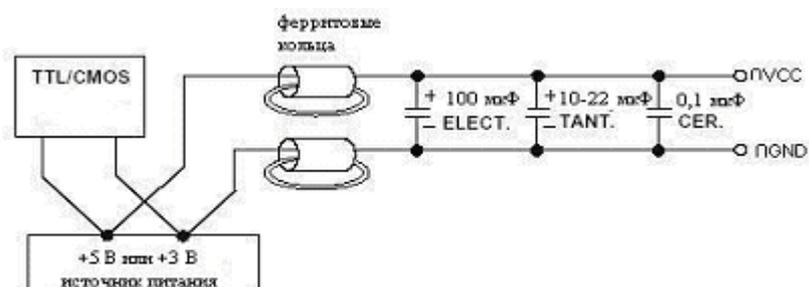


Рисунок 6.6 - Дифференциальный LC-фильтр для устройств с напряжением питания плюс 3 В и плюс 5 В

Достижение минимальных шумов по питанию необходимо для получения оптимальных характеристик ЦАП. Правильным размещением считается разделение цифровой и аналоговой части устройства полосой аналоговой земли.

Все контакты аналоговой части микросхемы, все аналоговые компоненты на плате должны подсоединяться непосредственно к плоскости аналоговой земли. Разводка платы должна быть сделана таким образом, чтобы шины земли не прерывали критические цепи прохождения сигнала. На цифровой части платы это относится к тактовым сигналам и цифровому входу. На аналоговой части платы это относится к сигналу опорного напряжения, токовым выходам и к цепи питания.

Рекомендуется также использование широких дорожек и шин в разводке цепей питания. Это играет двойную роль: первое – понижает сопротивление цепей питания, второе – обеспечивает дополнительную емкостную развязку с шиной земли. Очень важно, чтобы разводка делалась правильно, потому что микросхема чувствительна к внешним наводкам и скачкам напряжения. Рекомендуется, чтобы все соединения были короткими, настолько возможно, и физически близко располагались к микросхеме.

## **7 Заключение**

В настоящем руководстве рассмотрены архитектура, функциональное построение и особенности применения микросхемы 1273ПА4Т, которая представляет собой 14-разрядный цифро-аналоговый преобразователь.

Все значения электрических параметров микросхемы приведены в АЕЯР.431320.508ТУ на изделие. Значения параметров, приведенные в настоящем руководстве, являются справочными.

Настоящее руководство может служить практическим пособием по применению ЦАП для разработчиков систем на основе микросхем 1273ПА4Т.

Применение разработанных микросхем в системах цифровой обработки сигналов, встроенных цифровых системах управления, связи, в системах автоматизации технологических процессов, вычислительной технике, телекоммуникационной технике и т.д. позволит создавать более совершенные в техническом отношении и надежные в эксплуатации изделия.

## Приложение А

(обязательное)

Таблица А.1 - Параметры режима эксплуатации

Наименование параметра, единица измерения	Обозначение параметра	Режим измерения парметра	Норма параметра		
			не менее	типовая	не более
1 Максимальная частота обновления выходных данных, МГц	$f_{MOUR}$	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ $R_L = 50 \text{ Ом}$	125	-	-
2 Время установления выходного тока, нс	$t_{ST}$	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ $R_L = 50 \text{ Ом}$	-	35	-
3 Задержка переключения выходного тока, нс	$t_{PD}$	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$	-	1	-
4 Спектральная плотность шума в заданной полосе частот, $\text{pA}/\sqrt{\text{Гц}}$	ON	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ $\Delta F = 12,5 \text{ МГц}$	-	50	-
5 Динамический диапазон свободный от гармоник, дБ	SFDR	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ $f_{CLOCK} = 25 \text{ МГц}$ $f_{OUT} = 1 \text{ МГц}$	73	-	-
6 Полные гармонические искажения, дБ	THD	$U_{DVCC} = 5,0 \text{ В}$ $V_{\#VCC} = 5,0 \text{ В}$ $I_{OUTFS} = 20 \text{ мА}$ $f_{CLOCK} = 25 \text{ МГц}$ $f_{OUT} = 1 \text{ МГц}$	-	-	-72

Таблица А.2 - Определения и буквенные обозначения параметров, неустановленные действующими стандартами

Наименование параметра	Буквенное обозначение параметра	Определение параметра
1	2	3
Абсолютная погрешность преобразования ЦАП в начальной точке шкалы	OE	Абсолютная погрешность преобразования ЦАП в начальной точке шкалы – это погрешность ЦАП при значении входного кода, соответствующем нулевому значению тока номинальной характеристики преобразования в процентах от тока полной шкалы.
Ошибка усиления с внутренним ИОН, % от полной шкалы	GE	Ошибка усиления с внутренним ИОН определяется как разность между идеальным выходным током полной шкалы $I_{OUTFS}$ и фактическим максимальным значением функции передачи после вычитания погрешности преобразования ЦАП в начальной точке шкалы, в процентах от тока полной шкалы при использовании внутреннего источника опорного напряжения (ИОН).
Ошибка усиления без внутреннего ИОН, % от полной шкалы	$GE_{EX}$	Ошибка усиления без внутреннего ИОН определяется как разность между идеальным выходным током полной шкалы $I_{OUTFS}$ и фактическим максимальным значением функции передачи после вычитания погрешности преобразования ЦАП в начальной точке шкалы, в процентах от тока полной шкалы при использовании внешнего источника опорного напряжения (ИОН).

1	2	3
Опорное напряжение на выходе REFIO	$U_{REFIO}$	<p>Опорное напряжение на выходе REFIO – это выходное аналоговое напряжение ЦАП, выходной ток которого равен:</p> $I_{OUTA} = (\text{код ЦАП}/16384) \times 32 \frac{U_{REFIO}}{R_{SET}}$ $I_{OUTB} = ((16383 - \text{код ЦАП})/16384) \times 32 \frac{U_{REFIO}}{R_{SET}},$ <p>где код ЦАП=0,1,2 ... 16383 – десятичное представление входного кода,  <math>R_{SET}</math> – резистор установки тока полной шкалы.</p>
Нелинейность	$E_L$	<p>Нелинейность – это максимальное отклонение действительной характеристики преобразования от установленным способом проведенной прямой, линеаризирующей действительную характеристику преобразования, нормализованное относительно единицы младшего разряда, ЕМР.</p>
Дифференциальная нелинейность	$E_{LD}$	<p>Дифференциальная нелинейность – это максимальное отклонение разности значений величины в заданной и предшествующей ей точках действительной характеристики преобразования от среднего действительного значения кванта преобразования, нормализованное относительно единицы младшего разряда, ЕМР.</p>
Спектральная плотность шума	ON	<p>Спектральная плотность шума в заданной полосе частот – это отношение среднеквадратичного напряжения (тока) шума на выходе ЦАП в заданной полосе частот к квадратному корню из величины равной заданной полосе частот.</p>

1	2	3
Полные гармонические искажения	THD	<p>Полные гармонические искажения - это отношение среднеквадратичного значения суммы амплитуд гармоник, исключая первую, к среднеквадратичному значению амплитуды основной составляющей выходного сигнала, выраженное в децибелах. Определяется по формуле:</p> $THD = 10 \lg((V_2^2 + V_3^2 + \dots + V_i^2) / V_1^2),$ <p>где <math>V_2^2 + V_3^2 + \dots + V_i^2</math> - среднеквадратичное значение суммы амплитуд гармоник от второй до i-той,  <math>V_1^2</math> - среднеквадратичное значение амплитуды основной составляющей.</p>
Динамический диапазон свободный от гармоник	SFDR	<p>Динамический диапазон свободный от гармоник - это отношение среднеквадратичного значения амплитуды основной составляющей выходного сигнала к среднеквадратичному значению амплитуды максимальной гармоники или шумовой компоненты, выраженное в децибелах.</p> <p>Определяется по формуле:</p> $SFDR = 10 \lg(V_1^2 / V_{i\_max}^2),$ <p>где <math>V_1^2</math> - среднеквадратичное значение амплитуды основной составляющей  <math>V_{i\_max}^2</math> - среднеквадратичное значение амплитуды максимальной гармоники или шумовой компоненты.</p>
Выходной ток полной шкалы по аналоговым выходам	$I_{OUTFS}$	Выходной ток полной шкалы по аналоговым выходам – это ток, определяемый конечным значением входного кода.

1	2	3
Диапазон напряжений на аналоговых выходах	$\Delta U_{OCR}$	Диапазон напряжений на аналоговых выходах – это диапазон напряжений при котором обеспечивается работоспособность ЦАП
Максимальная частота обновления выходных данных, МГц	$f_{MOUR}$	Максимальная частота обновления данных, при которой обеспечивается работоспособность ЦАП.
Время установления выходного тока, нс	$t_{ST}$	Время установления выходного тока – это время, отсчитываемое от начала преобразования с того момента, когда выходной ток изменился на 0,1 % от своего первоначального значения до момента, когда выходной ток достигнет устойчивого состояния в пределах 0,1 % своего установившегося значения.
Задержка переключения выходного тока, нс	$t_{PD}$	Задержка переключения выходного тока – это время, отсчитываемое от начала импульса дискретизации (фронта тактового импульса) до того момента, когда выходной ток изменится на 0,1 % от своего первоначального значения.

